

КАЛЕНДАРНИЙ ПЛАН
виконання курсової роботи з дисципліни
«Комп'ютерна логіка»,
1 курс, гр. КІ-61

№	Назва етапів курсової роботи	Термін виконання етапів роботи
1	Синтез перетворювача кодів: реалізація схеми у базисі Шеффера. Створення програмної моделі перетворювача кодів у базисі Шеффера та її верифікація в імітаційному середовищі Multisim.	01.04.27-15.04.27
2	Синтез перетворювача кодів: реалізація схеми у базисі Пірса. Створення програмної моделі перетворювача кодів у базисі Пірса та її верифікація в імітаційному середовищі Multisim.	16.04.27-30.04.27
3	Синтез арифметично-логічного керуючого пристрою, що реалізує логічну функцію, задану системою рівнянь. Реалізація схеми у базисі Шеффера. Створення програмної моделі арифметично-логічного керуючого пристрою у базисі Шеффера та її верифікація в імітаційному середовищі Multisim.	01.05.27-15.05.27
4	Синтез арифметично-логічного керуючого пристрою, що реалізує логічну функцію, задану системою рівнянь. Реалізація схеми у базисі Пірса. Створення програмної моделі арифметично-логічного керуючого пристрою у базисі Пірса та її верифікація в імітаційному середовищі Multisim.	16.05.27-31.05.27
5	Оформлення пояснювальної записки.	01.06.27-09.06.27
6	Представлення курсової роботи викладачу та отримання рецензії і оцінки.	10.06.27

Викладач дисципліни
«Комп'ютерна логіка»



О.В. Д'яченко