

ЛЕКЦІЯ 11. СХЕМИ ПРИСТРОЇВ ФАЗУВАННЯ ПО ЦИКЛУ

11.1 Рекомендації вибору способів фазування по циклу.

11.2 Схема ПФЦ для безмаркерного способу.

11.3 Схема ПФЦ для маркерного способу з покроковим зрушенням.

11.4 Схема ПФЦ з стартостопним способом фазування.

Фактори, що визначають ефективність фазуючих пристроїв: алгоритм функціонування системи передачі даних і характер помилок у дискретному каналі зв'язку, обсяг переданої інформації й статистичні властивості джерела, техніко-економічні показники. Нижче наводяться загальні методичні рекомендації з вибору способів фазування по циклу, прийняті за основу на початку проектування технічних засобів обміну й передачі інформації. У процесі подальшого проектування базова схема ПФЦ може уточнюватися і доповнюватися новими функціональними вузлами, коректуватися її алгоритм роботи. Можливі варіанти побудови адаптивних пристроїв фазування, в яких у процесі передачі даних перебудовується алгоритм функціонування ПФЦ і спосіб фазування, структура й вид фазуючої комбінації й т.д. При використанні в пристроях фазування мікропроцесорів вони можуть бути сконструйовані досить гнучкими при мінімальних апаратурних витратах.

Якщо в процесі телеобробки даних *не пред'являється жорстких вимог на вірність передачі* ($P_{\text{кк}} \leq 1 \cdot 10^{-5}$), а інформація від джерела надходить *нерегулярно, невеликими масивами, блоками різної довжини* й за якимись причинами не представляється концентрація цієї інформації на передавальній стороні, то найбільш доцільним є застосування *старт-стопного методу фазування*. У цьому випадку середня довжина блоку й види фазуючої комбінації визначаються з умов забезпечення необхідної завадостійкості, про розрахунок якої говориться нижче.

У більшості СПД вигідно застосовувати синхронні маркерні й безмаркерні способи фазування. У *дуплексних й напівдуплексних СПД при передачі невеликих масивів інформації, у діалоговому режимі роботи абонентів, при наявності пауз між переданими повідомленнями, а також у системах даних по виділених каналах, коли не потрібен безперервний контроль за процесом фазування по циклах, доцільне застосування безмаркерного способу, що забезпечує більше високу ефективну швидкість передачі інформації.*

При *безперервній передачі* повідомлень або *передачі великих масивів інформації* в результаті різних *вражаючих впливів, здатних порушити синфазний режим роботи системи,* необхідно забезпечити систематичний контроль за станом фазуючих пристроїв безперервною передачею в канал маркерних комбінацій. У таких випадках варто застосовувати *маркерний спосіб фазування.*

Якщо помилки в дискретному каналі мають незалежний характер, то маркерну комбінацію для більш простої апаратурної реалізації, для маркерних і безмаркерних способів, доцільно розташовувати на початку або наприкінці блоку. При групуванні помилок у каналі в пакети, що приводить до збільшення ймовірності спотворення фазуючої комбінації, маркер варто розподіляти порозрядно рівномірно по всьому блоку, причому інтервал між маркерними бітами повинен бути не менше максимальної тривалості пакета помилок. Якщо службова інформація в блоці перевищує 10%, має сенс l -розрядну фазуючу комбінацію передавати за l циклів по одному біту в блоці. У цьому випадку підвищення ефективної швидкості передачі інформації досягається за рахунок збільшення часу фазування.

При виборі маркерної комбінації варто мати на увазі, що її **довжина впливає на ймовірності $P_{нф}$ помилкового фазування й $P_{нр}$ пропуску.** Ймовірність $P_{нф}$ залежить від числа одиничних елементів, що входять у блок. При поелементному пошуку фазуючої кодової комбінації її помилкова реєстрація

може відбутися як на основі аналізу інформаційної послідовності, так і в результаті аналізу сукупності, що представляє собою частину розрядів маркерної комбінації, а частину – інформаційної послідовності. Імовірність помилкового виділення маркера з інформаційної послідовності визначається тільки його довжиною й числом інформаційних елементів, включаючи надлишкові, у переданому блоці інформації, а ймовірність помилкової реєстрації фазуючої комбінації на перетинанні маркерних і інформаційних елементів блоку залежить від структури маркерної кодової комбінації. **Для зменшення ймовірності помилкового виділення маркера при виборі його структури необхідно враховувати:**

1) структура маркерної комбінації *не повинна бути одно-рідною*, наприклад складається тільки з одних одиниць;

2) *розряди початку й кінця її повинні бути різними*. Наприклад, маркер виду 1011110 недоцільно застосовувати, він має однакові комбінації (на початку й кінці його 10);

3) *структура фазуючої комбінації не повинна бути строго регулярною*, наприклад, виду 11110000, тому що спотворення навіть одного розряду може привести до помилкової маркерної комбінації, утвореною частиною її розрядів, що складається з $(l-1)$ біт і одного розряду двійкової послідовності, що входить до складу блоку. Довжину маркерної комбінації доцільно брати кратною байту або напівбайту.

З урахуванням цих рекомендацій і вибору відповідної довжини маркера можна забезпечити прийнятне значення ймовірності помилкового фазування при однократному прийомі маркерної комбінації P_{nfl} , що визначається по формулі

$$P_{nfl} = \frac{n-l+1 - (2^l - 1) \cdot [1 - (1/2^l)^{n-l+1}]}{n+l}, \quad (1)$$

де n – число розрядів у блоці, за винятком фазуючої комбінації;
 l – кількість біт у маркерній комбінації.

Ймовірність помилкового фазування може бути зменшена за рахунок введення пристрою захисту, що включає прийомний розподільник у початковий стан тільки за умови реєстрації маркерної комбінації кілька (i) разів. Тоді ймовірність помилкового фазування дорівнює

$$P_{n\phi l} = P_{n\phi l}^i. \quad (2)$$

При наявності спотворень одиничних елементів за рахунок високого рівня перешкод у каналі зв'язку частина розрядів маркерної комбінації може спотворитися, що приведе до неможливості виявлення фазуючої послідовності й збою розподільників. Щоб уникнути цього, треба рішення про фіксування l -розрядної маркерної комбінації приймати не тільки при повному збігу всіх розрядів, але й у випадку, якщо s елементів цієї комбінації прийняті невірні. Це приведе до підвищення ймовірності того, що маркерна комбінація може бути виділена з інформаційної послідовності й у результаті відбудеться помилкове фазування. Вірогідність цієї події оцінюється ймовірністю того, що у випадковій послідовності, що входить до складу блоку, з рівноймовірною появою "0" і "1" з'явиться сполучення з l елементів, що відрізняються від маркера не більше ніж на s біт. Ймовірність помилкового фазування визначається по формулі

$$P_{n\phi l} = 1/(2^l) \sum_{i=0}^s C_l^i, \quad (3)$$

де $C_l^i = l!/[i!(l-i)!]$. Ймовірність $P_{n\phi l}$ зменшується зі збільшенням кількості l розрядів або підтвердженням процесу прийому фазуючої комбінації i раз. Тоді ймовірність помилкового фазування визначиться по (2).

Ймовірність P_{np} пропуску маркерної комбінації дорівнює ймовірності того, що в перекрученій фазуючій послідовності більше s розрядів прийняті невірно й вона буде визнана нефазовою:

$$P_{np} = \sum_{i=s+1}^l C_l^i P_o^i (1 - P_o)^{l-i}. \quad (4)$$

Розглянемо приклади побудови пристрою фазування по циклах. Спрощена структурна схема ПФЦ для реалізації безмаркерного способу з передачею маркерної (пускової) комбінації й безперервним аналізом інформації наведена на рисунку 1. Пристрій призначений для систем передачі даних з форматом блоку (рисунок 2). Система працює в режимі "Дані" (рисунок 2, а) або в режимі "Фазування" (рисунок 2, б). У першому випадку n_1 розрядів виділяються для передачі номера блоку, n_2 – для корисної інформації, n_3 – для службової (надлишкової) інформації. У режимі фазування на місці номера блоку може передаватися ознака синхроблока, n_2 часові позиції використовуються для передачі сигналів з максимальним числом переходів з 0 в 1 – типу "крапки" (1:1), які використовуються для синхронізації УПС по одиничних елементах. На місці надлишкової інформації розташовується фазуюча комбінація – маркер, кількість розрядів якого $l = n_3$. Такий формат синхроблока дозволяє з мінімальними схемотехнічними витратами перемикає АПД із режиму фазування в режим передачі даних.

Пристрій фазування по циклах функціонує в такий спосіб. На передавальній стороні (рисунок 1) розподільник перемикається сигналами, що надходять із генератора ГТІ тактових імпульсів, які використовуються також для тактування всіх блоків передавача. У режимі "Фазування" ключова схема КЛ закрита й інформація від кінцевого устаткування даних КУД до ПЗП й далі в канал зв'язку не надходить. В активному стані перебувають датчик маркерної комбінації ДМК, і датчик "крапок" ДТ, а в датчик номера блоку ДНБ записується ознака синхроблока.

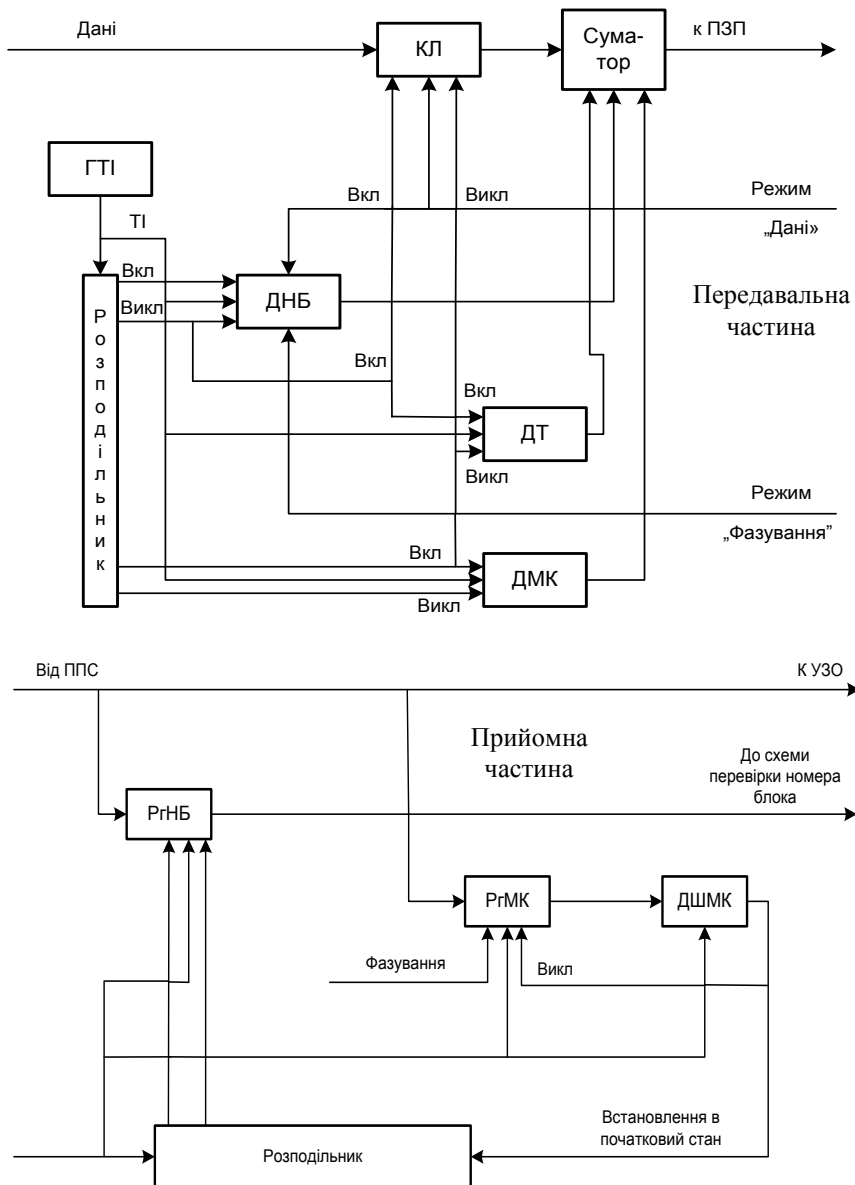


Рисунок 1 – Схеми ПФЦ для реалізації безмаркерного способу (передавальна та прийомна частини)

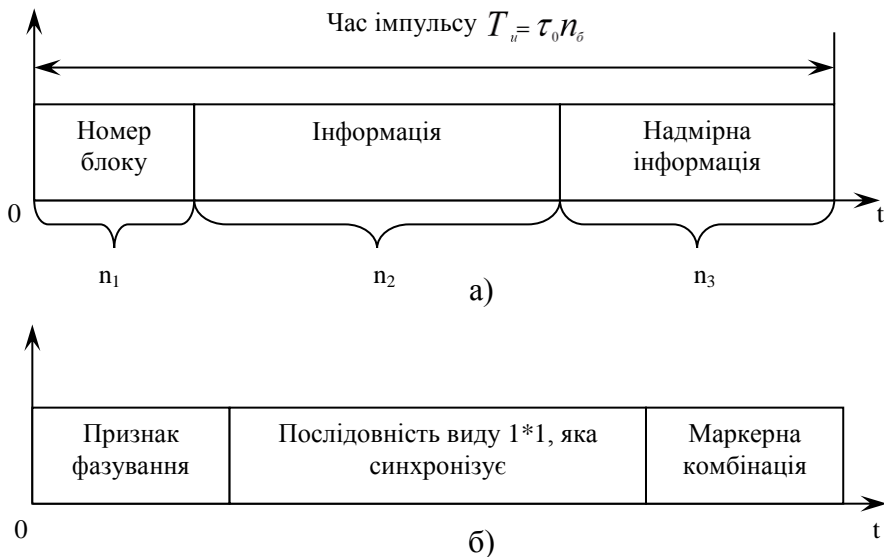


Рисунок 2 – Формати блоку в режимах: а) передачі даних;
б) фазування

На початку циклу імпульс із першого виходу розподільника включає ДНБ і комбінація ознаки фазування під дією тактових імпульсів протягом n_1 тактів виводиться через суматор у канал зв'язку. По закінченні n_1 -ї тимчасової позиції ДНБ відключається, і цим же імпульсом включається датчик "крапок" ДТ. "Крапки" передаються протягом n_2 тактових інтервалів, після чого ДТ відключається й включається датчик маркерної комбінації. Після завершення циклу процес повторюється й буде тривати доти, поки система перебуває в режимі фазування. При однобічній передачі кількість циклів фазування визначається станом каналу зв'язку й формується спеціальним лічильником циклів (на схемі не показаний), а при дуплексній передачі АПД перебуває в режимі фазування доти, поки по каналу зворотного зв'язку не надійде підтвердження про те, що прийомний розподільник сфазувався.

На прийомній стороні (рисунок 1) демодульована послідовність з виходу ППС під дією тактових імпульсів (ТІ) просувається через регістр маркерної комбінації РгМК, до виходу якого підключений дешифратор маркерної комбінації ДШМК. На кожному такті ТІ відбувається опитування ДШМК, і при наявності на його вході фазуючої комбінації, що свідчить про закінчення циклу, на виході дешифратора з'являється одиничний імпульс, що встановлює розподільник у вихідний стан. Варто пам'ятати, що в проєктованих апаратурах не можна переводити АПД у режим передачі даних після однократного прийому маркерної комбінації. Спрацьовування ДШМК може відбутися під дією перешкод за рахунок перетворення будь-якої кодової комбінації в маркерну. Для запобігання цього в пристрій фазування вводиться блок захисту, що забезпечує виявлення маркерної комбінації кілька разів підряд (2-4 рази) на тих часових позиціях, де їй слід бути. Запис інформації в РгМК повинен відбуватися тепер не безупинно, а з $(n_1 + n_2 + 1)$ -ї по $(n_1 + n_2 + n_3)$ -ю позиції. До складу блоку захисту входить лічильник імпульсів і схема керування підключення РгМК на відповідних позиціях розподільника. Якщо спрацьовування ДШМК було помилковим, тобто маркер на наступних циклах не виявляється, то блок захисту зобов'язаний перемкнути РгМК знову в режим безперервного пошуку фазуючої комбінації. Якщо протягом 6-8 циклів передачі синхроблока фазування не встановлюється, то передача припиняється й включається аварійна сигналізація із вказівкою причини зупинки. Докладніше про побудову блоків захисту говориться нижче.

Один з варіантів реалізації маркерного способу фазування по циклах з однократною перевіркою й покроковим зрушенням прийомного розподільника за цикл представлений на рисунку 3. На перших l часових позиціях передається l -розрядна маркерна комбінація. Для прийому й зберігання цієї комбінації використовується регістр РгМК, запис у який здійснюється імпульсом з першого виходу розподільника, а

припиняється – по закінченні l -го імпульсу, що відповідає l -й часовій позиції, що задає прийомним розподільником. Для

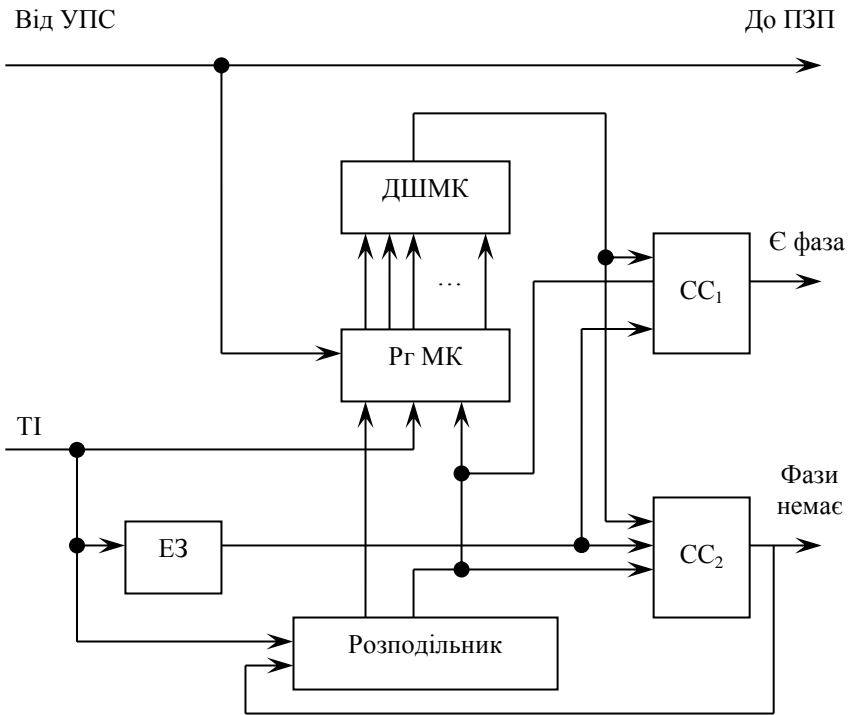


Рисунок 3 – Схема маркерного пристрою фазування з покроковим зрушенням розподільника за цикл

декодування фазуючої послідовності використається дешифратор маркерної комбінації ДШМК, опитування якого відбувається по закінченні часу прийому маркера імпульсами, розташованими між двома тактовими імпульсами. Імпульси опитування ДШМК формуються елементом затримки (ЕЗ), що здійснює зрушення ТІ на час $\tau_0/2$. Якщо прийомний розподільник перемикається не синфазно з передавальним, то в момент l -го імпульсу в РгМК буде перебувати довільна кодова комбінація, а на виході ДШМК нульовий рівень, що приводить до появи на виході першої схеми збігу СС₁ нульового

потенціалу. Логічний "0" із ДШМК через інверсію на вході схеми збігу CC_2 підготовляє її до видачі сигналу "Немає фази", що з'являється в середині l -й тимчасової позиції за рахунок імпульсу, що надходить із елемента затримки (ЕЗ). Імпульс із виходу CC_2 додатково зміщає фазу прийомного розподільника на один крок убік випередження. Підстроювання фази прийомного розподільника буде здійснюватися доти, поки в РгМК не виявиться шукана маркерна комбінація. Тоді "1" з виходу ДШМК забороняє формування імпульсу підстроювання фази й пропускає імпульс із ЕЗ через CC_1 , що сигналізує про наявність синфазності перемикання розподільників. Сигнали "Є фаза" і "Немає фази" можуть бути використані в блоці захисту пристрою фазування від перешкод; додаткове зрушення розподільника блок захисту дозволяє тільки в тому випадку, якщо маркерна комбінація не виявлена кілька разів підряд. Ці ж сигнали можуть бути використані для керування каналом зворотного зв'язку.

Якщо за цикл в інформаційному блоці передається тільки один біт маркерної комбінації, то схема фазування практично не відрізняється від схеми, наведеної на рисунку 3. Особливість її полягає в тому, що запис у РгМК дозволяється тільки на першій позиції розподільника, а входи схем збігів CC_1 і CC_2 , з'єднані з l -м виходом розподільника, підключаються до його першого виходу.

Структурна схема ПФЦ, що реалізує стартозастопний спосіб фазування, і часові діаграми функціонування такого пристрою зображені на рисунках 4, 5. У цьому пристрої стоповий сигнал відсутній, тому що прийомний розподільник після завершення циклу й при відсутності чергового стартового сигналу зупиняється й перебуває на "стопі" до одержання наступного пускового імпульсу. Такий варіант пристрою можливий лише за умови, що всі цикли передачі мають строго фіксовану довжину. Стартовий сигнал відрізняється від інших одиничних елементів часовою ознакою, тривалість якого дорівнює $3\tau_0$. Між стартовим сигналом і іншими елементами є захисна пауза

тривалістю τ_0 . Селекція сигналу "Старт" здійснюється розрізнявачем стартового імпульсу РСІ, до складу якого входить інтегратор ІНТ і граничний пристрій ГП. Граничний рівень встановлюється таким чином, що ГП перемикається в одиничний стан у випадку, якщо тривалість сигналу на вході розрізнявача буде понад $2\tau_0$.

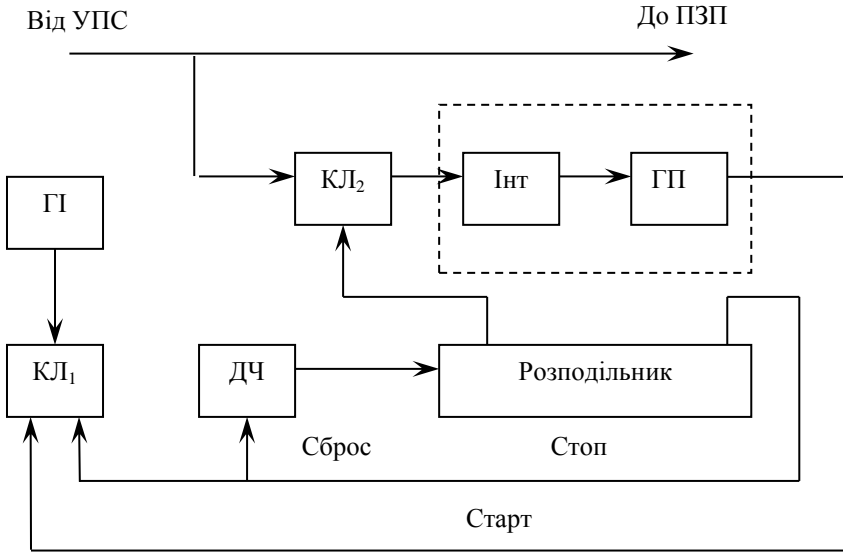


Рисунок 3 – Схема стартостопного пристрою фазування

У вихідному стані тактові сигнали на вхід розподільника не надходять, тому що ключова схема КЛ₁ замкнена й він перебуває на "стопі". Коливання на виході генератора імпульсів присутні постійно. На нульовому виході розподільника є одиничний потенціал, що підтримує КЛ₂ у відкритому стані. При спрацьовуванні ГП відкриваються КЛ₁ і імпульси високої частоти $f_0 = m_0 f_e$ починають надходити на вхід діляника частоти (ДЧ), коефіцієнт ділення якого дорівнює m_0 . Частоти тактових імпульсів на вході розподільника й передачі збігаються

й рівняються f_e . Для зменшення похибки визначення початку тактового інтервалу задній фронт імпульсу на виході ГП повинен бути як можна крутіший. При відсутності спотворень стартового сигналу в каналі зв'язку і ідеальному задньому фронті похибка фазування (визначення початку циклу) дорівнює $\varepsilon_\phi = 1/f_0$. Після перемикавання розподільника з нульової позиції КЛ₂ защіпається й запобігає формуванню помилкового старту із сигналів інформаційної послідовності. По закінченні циклу КЛ₁ защіпається заднім фронтом імпульсу з останнього виходу розподільника до приходу наступного стартового сигналу. Якщо пристрій захисту від помилок працює разом з УПС, то як імпульси високої частоти можуть бути використані імпульси генератора, що задає, пристрою перетворення сигналів.

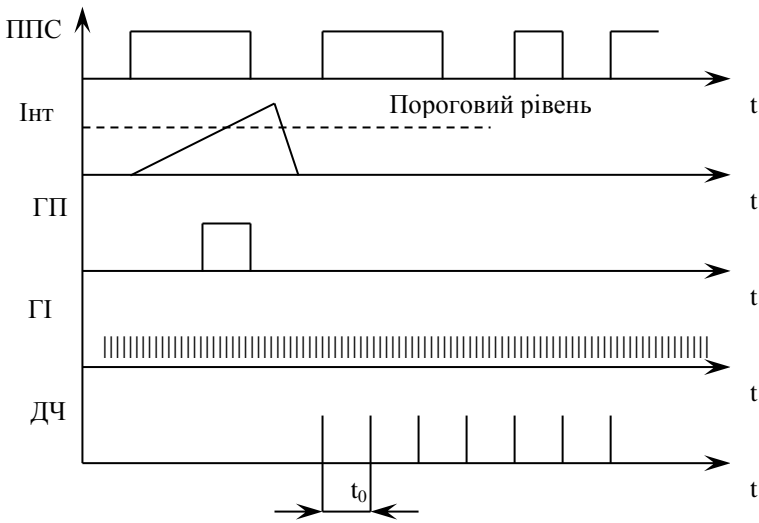


Рисунок 5 – Часові діаграми роботи стартозупного ПФЦ

При проектуванні блоків захисту ПФЦ від перешкод варто мати на увазі, що сигналізація втрати синфазності розподільників відбувається у випадках, якщо вони дійсно розфазовані або маркерна комбінація прийнята з помилкою.

Тому що ймовірність помилки в дискретному каналі відносно невисока, то спотворення фазуючої комбінації кілька разів підряд практично неможлива, тому наявність імпульсу, що сигналізує відсутність маркера, свідчить про розсинхронізацію розподільників. Отже, завданням блоку захисту є включення схеми фазування тільки у випадку надходження підряд декількох 2-4-зазначених імпульсів. Одиночні імпульси схемою захисту повинні ігноруватися. Таким чином, основним функціональним вузлом блоку захисту є лічильник імпульсів, що змінює свій стан на "1" із приходом чергового імпульсу сигналізації відсутності маркера й скидається в "0" кожним імпульсом, що сигналізує його наявність.

Для запобігання передчасного виходу ПФЦ із режиму підстроювання фази за рахунок помилкового фіксування сигналу "Є фаза" блок захисту повинен виключати ланцюг зсуву лише після того, як цей сигнал з'явиться кілька разів підряд. Для цього на виході ланцюга "Є фаза" варто поставити додатковий лічильник імпульсів. Поява імпульсу переносу на виході одного з лічильників повинна приводити до скидання іншого.