

ЛЕКЦІЯ 10. СПОСОБИ ФАЗУВАННЯ ПО ЦИКЛУ

10.1 Визначення фазування по циклу.

10.2 Способи фазування по циклу.

10.3 Загальна схема пристрою фазування по циклу.

10.4 Основні характеристики пристроїв фазування по циклу.

Пристрої фазування по циклу (ПФЦ) служать для визначення початку блоку інформації (циклу) у прийнятій послідовності цифрових сигналів, що необхідно для правильного декодування повідомлення. **Фазування по циклах являє собою процес примусового встановлення певного фазового співвідношення між розподільниками на передавальній і приймальній сторонах АПД, при якому перший переданий у канал зв'язку біт направляється в перший осередок прийомного регістра, другий – у другий і т.д.** Для здійснення процесу фазування на прийомній стороні необхідно мати відомості про фазу передавального розподільника. На відміну від поелементної синхронізації ці відомості необхідно посилати на прийомну частину АПД на початку передачі, або протягом усього сеансу зв'язку.

Способи фазування по циклах можна розділити на дві групи:

1) безмаркерні (з одноразовим запуском), при яких під час передачі інформації фазуючі сигнали (маркери) не передаються, а фазування здійснюється за рахунок видачі в канал спеціальної фазуючої послідовності перед початком передачі повідомлення й у паузах між передачею окремих блоків інформації;

2) маркерні (з безперервною синхронізацією), при яких протягом усього сеансу зв'язку по каналу разом з інформаційними сигналами передаються спеціальні кодові комбінації (маркери), які використовуються для фазування АПД по циклу.

Також розрізняють синхронні й стартозупинні способи фазування. У синхронних – цикли фіксованої довжини впливають безупинно один за одним, у зв'язку із чим їхній

початок і кінець у сфазованому приймачі заздалегідь відомі. При стартостопному – цикл може початися в довільний момент часу, а довжина його – бути довільною. У проміжках між видачею блоків передавальний й прийомний розподільники перебувають на "стопі". Запуск їх відбувається під дією команди "Старт", яка подається перед початком блоку в канал зв'язку. Команда "Старт" може бути представлена окремим сигналом або кодовою комбінацією.

Безмаркерне фазування реалізується декількома способами:

1. Встановлення необхідної початкової фази здійснюється шляхом передачі *пускових (фазуючих) комбінацій*. У системах обміну інформацією зі зворотним зв'язком переданий синхроблок, що складається зі спеціальної фазуючої комбінації й доповнений сигналами типу "крапки", які призначені для швидкого встановлення синхронізації по елементах, передається на прийомну станцію доти, поки по зворотному каналі не буде отримане підтвердження встановлення початкової фази прийомного розподільника. У системах однобічної дії пускова комбінація передається стільки разів, поки вона не буде зафіксована приймачем із заданою ймовірністю. Очевидно, кількість передачі блоку в цьому випадку визначається максимальним рівнем перешкод у каналі зв'язку.

2. Фазування з адресно-пусковими комбінаціями. Такий спосіб застосовується в системах обміну інформацією, коли той самий канал використовується для передачі даних декільком споживачам, що мають різні адреси. Фазуючий блок при цьому способі доповнюється адресною комбінацією, причому до структури адресної частини пред'являються такі ж високі вимоги по завадостійкості, як і до пускових комбінацій.

Маркерні ПФЦ (з безперервною передачею фазуючих сигналів) залежно від виду маркерної комбінації реалізуються різними способами:

1. Пристрої з явно вираженою фазуючою комбінацією, сумісною з інформаційними символами, що входять у блок. Під сумісністю розуміється можливість появи в інформаційному

блоці групи символів, що збігаються з маркерною комбінацією, причому при збоях циклової фази маркери можуть виділятися з інформаційної послідовності, що приведе до помилкового фазування.

2. Пристрої з явно вираженою фазуючою комбінацією, не сумісною з інформаційною послідовністю. Такі ПФЦ називають пристроями із синхронізуючим префіксом. Кодова комбінація маркера (префікса) вибирається такою, котра не зустрічається в інформаційній послідовності, у тому числі при зрушенні її на будь-яке число розрядів. У системах, що використовують цей спосіб фазування, в інформаційний блок варто включати додаткові елементи, що виключають появу в ньому маркерних комбінацій.

3. Використання для циклового фазування надлишкової інформації, що вводиться для підвищення вірності передачі. У таких ПФЦ при порушеннях синфазності перемикавання розподільників різко збільшується кількість помилок, що виявляються. Різницю між імовірністю помилок при синфазній роботі й реальній частоті помилок можна використати для здійснення фазування по циклах.

Незалежно від способу фазування будь-яка схема ПФЦ повинна містити блок уведення в передану послідовність маркерної комбінації на передавальній стороні й блок виділення цієї комбінації в приймачі. Схема пристрою фазування по циклах, що входить у прийомну частину АПД (рисунок 1), обведена пунктирною лінією. У її склад входять блок виділення маркерної комбінації БМК, блок захисту схеми фазування від перешкод БЗФ, що виникають у каналі зв'язку, і блок установки прийомного розподільника БУР у синфазний стан з розподільником передавальної частини АПД. БУР здійснює початкову установку розподільника безпосередньо або шляхом впливу на частоту проходження тактових імпульсів, керуючих перемиканням розподільника, відновлюючи в такий спосіб синхронність між передавальним і приймальним розподільниками. Побудова перерахованих блоків залежить від багатьох факторів: кількості біт і структури маркера, способів

розміщення й передачі фазуючих комбінацій у блоці, способів їхньої селекції та ін. У той же час ПФЦ повинні бути простими й надійними в роботі, забезпечувати малий час фазування перед початком передачі інформаційних повідомлень і після перерв зв'язку, мати високу завадостійкість, що виключає встановлення помилкової фази, незначно знижувати пропускну здатність за рахунок введення фазуючої інформації.

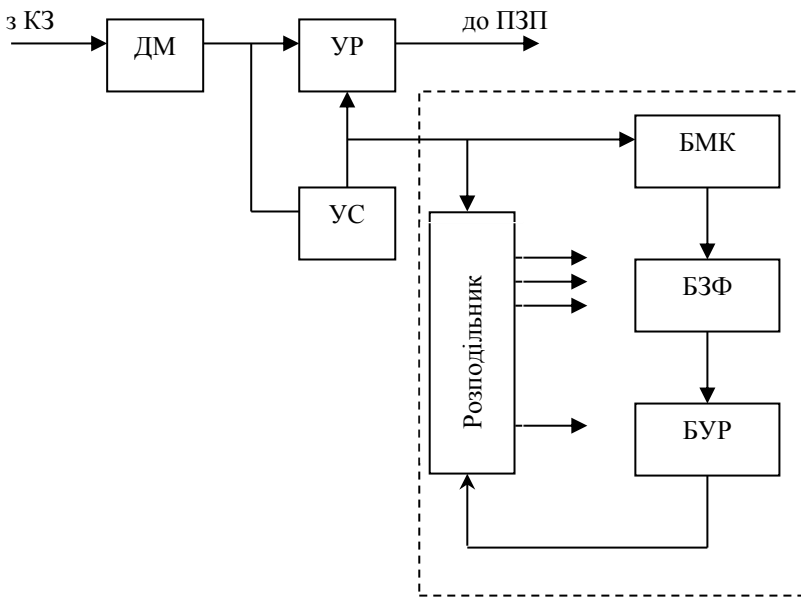


Рисунок 1 – Схема пристрою фазування по циклах

Пошук явно вираженої маркерної комбінації для різних способів може вироблятися шляхом безперервного аналізу всієї вступної інформації доти, поки не виявиться фазуюча ознака, або методом однократної перевірки за кожний цикл у певний момент часу групи символів, визначаємих фазуючими. У першому випадку пристрій фазування впливає на прийомний розподільник тільки після виявлення маркера й установлює цей розподільник у вихідний стан, а в другому – здійснює додаткове зрушення розподільника на один крок убік випередження або

відставання після завершення кожного циклу. Якщо в першому випадку маркер може бути виявлений за один цикл, то для виявлення його в другому може знадобитися n_{ϕ} циклів, де n_{ϕ} – кількість одиничних елементів, переданих у блоці, тобто час фазування в системах з безперервним аналізом маркера менше, ніж у системах з однократною перевіркою.

Пристрої з безперервним аналізом доцільно застосовувати при безмаркерних способах фазування, тому що при цьому легко забезпечується несумісність маркерної комбінації з іншими символами, переданими в синхроблоці. У системах, що використовують маркерні способи, більш прийнятним є пошук фазуючої комбінації шляхом однократної перевірки протягом циклу. У протилежному випадку в передану інформацію вводяться додаткові елементи, що забезпечують несумісність переданих даних з маркерною комбінацією, що приводить до підвищення надмірності, зниженню ефективної швидкості передачі інформації й збільшенню складності апаратури.

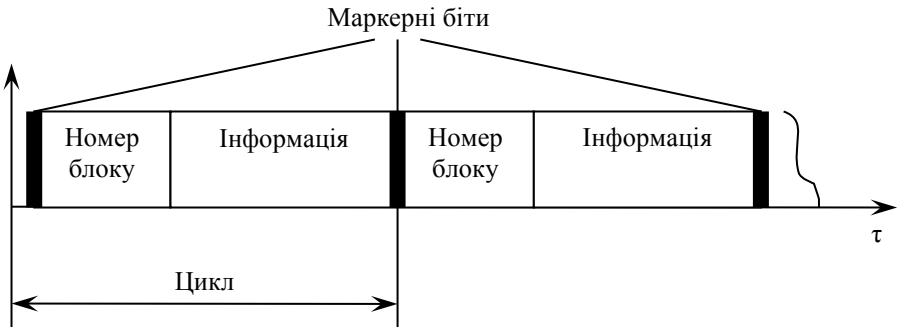
При маркерному способі маркерна комбінація може розташовуватися в інформаційному блоці на початку або наприкінці (рисунок 2, а), або передаватися по одному біту за цикл (рисунок 2, б). У першому випадку АПД буде мати малий час входження у фазу при зниженій ефективній швидкості передачі даних за рахунок введення надлишкових фазуючих символів. У другому випадку цей час зростає приблизно в l раз, де l – кількість біт у маркерній комбінації, а ефективна швидкість передачі буде трохи вища. При довжині переданого блоку менш сотні біт більше вигідним є застосування другого способу, а при використанні блоків великої довжини $n_{\phi} > 100$ можна рекомендувати перший спосіб, тому що зниження ефективної швидкості в цьому випадку незначне, а технічна реалізація його більше проста.

Основними параметрами ПФЦ є час фазування t_{ϕ} , імовірність $P_{n\phi}$ помилкового фазування й імовірність P_{np} пропуску, тобто ймовірність того, що спотворена фазуюча

комбінація не буде виявлена. Пристрої фазування необхідно проектувати таким чином, щоб t_{ϕ} , $P_{n\phi}$ і P_{np} були мінімальними.



а)



б)

Рисунок 2 – Структура блоків при маркерному способі фазування: а) з передачею всього маркера за цикл, б) з побітною передачею

Час входження у фазу залежить від типу ПФЦ і від імовірності помилки одиничного елемента в дискретному каналі P_o . При $P_o \leq 1 \cdot 10^{-4}$ ймовірність помилки практично не впливає на t_{ϕ} . Для пристроїв фазування з дешифратором маркерної комбінації й порозрядним зрушенням виявлення маркера відбувається один раз за цикл, і при максимальній неузгодженості розподільників для встановлення їх у синфазний

стан потрібно $n_\sigma - 1$ зрушень, включаючи l маркерних розрядів. Якщо фазуюча комбінація виявляється з імовірністю $P_m = 1 - P_\sigma^l$, де P_σ – імовірність появи "1" або "0" у блоці, то, приймаючи $P_\sigma = 0,5$, при швидкості передачі B одержимо

$$t_\phi = \frac{(n_\sigma - 1) \cdot n_\sigma}{(1 - P_\sigma^l) \cdot B}. \quad (1)$$

Час фазування в ПФЦ при використанні пускової комбінації, що перетинається з іншими символами синхроблоку, а також при застосуванні блоків захисту, що забезпечують установку необхідної початкової фази прийомного розподільника при трикратному виявленні маркерної комбінації, оцінюється по формулі

$$t_\phi \approx \frac{5n_\sigma}{B}. \quad (13)$$

Імовірності $P_{n\phi}$ помилкового фазування й P_{np} пропуску маркерної комбінації визначаються довжиною й структурою маркера.

У процесі проектування пристроїв фазування по циклах необхідно відповісти на наступні питання:

1) який вибрати спосіб фазування (маркерний або безмаркерний) ?

2) синхронний або стартоостопний ?

3) застосувати спеціальну фазуючу кодову комбінацію або скористатися синхронізуючими властивостями застосовуваного для підвищення вірогідності коду ?

4) розташувати маркерну комбінацію на початку (кінці) блоку або використати l циклів для порозрядної передачі кожного біта l -розрядного маркера ?

5) яка кількість розрядів повинна міститися в маркерній комбінації і яка її структура?