

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ХАРКІВСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
МІСЬКОГО ГОСПОДАРСТВА імені О. М. БЕКЕТОВА

С. М. ЄСАУЛОВ,
О. Ф. БАБІЧЕВА

АНАЛІЗ, СИНТЕЗ І ПРОЕКТУВАННЯ
ЦИФРОВИХ СИСТЕМ КЕРУВАННЯ

НАВЧАЛЬНИЙ ПОСІБНИК

Харків
ХНУМГ ім. О. М. Бекетова
2018

УДК 681.5:004.67](075)

Є81

Автори:

Єсаулов Сергій Михайлович, доцент кафедри електричного транспорту Харківського національного університету міського господарства імені О. М. Бекетова;

Бабічева Ольга Федорівна, доцент кафедри електричного транспорту Харківського національного університету міського господарства імені О. М. Бекетова

Рецензенти:

П. Д. Андрієнко, доктор технічних наук, професор, завідувач кафедри електричних та електронних апаратів Запорізького національного технічного університету;

В. І. Носков, доктор технічних наук, професор кафедри обчислювальної техніки та програмування Національного технічного університету «ХПІ»

Рекомендовано до друку Вченою радою

ХНУМГ ім. О. М. Бекетова, протокол № 7 від 21.02.2018

Єсаулов С. М.

Аналіз, синтез і проектування цифрових систем керування : навч. посібник / С. М. Єсаулов, О. Ф. Бабічева; Харків. нац. ун-т міськ. госп-ва ім. О. М. Бекетова. – Харків : ХНУМГ ім. О. М. Бекетова, 2018. – 150 с.

ISBN 978-966-695-471-1

У навчальному посібнику розглядається створення цифрових систем керування для електромеханічних систем. Докладно подано теоретичні основи аналізу синтезу та проектування цифрових систем керування. Окрема частина присвячена питанням формування та обробки інформаційних сигналів від приймальних елементів, що серійно випускаються, що застосовуються в аналогових і дискретних системах контролю та керування технологічними об'єктами, зокрема, транспортними засобами. Розглядаються інженерні прийоми використання цифрової техніки із виконавчими механізмами різної конструкції. Матеріали, наведені у навчальному посібнику відображають відомі й оригінальні підходи проектування цифрової автоматики на основі популярної елементної бази, що дозволяють реалізувати можливості комп'ютерного проектування.

УДК 681.5:004.67](075)

© С. М. Єсаулов, О. Ф. Бабічева, 2018

© ХНУМГ ім. О. М. Бекетова, 2018

ISBN 978-966-695-471-1

ЗМІСТ

ВСТУП.....	8
1 ОСНОВИ ПРОЕКТУВАННЯ ЦИФРОВИХ ПРИСТРОЇВ КЕРУВАННЯ	9
1.1 Опис технологічних процесів.....	9
1.2 Системи керування технологічних об'єктів	9
1.3 Статика і динаміка технологічних об'єктів	9
1.4 Інформаційні сигнали в системах керування	11
1.5 Класифікація систем керування	12
1.6 Функціональні схеми систем керування.....	13
1.7 Структура дискретної та цифрової систем керування	17
1.7.1 Цифрові сигнали та кодування	20
1.7.2 Перетворення даних і квантування.....	21
1.7.3 Пристрої вибірки і зберігання.....	22
1.8 Аналіз цифрових систем.....	24
1.8.1 Обробка інформації неперервного процесу	24
1.8.2 Моделювання безперервного процесу	27
1.8.3 Відновлення неперервної функції	29
1.9 Цифрова система керування.....	31
1.9.1 Надійність цифрової системи керування.....	32
КОНТРОЛЬНІ ПИТАННЯ	33
2 СИНТЕЗ ЦИФРОВИХ РЕГУЛЯТОРІВ	35
2.1 Переобладнання дискретних регуляторів.....	35
2.1.1 Головні положення алгебри логіки.....	37
2.1.2 Способи представлення логічних функцій.....	40
2.1.3 Мінімізація логічних функцій.....	41
2.1.4 Таблиця Карно	42
2.2 Переобладнання аналогових регуляторів.....	43
2.3 Синтез П-регулятора.....	48
КОНТРОЛЬНІ ПИТАННЯ	50
3 ПОБУДОВА ЦИФРОВИХ ВУЗЛІВ І ПРИСТРОЇВ	51
3.1 Особливості схем логічних елементів	51
3.1.1 Базовий логічний елемент	51
3.1.2 Елемент з відкритим колектором	52
3.1.3 Тристабільні елементи	53
3.2 Часові параметри логічних елементів.....	54
3.3 Перехідні процеси в логічних схемах.....	56
3.4 Коефіцієнт розгалуження	57
КОНТРОЛЬНІ ПИТАННЯ	58

4 КОМБІНАЦІЙНІ СХЕМИ.....	59
4.1 Системи числення в цифрових пристроях.....	59
4.2 Дешифратор	60
4.3 Демультіплексор	62
4.3.1 Зміна розрядності цифрових елементів.....	63
4.4 Мультиплексор	63
4.5 Шифратор.....	65
4.6 Перетворювачі коду.....	67
4.7 Суматори	69
4.8 Порівняння кодів.....	73
4.9 Схема контролю парності (непарності).....	74
КОНТРОЛЬНІ ПИТАННЯ	76
5 ПОСЛІДОВНІ СХЕМИ.....	77
5.1 Тригери.....	77
5.1.1 Асинхронний RS-тригер.....	77
5.1.2 Синхронний RS-тригер	80
5.1.3 D-тригер зі статичним керуванням.....	81
5.1.4 D-тригер із динамічним керуванням	84
5.1.5 Універсальний JK-тригер	85
5.1.6 T-тригер.....	86
5.2 Регістри.....	86
5.2.1 Паралельні та послідовні регістри.....	86
5.3 Лічильники	88
5.3.1 Асинхронний лічильник із послідовним перенесенням	89
5.3.2 Лічильник-таймер	90
КОНТРОЛЬНІ ПИТАННЯ	91
6 ЦАП І АЦП.....	92
6.1 ЦАП із матрицею резисторів R-2R.....	92
6.2 АЦП порозрядного врівноваження.....	94
6.3 АЦП паралельного типу	95
КОНТРОЛЬНІ ПИТАННЯ	96
7 ЗАПАМ'ЯТОВУВАЛЬНІ ПРИСТРОЇ (ПАМ'ЯТЬ).....	97
КОНТРОЛЬНІ ПИТАННЯ	98
8 ЦИФРОВІ СИСТЕМИ КЕРУВАННЯ З МІКРОКОНТРОЛЕРАМИ.....	99
8.1 Застосування програмованих пристроїв у системах керування.....	102
8.2 Програмовані логічні контролери.....	105
8.3 Програмне забезпечення	107
8.4 Надійність програмного забезпечення	108
КОНТРОЛЬНІ ПИТАННЯ	112

9 ПРИЙМАЛЬНІ ЕЛЕМЕНТИ В ЦИФРОВИХ СИСТЕМАХ.....	113
9.1 Аналогові приймальні елементи	114
9.1.1 Логічні ПЕ на КМОП (CMOS)-транзисторах.....	114
9.2 Дискретні приймальні елементи	116
КОНТРОЛЬНІ ПИТАННЯ	119
10 ВИКОНАВЧІ ЕЛЕМЕНТИ.....	120
10.1 Електродвигуни постійного струму.....	120
10.2 Крокові електродвигуни	121
КОНТРОЛЬНІ ПИТАННЯ	124
11 ДЖЕРЕЛА ЕЛЕКТРИЧНОГО ЖИВЛЕННЯ	124
КОНТРОЛЬНІ ПИТАННЯ	127
12 ТЕХНІЧНИЙ ДИЗАЙН ЦИФРОВИХ ПРИСТРОЇВ	128
КОНТРОЛЬНІ ПИТАННЯ	130
13 ПІДВИЩЕННЯ НАДІЙНОСТІ СИСТЕМ КЕРУВАННЯ ПРИ ПРОЕКТУВАННІ.....	131
КОНТРОЛЬНІ ПИТАННЯ	133
ВИЗНАЧЕННЯ ДЕЯКИХ ПАРАМЕТРІВ ІНТЕГРАЛЬНИХ МІКРОСХЕМ ПРИ ПРОЕКТУВАННІ	134
СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ	135
ДОДАТОК А	141
ДОДАТОК Б.....	142
ДОДАТОК В.....	143
ДОДАТОК Г.....	143
ДОДАТОК Д	144
ДОДАТОК Е.....	144
ДОДАТОК Ж.....	145
ДОДАТОК К.....	145
ДОДАТОК Л	146
ДОДАТОК М.....	146
ДОДАТОК Н	147
ДОДАТОК П	147
ДОДАТОК Р.....	148
ДОДАТОК С.....	148
ДОДАТОК Т.....	149
ДОДАТОК У	150

УМОВНІ СКОРОЧЕННЯ

АІМ – амплітудно-імпульсна модуляція
АЛУ – арифметико-логічний пристрій
АЦП – аналогово-цифровий перетворювач
БЛЕ – базовий логічний елемент
ВІС – великі інтегральні схеми
ВЕ – виконавчий елемент
ДДНФ – досконала диз'юнктивна нормальна форма ЛФ
ДМ – демультимплексор
ДПФ – дискретна передавальна функція
ДС – диспетчерська служба
ДШ – дешифратор
ЕП – елементом пам'яті
ЗЕ – задавальний елемент (задатчик)
ЗП – зовнішні пристрої
ЗП – запам'ятовувальний пристрій
ЗПДВ – запам'ятовувальний пристрій із довільною вибіркою
ІДЕЖ – імпульсні джерела електричного живлення
ІМС – інтегральна мікросхема
ІС – інформаційні слова
КД – крокові електродвигуни
КС – керувальні слова
ЛЕ – логічні елементи
ЛФ – логічні функції
МЗЧ – максимальне значення числа
МК – мікроконтролер
МПК – мікропроцесорна системи керування
МС – мікросхема
ОЗП – оперативний запам'ятовувальний пристрій
ОП – операційний підсилювач
ОПС – однорозрядний повний суматор
ОС РЧ – операційні системи реального часу
ПВХ – пристрій вибірки і зберігання
ПЕ – приймальний елемент
ПД-регулятори – пропорційно-інтегрально-диференціальні регулятори
Пз – позиційні регулятори
ПЗ – програмне забезпечення
ПЗП – постійний запам'ятовувальний пристрій

ПК – персональний комп'ютер
ПЛІС – програмовані логічні інтегральні схеми
ПЛК – програмовані логічні контролери
ППЗП –перепрограмований постійний запам'ятовувальний пристрій
ППЗ – прикладне програмне забезпечення
ПрЕ – проміжний елемент
ПС – послідовні схеми
СС – стан об'єкта
СЧ – системи числення
ТК – таблиця Карно
ТО – технологічне обладнання або технологічний об'єкт
ТП – технологічні процеси
ТТЛ – транзисторно-транзисторна логіка
ФС – схема формувачів
ЦАП – цифро-аналоговий перетворювач
ЦП – цифровий пристрій
ЦПК – цифровий пристрій керування
ЦСК – цифрова система керування
Ш – шифратор
ША – шина адреси
ШАД – шина адреси/даних
ШД – шина даних
ШІМ – широтно-імпульсна модуляція

ВСТУП

Широке впровадження електронних цифрових пристроїв, створення теорії аналізу і синтезу цифрових систем керування призвело до появи нових методів проектування складної цифрової автоматики в різних галузях господарювання, зокрема в муніципальній сфері.

Унаслідок значного здешевлення високопродуктивної елементної бази (мікропроцесорів) і перевагам цифрових керувальних пристроїв (регулювальників, мікроконтролерів), порівняно з аналоговою технікою, системи цього класу тепер становлять основу сучасних засобів автоматизації технологічних процесів. Тому освоєння методів аналізу, синтезу і компонентів цифрових пристроїв є необхідним для менеджерів, розробників, операторів пристроїв з електронним інтелектом.

Мета цього посібника – дати уявлення про типові особливості цифрових систем керування. Головна увага приділяється розгляду ідей і шляхам фізичної реалізації інженерних ідей, значно менше – математичним. Такий підхід здебільшого мотивований розвитком доступних комп'ютерних засобів розрахунку елементів систем керування. Тому головний акцент зроблений саме на поясненні принципово важливих явищ і понять, властивих цифровим системам керування. До їх числа відносяться квантування та відновлення сигналів, дискретизація, приховані коливання, стійкість, фізична реалізованість тощо. Освоєння цього матеріалу дає можливість грамотно вибирати методи проектування й оцінювати достовірність результатів, отриманих при комп'ютерних розрахунках.

У багатьох сучасних системах керування використовуються дискретні елементи й цифрові процесори. Обумовлено це відомими перевагами імпульсних і цифрових систем: підвищена чутливість, велика надійність, відсутність дрейфу, вища стійкість до шумів і збурень, малі габаритні розміри та маса, менша вартість, зручності в програмуванні.

Послідовність викладених матеріалів посібника ілюструють головні етапи проектування систем керування, зокрема математичний апарат, необхідний для інженера, пристрій і властивості популярних компонентів, використовуваних під час розроблення цифрових пристроїв керування.

Цей курс дозволяє майбутньому проектувальникові цифрових систем керування зрозуміти основи проектування реальних цифрових контролерів, особливості реальних електронних логічних елементів, компонентів мікропроцесорної техніки, приймальних і виконавчих елементів, що використовуються під час реалізації цифрових керувальних пристроїв.

1 ОСНОВИ ПРОЕКТУВАННЯ ЦИФРОВИХ ПРИСТРОЇВ КЕРУВАННЯ

1.1 Опис технологічних процесів

Опис технологічних процесів (далі – ТП) базується на безпосередньому представленні зв'язку між входом і виходом системи, яке не містить деталей внутрішнього представлення системи та єдиним джерелом інформації є закономірність, що зв'язує вихід системи з її входом.

Математичний опис (моделювання) системи Σ із кінцевим числом станів включає: безліч допустимих входів X ; безліч спостережуваних виходів Y ; безліч станів системи Q ; функцію переходу $\mu: Q \times X \rightarrow Q$; функцію виходу $\lambda: Q \times X \rightarrow Q$. При цьому передбачається, що безліч X , Y і Q кінцеві.

Головне призначення моделей полягає в описі головних технологічних завдань, формуванні моделей сценаріїв процесів, що реалізують основну діяльність системи керування і що забезпечують досягнення певного результату за допомогою вживаних технічних засобів автоматизації процесів.

1.2 Системи керування технологічних об'єктів

Під *системою керування* розуміють цілісну сукупність взаємопов'язаних компонентів (елементів), кожен з яких виконує певну функцію для досягнення заданих умов експлуатації технологічного процесу. Зазвичай окремі пристрої, що входять до складу складних технологічних об'єктів, характеризуються зв'язками та взаємодією з іншими підсистемами й об'єктами. Цілісність систем таких складних об'єктів дозволяє розглядати їх як єдиний об'єкт під час аналізу всіх процесів, що відбуваються в них.

1.3 Статика і динаміка технологічних об'єктів

Технологічне обладнання або об'єкт (далі – ТО) визначається *структурою* та *поведінкою*. Під структурою розуміється інваріантна в часі зв'язків між елементами системи (статичний опис системи).

Статичний або структурний опис – це сукупність дій, які пов'язують значення координат системи один з одним при певному стані ТО.

Під поведінкою ТО розуміється його функціонування в часі або динамічний опис. Поведінкові аспекти будь-якого ТО виражають за допомогою поняття «функція».

Функція може використовуватися для опису поведінки об'єктів і досить простих систем, проте під час аналізу та специфікації складніших пристроїв потрібні поняття, які охоплюють деяку сукупність послідовно виконуваних завдань або дій, необхідних для досягнення певної мети або отримання необхідного результату.

Мета – це сукупність властивостей ТО, що визначають дію на процеси за наявності чинників, що заважають.

Завдання визначає деяку роботу, яку необхідно виконати різними способами. Завдання можна виконати вручну або автоматично за допомогою спеціальних пристроїв. При цьому обов'язково визначаються сценарії процесу, що становлять рішення завдань за різними можливими умовами експлуатації ТО.

Сценарії процесів визначають проходження потоків дій (функцій) незалежно від меж підсистем, які їх виконують, і відбивають як внутрішні, так і зовнішні взаємозв'язки системи, тобто взаємодія системи з середовищем.

Динамічний опис будь-якого ТО розглядає систему Σ як структуру, на яку в певні моменти $t \in T$ виявляється вхідна дія $x(t)$ (речовина, енергія або інформація) та яка в певні моменти часу породжує деяку вихідну величину $x(t)$.

Один із широко поширених описів динамічних процесів систем ґрунтується на використанні мови диференціальних рівнянь (моделей), які фактично є твердженнями про зв'язок деяких величин і швидкостей їх зміни.

У дискретному часі динаміку системи можна описати за допомогою різницевих співвідношень

$$q(K+1) = F(x(K), q(K), K), \quad q(0) = q_0, \quad (1.1)$$

$$y(K+1) = H(x(K), q(K), K). \quad (1.2)$$

Важливою властивістю такого опису є те, що воно дає уявлення про поведінку системи в деякій околиці поточного стану. Тобто внутрішній стан системи і стан довкілля однозначно визначають наступний стан системи. При цьому передбачається, що локальна інформація про об'єкт дозволяє зрозуміти глобальну поведінку системи в часі та в просторі.

Розглянуті поняття розвинулися в сучасних цифрових системах керування технологічними процесами (далі – ТП), оскільки цифрова автоматика дозволяє досить повно реалізувати інтелектуальні дії оператора, який керує складними технологічними процесами та системами взаємозв'язаних ТО.

1.4 Інформаційні сигнали в системах керування

Система керування є безліччю взаємодієвих компонентів, серед яких зазвичай виокремлюють об'єкт керування, датчик і керувальний пристрій (регулювач). У будь-якому цифровому керуючому пристрої (далі – ЦПК), обмін інформацією між компонентами відбувається за допомогою сигналів. Розрізняють *аналогові* (continuous-time) сигнали (рис. 1.1, а), визначені при будь-яких значеннях часу t усередині даного інтервалу, і дискретні (discrete-time) сигнали, визначені тільки в дискретні моменти часу t_0, t_1, t_2, t_3, t_4 (рис. 1.1, б).

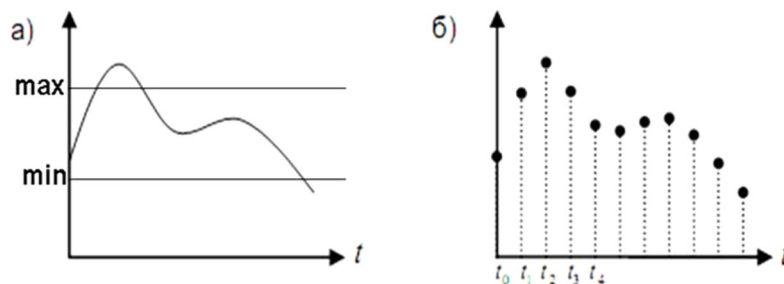


Рисунок 1.1 – Аналоговий (а) і дискретний (б) сигнали

Відомі системи, в яких інформаційні сигнали носять дискретний характер. Зазвичай це ТО з детермінованим технологічним процесом. Результат функціонування такого ТП завжди заздалегідь визначений вхідними величинами (струм, напруга, тиск тощо) і початковим станом системи. Можливі стохастичні (випадкові) відхилення ТП визначаються в допустимих межах, які зазвичай заздалегідь відомі й обмежені інтервалом варіювання між верхнім «Max» і нижнім «Min» (рис. 1.1, а) рівнями. При цьому нескладне дискретне квантування за рівнем інформаційних сигналів дає повне уявлення про стан ТП, а дискретна система називається *релейною*. Для опису таких процесів часто застосовують логічні функції «включений – виключений», «так – ні».

Системи, в яких інформація передається за допомогою аналогових сигналів, називаються аналоговими або безперервними системами. Майже всі об'єкти керування, з якими стикається інженер у практичній діяльності (технологічні процеси, електродвигуни тощо) є безперервними.

Коли ТП носить стохастичний характер, залежний від багатьох чинників, поточний стан такого ТП обов'язково відстежують, а для опису їхньої динаміки використовуються диференціальні рівняння.

Передача інформації в дискретних системах здійснюється за допомогою дискретних сигналів, які можна розглядати як послідовності чисел (рис. 1.1, б).

Прикладом дискретної системи слугує цифровий комп'ютер. Для опису дискретних систем використовуються різницеві рівняння, які визначають закони перетворення числових послідовностей.

1.5 Класифікація систем керування

Цифровий пристрій (далі – ЦП) – це комплект електронних компонентів, використовуваних для керування безперервним об'єктом. Оскільки такі пристрої включають безперервні й дискретні елементи, їх часто також називають безперервно-дискретними або аналого-цифровими.

Цифрові системи є особливим класом систем керування. Наявність різномірних елементів спричиняє значні складнощі при математичному описі процесів.

Аналіз, синтез і проектування цифрових систем, за допомогою класичних методів, розроблених для безперервних або дискретних систем, дає, зазвичай, тільки наближені рішення.

У розімкненій системі ЦП отримує тільки командні сигнали (задавальні дії), на основі яких виробляються сигнали керування, що надходять на об'єкт. Використання такого (програмного) керування можливе тільки у тому разі, якщо модель процесу відома точно, а значення керованих величин повністю визначаються сигналами керування. При цьому неможливо врахувати вплив зовнішніх збурень і визначити, чи досягнута мета керування.



Рисунок 1.2 – Розімкнена цифрова система

У замкнутих системах використовується зворотний зв'язок, за допомогою якого керувальний комп'ютер, отримує інформацію про стан об'єкта керування. Таке технічне рішення дозволяє враховувати невідомі заздалегідь чинники: неточність знань про моделі процесу і вплив зовнішніх збурень (перешкод вимірів, навантаження двигуна, сил, моментів тощо). Тому в більшості пристроях автоматики використовується зворотний зв'язок. У ЦП або

комп'ютер може також надходити інформація про вимірювані збурення, що дозволяє поліпшити якість керування.



Рисунок 1.3 – Замкнута цифрова система

1.6 Функціональні схеми систем керування

Функціональні схеми роз'яснюють певні процеси, що перебігають у базових і допоміжних компонентах систем керування, які визначають функціонально-блокову структуру всіх вузлів і елементів.

Функціональні властивості компонентів систем керування повинні забезпечувати контроль, вимірювання та відображення технологічних величин, збереження інформації в реальному часі, формування керувальних величин, в автоматичному і ручному режимах, передачу аналогових і цифрових даних на відстань, сигналізацію, блокування, реалізацію алгоритмів у критичних ситуаціях тощо.

Перед проектуванням систем автоматизації складається завдання на проектування, що містить:

- опис роботи технологічної схеми з характеристиками обладнання технологічного процесу (далі – ТП);
- переліки контрольованих і регульованих величин;
- вимоги до надійності систем автоматизації;
- результати науково-дослідних робіт із математичним описом статичних і динамічних властивостей об'єкта автоматизації за кожним каналом керування.

Головним технічним документом, що визначає структуру та особливості системи автоматизації ТП, а також оснащення об'єкта автоматизації пристроями та засобами автоматики, є функціональна схема.

Умовне позначення пристроїв – круг або овал із межею, в який вписуються буквені позначення контрольованої та регульованої величин і всі функціональні ознаки пристрою контролю.

Умовні позначення параметрів контролю і приладів наведені в таблицях 1.1, 1.2.

Таблиця 1.1 – Умовні позначення технологічних параметрів

Технологічна величина	Буквене позначення
Температура	T
Електрична величина	E
Ручна дія	H
Рівень	L
Концентрація	Q
Вологість	M
Тиск	P
Швидкість	S
Вимірювана величина	U
Інші	Резервні букви

Таблиця 1.2 – Умовні позначення функціональних ознак пристроїв

Функціональна ознака	Позначення
Показувальний	I
Реєструвальний	R
Регулювальний	C
Перетворювальний, обчислювальний	Y
Сигналізувальний	A
Приймальний елемент	E
Задавальна верхня межа	H
Задавальна нижня межа	L
Дистанційна передача	T
Програмний	K
Станція керування	S
Інші	Резервні букви

Варто пам'ятати, що під час використання позначень, не передбачених ДСТ 3925-58 і ОСТ 36.27-77, застосовують резервні букви (відсутні в таблиці), які в одній документації не повинні повторюватися.

Крім того, використовуються додаткові позначення, що визначають характеристики роботи пристроїв і засобів автоматизації (табл. 1.3).

Головні буквені позначення пристроїв для вимірювання і регулювання параметрів на ТО вписуються у верхнє поле умовного позначення пристрою. У полі під межею вказують позиційне позначення даного приладу в конкретній схемі вимірювання, регулювання або сигналізації.

Таблиця 1.3 – Позначення характеристик роботи пристроїв

Позначення	Характеристика
Електричний сигнал	E
Пневматичний сигнал	P
Гідравлічний сигнал	G
Аналоговий сигнал	A
Дискретний сигнал	D
Операція підсумовування	Σ
Перемножування двох сигналів	X
Ділення сигналів	/
Обмеження значення (верхнє)	Max
Обмеження значення (нижнє)	Min
Введення сигналу в мікропроцесорний пристрій	Vi
Виведення сигналу з мікропроцесорного пристрої	Vo

Основні умовні позначення компонентів систем керування ілюструє таблиця 1.1.

Функціональні ознаки розташовуються в позначеннях в певному порядку: вимірювана величина (E – електрична), свідчення (I), реєстрація (R), регулювання, керування (C), включення, відключення, перемикання (S), сигналізація (A).

Функціональні ознаки перетворювачів сигналів і обчислювальних пристроїв наведені в таблиці 1.2.

Розміри графічних умовних позначень приладів і засобів автоматизації ілюструє таблиця 1.3.

Приклад виконання функціональної схеми автоматизації ТО ілюструє рисунок 1.4. Пристрій на рисунку 1.4 призначений для примусового охолодження випрямного агрегату. Кожен комплект компонентів, що входить в єдиний керувальний пристрій, називають *контуром керування* та позначають його відповідним номером (номер контуру 1, 2, 3, ... n). Режим автоматичного включення вентилятора здійснюється за сигналом із приймального елемента $I-1$, який перетворюється підсилювачем $I-2$ у керувальний сигнал, подається на виконавчий елемент $I-3$ (електромагнітний пускач). За допомогою компонента $I-3$ включається електродвигун $I-4$ вентилятора. Для ручного включення вентилятора в схемі передбачена кнопка $I-5$, яка оснащена засобами світлової та звукової сигналізації.

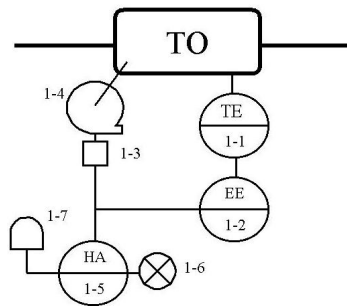


Рисунок 1.4 – Приклад виконання функціональної схеми автоматичного охолодження випрямного агрегату: *ТО* – технологічний об’єкт (випрямний агрегат); *ТЕ* – приймальний елемент (датчик) контролю температури; *ЕЕ* – перетворювач сигналу (підсилювач); *І-3* виконавчий елемент (електромагнітний пускач); *І-4* – виконавчий механізм (електродвигун вентилятора); *НА* – кнопка ручного керування; *І-6* – сигнальна лампа (світлодіод); *І-7* – звуковий сигнал (дзвінок, сирена, п’єзовипромінювач)

Під час проектування такої функціональної схеми забезпечують таблицю з позначенням місць розміщення компонентів обладнання.

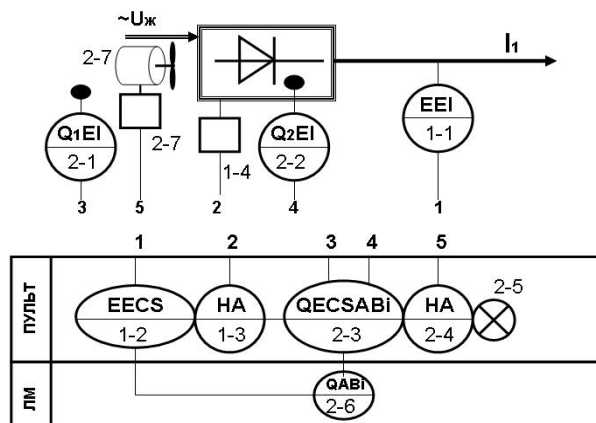


Рисунок 1.5 – Приклад виконання функціональної схеми цифрової системи автоматизації з позначенням місць розміщення компонентів

Якщо система керування містить взаємопов’язані приймальний, проміжний і виконавчий елементи, що забезпечують регулювання тільки одного технологічного параметра на *ТО*, то така система називається *одноконтурною*.

Графічне зображення частин автоматичної системи, які взаємопов’язані між собою за певною ознакою та шляхами передачі дій називають *структурною схемою* автоматичної системи.

На структурних схемах елементи автоматичних систем зображуються у вигляді квадратів або прямокутників (рис. 1.6), в які вписуються умовні позначення компонентів, наприклад, ПЕ – приймального, ПрЕ – проміжного, ВЕ – виконавчого, ЗЕ – задавального (задатчик) елементів тощо. Елементи, що підсумовують, зображують у вигляді кола, розділеного на сектори (зачорнюють сектори, в які входять негативні дії в схемах із негативним зворотним зв'язком).

Під час розроблення структурних схем ураховують особливості елементів. Так, якщо ВЕ не є простим перетворювальним підсилювальним елементом, а в динамічному плані є складнішою ланкою (інтегрувальним, аперіодичним тощо), то її динамічні властивості обов'язково використовуються під час формування закону регулювання, а на структурних схемах особливості ВЕ обов'язково необхідно відмітити.

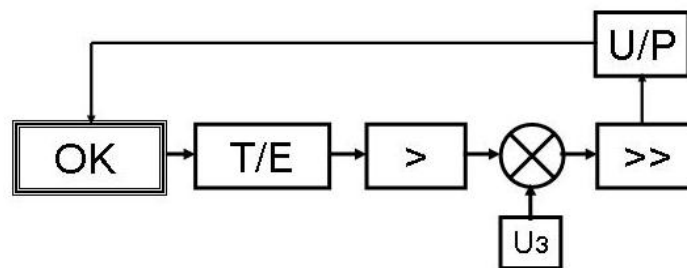


Рисунок 1.6 – Структурна схема системи автоматики:

OK – об'єкт керування; *T/E* – датчик-перетворювач (температура – ЕРС);

> – підсилювач напруги; *>>* – підсилювач потужності;

\otimes – елемент порівняння (суматор); *Uз* – задатчик;

U/P – виконавчий елемент (електричний сигнал – механічна дія)

Очевидно, що ця вимога стосується до зображення всіх елементів аналогових і цифрових систем автоматики, що потрібно враховувати у процесі розроблення аналогічних технічних рішень будь-якої складності.

1.7 Структура дискретної та цифрової систем керування

Ці системи відрізняються від безперервних або аналогових тим, що сигналами в одній або декількох точках цих систем є послідовність імпульсів або цифровий код. У літературі з керування терміни «імпульсні системи», «дискретні системи», «системи з дискретним часом», «цифрові системи» використовуються досить довільно. Правильніше термін «імпульсні» відносити до систем з амплітудною модуляцією імпульсів, при якій інформаційним параметром є амплітуда імпульсу, термін «цифрові» зазвичай відносять до

систем, в яких сигнали генеруються цифровими пристроями (мікроконтролер, комп'ютер) у вигляді кодів. Проте, як впливає з наведених вище функціональних схем у реальних системах керування можуть бути присутніми аналогові й імпульсні сигнали, а також і цифрові коди. Тому для таких систем поняття «дискретні системи» використовуватися в широкому сенсі для опису усіх систем, в яких сигнали мають цифрову або імпульсну форму.

У типовій імпульсній системі керування зі зворотним зв'язком знаходиться квантувач, що становить пристрій, вихідний сигнал якого має вигляд періодичної або неперіодичної послідовності імпульсів, до того ж між двома сусідніми імпульсами інформація відсутня.

На рисунку 1.7 ілюструється принцип роботи квантувача. Безперервний вхідний сигнал $e(t)$ квантується за часом, при цьому вихідний сигнал квантувача є послідовністю імпульсів. Передбачається, що в цьому разі частота квантування постійна, а амплітуда імпульсу в момент замикавання визначається відповідним значенням вхідного сигналу $e(t)$. Відомі й інші способи квантування сигналів, наприклад, квантування з періодом, що циклічно змінюється, багатократно, із випадковим періодом, із широтно-імпульсною модуляцією (ШІМ). На практиці найпоширеніше квантування з постійним періодом і багатократне квантування.



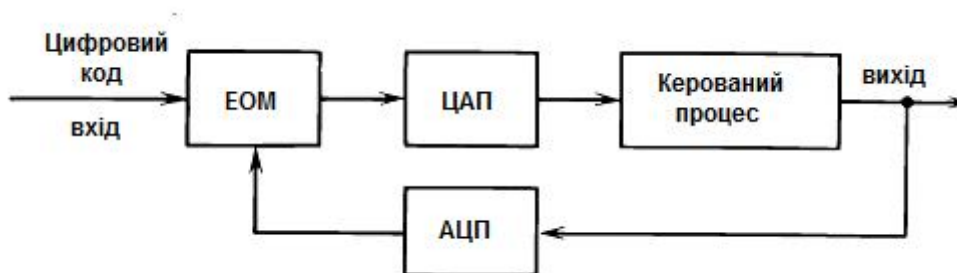
Рисунок 1.7 – Імпульсна система керування

Оскільки дискретна послідовність чисел визначає миттєве значення безперервного сигналу в дискретні моменти часу, як модель такої послідовності вибирають нескінченно короткі імпульси, щоб величина кожного з них (площа за його графіком) дорівнювала замінюваному числу. Таку послідовність називають послідовністю модульованих дельта-імпульсів (позначена символом із зірочкою $e^*(t)$ із періодом квантування T).

Розташований між квантувачем і керованим процесом фільтр виконує функцію згладжування, оскільки більшість керованих процесів призначена для прийому аналогових сигналів.

У будь-якій цифровій системі керування сигнали в одній або декількох точках представляються цифровими кодами, з якими оперує цифровий пристрій

керування (далі – ЦПК) – ЕОМ, комп’ютер (далі – ПК), мікроконтролер (далі – МК). Структура типової цифрової системи керування зображення на рисунку 1.8.



Рисунку 1.8 – Компоненти цифрового керувального пристрою

Наявність у деяких точках системи сигналів у вигляді цифрового коду, наприклад двійкового, обумовлює використання цифро-аналогового (далі – ЦАП) і аналого-цифрового (далі – АЦП) перетворювачів. Хоча між структурами й елементами імпульсної та цифрової систем є істотні відмінності, математичні описи цих систем досить близькі, і їх можна дослідити однаковими аналітичними методами.

Цифро-аналоговий перетворювач здійснює операцію декодування над цифровими вхідними даними. На виході ЦАП отримують аналоговий сигнал, зазвичай у вигляді струму або напруги. ЦАП потрібний як інтерфейсний засіб між цифровим каналом або ПК і аналоговим пристроєм. ЦАП називають також декодером.

Аналого-цифровий перетворювач перетворить аналоговий сигнал у цифровий код. АЦП є необхідним інтерфейсним пристроєм аналогової підсистеми, вихідні сигнали якої передбачається обробляти в ПК.

Пристрій вибірки і зберігання широко застосовується в дискретних і цифрових системах. Він здійснює вибірку аналогового сигналу і потім зберігає його рівень постійним до наступної вибірки. Цей пристрій зазвичай є складником АЦП.

Коли сигнали від декількох пристроїв необхідно обробити тим самим процесором або інформаційним каналом, то для подання цих сигналів у вигляді деякої заданої послідовності використовується мультиплексор. Ця послідовність сигналів далі обробляється процесором в режимі розподілу часу. Наприклад, якщо сигнали декількох цифрових пристроїв необхідно обробити центральним процесором, то ці пристрої зазвичай зв’язуються з процесором через мультиплексор і загальний канал паралельних ліній.

1.7.1 Цифрові сигнали та кодування

Цифровий сигнал у ЦПК можна подати як послідовність нулів і одиниць. Кожен розряд двійкового числа (0 або 1) називається *бітом*. Біт є носієм невеликої кількості інформації, тому зазвичай вісім біт об'єднують і називають байтом. Декілька байтів можна об'єднати в слово. Слова можуть бути практично будь-якої довжини від 4, 8, ... 128 біт і більше. Відмінність між бітом і байтом схоже з відмінністю між буквою алфавіту і словом. Можна сказати, що буква є найменшою одиницею, інформації, але зазвичай не має сенсу доти, доки не об'єднується з іншими буквами у формі слова.

Цифрові сигнали в ЦПК можна подати у формі з фіксованою та з плаваючою комами.

Подання числа N у формі з фіксованою комою, можна записати як

$$N = a_{n-1}2^{n-1} + \dots + a_22^2 + a_12^1 + a_02^0, \quad (1.1)$$

де коефіцієнти $a_{n-1}, i = 0, 1, 2, \dots, n-1$ – набувають значення 0 або 1.

Двійкова форма числа визначається значенням коефіцієнтів співвідношення (1.1) зліва направо, зі старшим бітом (далі – СБ) ліворуч і молодшим бітом (далі – МБ) права.

Наприклад, у восьмирозрядному слові перші п'ять розрядів становлять цілу частину числа, а останні три – дробову. Помітимо, що «двійкова кома» не потребує для подання окремого розряду та є ефективною. Запишемо

$$N = a_42^4 + a_32^3 + a_22^2 + a_12^1 + a_02^0 + a_{-1}2^{-1} + a_{-2}2^{-2} + a_{-3}2^{-3}. \quad (1.2)$$

Отже, двійкове число 01011,101 еквівалентно десятковому

$$\begin{aligned} N &= 0 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 + 1 \cdot 2^{-1} + 0 \cdot 2^{-2} + 1 \cdot 2^{-3} = \\ &= 8 + 2 + 1 + \frac{1}{2} + \frac{1}{8} = 11,625 \end{aligned} \quad (1.3)$$

Загалом n -розрядна дріб можна подати як

$$N = a_{-1}2^{-1} + a_{-2}2^{-2} + \dots + a_{-n}2^{-n}, \quad (1.4)$$

де коефіцієнти a_{-i} ($i = 1, 2, \dots, n$) набувають значення 0 або 1.

Перший коефіцієнт a_{-1} є СБ у коді числа, a_{-n} – МБ.

1.7.2 Перетворення даних і квантування

Як зазначено вище, цифрові системи керування містять як аналогові, так і цифрові елементи, тому необхідно перетворювати аналогові сигнали в цифрові – АЦП і цифрові в аналогові – ЦАП.

У процесі вивчення А/Ц і Ц/А перетворень важливо правильно розуміти вагу кожного розряду машинного слова. На практиці схеми АЦП і ЦАП базуються на двійковому коді чисел із використанням двійкового коду дробового числа.

Незалежно від того, чи використовується код цілого числа або дробового «n-розрядне слово» визначає 2^n різних станів, із дозволом $1/2^n$. Наприклад, на рисунку 1.9 дозвіл трирозрядного двійкового коду дробового числа є $2^{-3} = 1/8$. Вага молодшого біта в цьому разі $1/8$, а максимальне значення числа (далі – МЗЧ) дорівнює 1.

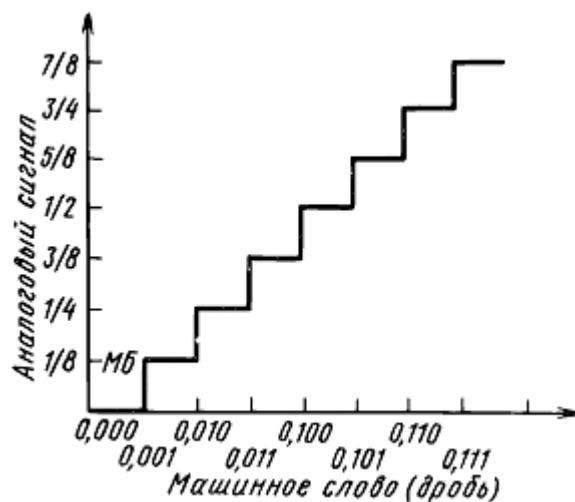


Рисунок 1.9 – Подання дробового десяткового числа за допомогою двійкового коду

Дозвіл можна поліпшити у разі збільшення розрядності слова. Наприклад, чотирирозрядне двійкове машинне слово при МЗЧ = 1 має вагу молодшого біта 2^{-4} , або $1/16$, дозвіл відповідно, збільшується до $1/16$. У цьому разі графік (рис. 1.9) матиме 16 рівнів. Помітимо, що цифровий код не відповідає своєму аналоговому сигналу, і навпаки. Це саме правило справедливо для подання цілих чисел. Необхідно пам'ятати, що у разі збільшення розрядів у машинному слові з метою збільшення дозволу максимальне значення аналогового або цифрового сигналу має бути збережене тим самим.

Нехай $g(t)$ – аналоговий сигнал, визначений при $0 \leq t$. Через $\{g[K]\}$ позначимо послідовність значень

$$g[0], g[1], g[2], \dots \quad (1.5)$$

отриману внаслідок його квантування з періодом T , тобто, $g[K]=g(KT)$ при цілих $K \geq 0$. Якщо сигнал $g(t)$ терпить розрив у моменти квантування, уважатимемо, що

$$g[k] = g(kT + 0), \quad (1.6)$$

тобто, під час квантування фіксується граничне значення справа.

Якщо кількість розрядів у машинному слові кінцеве, то А/Ц перетворення може забезпечити тільки кінцевий дозвіл. Одній з головних операцій під час А/Ц перетворення є процедура квантування. Оскільки цифровий вихід може мати кінцеве число станів, то аналогове число необхідно проквантувати або заокруглити до найближчого можливого значення. Звичайне співвідношення між аналоговим вхідним сигналом і двійковим кодом цілого числа розглядають для позитивних і негативних чисел.

1.7.3 Пристрої вибірки і зберігання

Під квантувачем у дискретних або цифрових системах розуміється пристрій, що перетворює аналоговий сигнал у послідовність амплітудно-модульованих імпульсів або кодів. При квантуванні і кодуванні слів використовується пристрій фіксації або «заморожування» значення імпульсу або цифрового сигналу протягом певного часу. Часто квантувач і фіксатор об'єднують в один пристрій, який прийнято називати *пристроєм вибірки і зберігання* (далі – ПВХ).

Ці пристрої широко застосовуються в цифрових системах. Одним із головних завдань ПВХ є фіксація сигналів, що швидко змінюються, при різних перетвореннях. Іншим призначенням ПВХ є запам'ятовування вихідних сигналів мультиплектора. На ПВХ покладається також завдання детектування імпульсних сигналів. ПВХ часто об'єднують з АЦП і ЦАП.

Простий пристрій вибірки і зберігання зображений на рисунку 1.10.

Розмикання та замикання ключа визначається командним сигналом. Коли ключ замкнутий, вихідний сигнал ПВХ змінюється відповідно до вхідного сигналу $e_s(t)$. Коли ключ розімкнений, значення вихідного сигналу визначається напругою $e_0(t)$ на конденсаторі C .

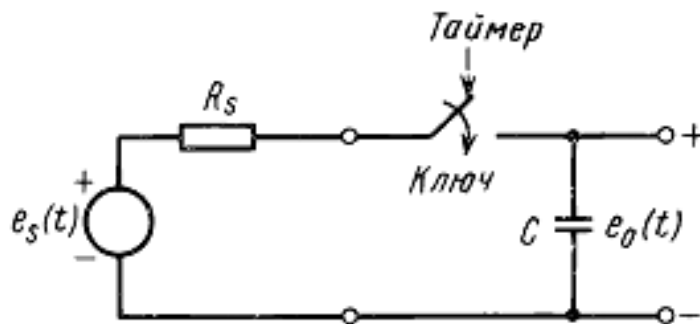


Рисунок 1.10 – Принцип роботи ПВХ

Час вибірки (T_a) визначається інтервалом від моменту вступу команди на вибірку до моменту, коли вихідний сигнал стане дорівнювати вхідному з деякою похибкою (рис. 1.11).

У цифрових системах операції вибірки і зберігання ініціюються періодично за допомогою таймерів. Час між командними сигналами називається *періодом квантування* T (рис. 1.11).

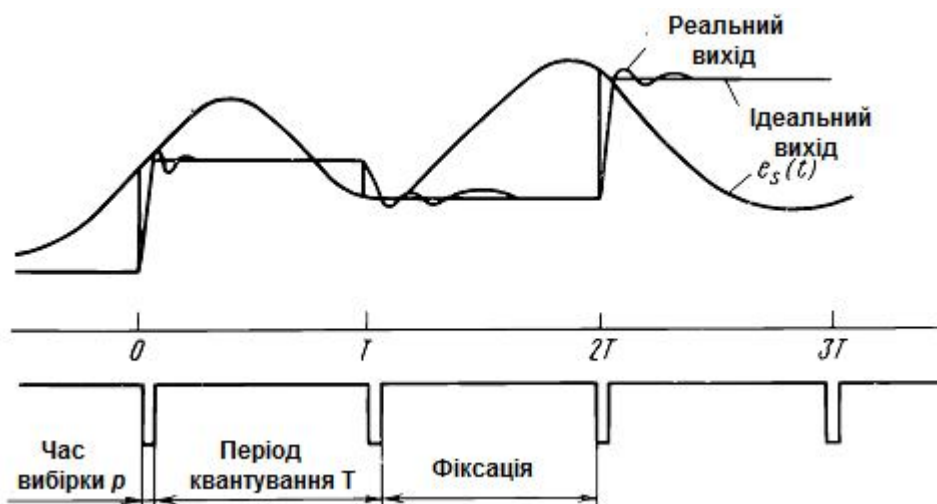


Рисунок 1.11 – Вхідні й вихідні сигнали в ПВХ із постійним періодом квантування

Спадання сигналу – повільне зменшення вихідної напруги ПВХ (рис. 1.11) можливий через струми витoku перемикача і буферного підсилювача протягом часу фіксації. Спадання сигналу можна істотно зменшити, якщо на виході ПВХ включити буферний підсилювач із високим вхідним опором. Аналогічно, можна включити буферний підсилювач на вході ПВХ для узгодження його з джерелом сигналу. ПВХ із буферними підсилювачами на вході й виході наведено на рисунку 1.12.

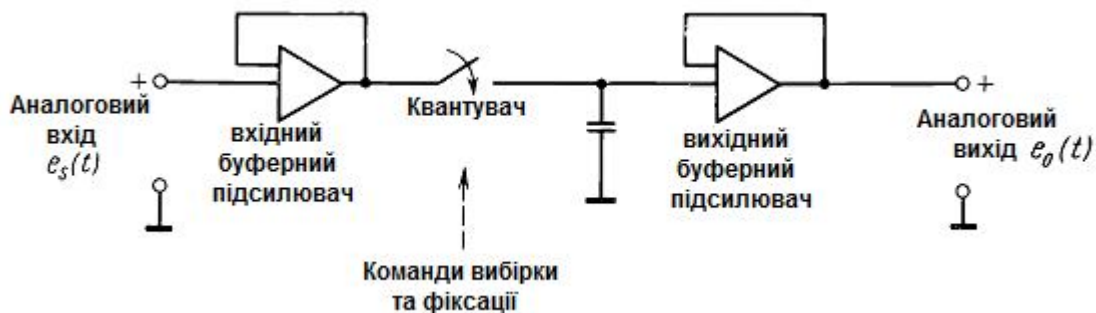


Рисунок 1.12 – ПВХ із буферними підсилювачами

1.8 Аналіз цифрових систем

1.8.1 Обробка інформації неперервного процесу

Оскільки операції вибірки і зберігання є досить важливими в цифрових і дискретних системах керування, при проектуванні ЦПК необхідно розробити реалістичну і досить просту математичну модель пристрою вибірки і зберігання.

Хоча ПВХ на практиці зазвичай є єдиний пристрій, аналітично зручніше розглядати операції вибірки і зберігання окремо.

Операцію квантування або амплітудно-імпульсного модулювання можна розглядати як перетворення аналогового або безперервного в часі сигналу в модульований імпульсний або цифровий сигнал. Поширеним видом модуляції в процесі вибірки і зберігання є *амплітудно-імпульсна модуляція* (далі – АІМ).

Для вхідного сигналу $f(t)$, який є функцією параметра t , що безперервно змінюється, вихід квантувача, позначений як $f_p^*(t)$, становить послідовність імпульсів кінцевої тривалості, амплітуда яких промодульована вхідним сигналом $f(t)$. На рисунку 1.13 квантувач зображений як еквівалентний амплітудно-імпульсний модулятор.



Рисунок 1.13 – Амплітудно-імпульсний модулятор як квантувач:
 $p(t)$ – несучий сигнал

У цьому випадку вхідний сигнал $f(t)$ має бути помножений на несучий сигнал $p(t)$, який є послідовністю періодичних імпульсів одиничної ваги. Рисунок 1.14 ілюструє типові форми вхідного сигналу $f(t)$, сигналу $p(t)$ і вихідного несучого сигналу $f_p^*(t)$.

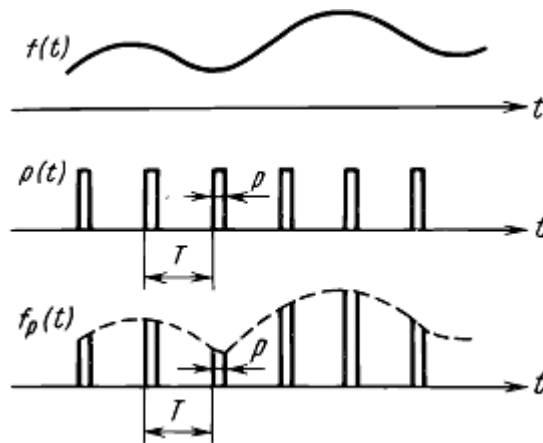


Рисунок 1.14 – Вхідний і вихідний сигнали квантувача з постійним періодом

Якщо квантувач працює за схемою широко-імпульсної модуляції (ШІМ), то вихідний сигнал є послідовністю імпульсів, тривалість яких є функцією амплітуди вхідного сигналу в моменти вибірки. Типові вхідні й вихідні сигнали ШІМ наведені на рисунку 1.15.

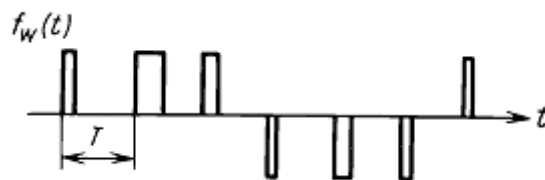


Рисунок 1.15 – Вхідний і вихідний сигнали широко-імпульсного модулятора

Відомі і складніші схеми перетворення, коли відповідно до вхідного сигналу в моменти замикання змінюються і амплітуда, і тривалість вихідних імпульсів. Такий тип квантувача відомий як широтно-імпульсний амплітудний модулятор. У деяких випадках застосування подібних складних квантувачів дозволяє поліпшити характеристики цифрових систем керування.

Вихідний сигнал квантувача з постійним періодом (рис. 1.14) і кінцевою шириною імпульсів (рис. 1.15), отримуваний при вхідному сигналі $f(t)$, можна розглянути як твір вхідного сигналу $f(t)$ і несучого сигналу $p(t)$, який є

послідовністю одиничних імпульсів з періодом T . Отже, сигнал, що несе, можна виразити як

$$p(t) = \sum_{k=-\infty}^{\infty} [u_s(t - kT) - u_s(t - kT - p)] \quad (p < T), \quad (1.7)$$

де $u_s(t)$ – одинична ступінчаста функція

$$\begin{aligned} u_s(t) &= 0 & t < 0 \\ u_s(t) &= 1 & t > 0 \end{aligned} \quad (1.8)$$

В даному випадку припустимо, що операція квантування починається при $t = -\infty$, і передній фронт імпульсу при $t = 0$ співпадає з $t = 0$ (рис. 1.15). Вихід квантувача запишемо у вигляді

$$f_p^*(t) = f(t)p(t). \quad (1.9)$$

Підставляючи співвідношення (1.7) у (1.9), отримуємо

$$f_p^*(t) = f(t) \sum_{k=-\infty}^{\infty} [u_s(t - kT) - u_s(t - kT - p)] \quad (p < T). \quad (1.10)$$

Вираз (1.10) описує в часовій області співвідношення «вхід-вихід» для квантувача з постійним періодом і кінцевою тривалістю імпульсів.

Цікаво досліджувати частотні характеристики вихідного сигналу квантувача. Послідовність імпульсів $f_p^*(t)$ зазвичай містить складники з великими частотами, чим $f(t)$. Отже, квантувач можна розглядати як генератор гармонік.

Оскільки послідовність одиничних імпульсів $p(t)$ є періодичною функцією з періодом T , вона може бути представлена у вигляді ряду Фур'є

$$p(t) = \sum_{n=-\infty}^{\infty} C_n e^{jn\omega_s t}, \quad (1.11)$$

де ω_s – частота квантування, рад/с, яка пов'язана із періодом квантування співвідношенням

$$\omega_s = 2\pi/T; \quad (1.12)$$

C_n – коефіцієнти ряду Фур'є в комплексній формі, які визначаються як

$$C_n = \frac{1}{T} \int_0^T p(t) e^{-jn\omega_s t} dt. \quad (1.13)$$

При аналізі цифрових систем дискретизація безперервних процесів є важливим завданням, з яким тісно пов'язані такі важливі питання, як моделювання та відновлення безперервної функції інформаційного повідомлення.

1.8.2 Моделювання безперервного процесу

У цифровій системі керування завжди реалізується цифровий алгоритм обробки даних, унаслідок якого з вхідної числової послідовності $\{e[K]\}$ за деяким законом виходить послідовність керувальних сигналів $\{v[K]\}$.

У безперервних системах перетворення Лапласа виявилось дуже зручним інструментом для аналізу і синтезу лінійних систем. Фактично робота з диференціальними рівняннями та часовими характеристиками звелася до операцій алгебри з поліномами та раціональними функціями. Тому дуже природною була ідея спробувати застосувати аналогічні прийоми для дискретних сигналів.

Роботи в цьому напрямі були виконані в 50-х роках минулого століття одночасно в Росії [1] та США [2], що зумовили поняття дискретного перетворення Лапласа і теорії імпульсних систем на основі аналогічного z-перетворювання (додаток 4).

Нехай $\{g[K]\}$ – напівнескінченна послідовність ($g[K] = 0$ при усіх $K < 0$):

$$G[0], g[1], g[2], \dots \quad (1.14)$$

Її можна розглядати як функцію, аргумент якої приймає дискретні значення 0, 1, 2,..... Такі функції називають *гратчастими функціями* [5].

Z-перетворюванням послідовності (1.14) називається сума ряду

$$G(z) = Z\{g[k]\} = \sum_{k=0}^{\infty} g[k] z^{-k}, \quad (1.15)$$

де z – комплексна змінна.

Послідовність (1.14) називається *оригіналом*, а відповідна їй функція $G(z)$ (1.15) – *зображенням*.

Розглянемо один із широко поширених інженерних методів переходу до дискретних моделей, що описують процеси тільки в моменти квантування $tK = KT$ при цілих $K \geq 0$. У зв'язку з цим вирішують наступні завдання:

1. Для функції $g(t)$ з відомим перетворенням Лапласа $G(s)$ необхідно побудувати z-перетворювання гратчастої функції

$$g[k] = g[kT] \text{ при цілих } k \geq 0. \quad (1.16)$$

2. Побудувати гратчасту функцію $y[K] = y(KT)$, отриману при квантуванні аналогового сигналу $y(t)$ на виході безперервного об'єкта, керованого цифровим контролером.

3. Знайти значення сигналу $y(t)$ не тільки в моменти квантування, але й між ними.

З теоретичного погляду, згідно з теоремою Котельникова-Шенона, можливість відновлення безперервного сигналу за дискретними вимірами визначається частотними властивостями сигналу і частотою квантування $\omega_s = 2\pi/T$.

Безперервний сигнал, спектр якого дорівнює нулю поза інтервалом $(\text{Max } -\omega_{\text{Max}}, \omega_{\text{Max}})$, однозначно представляється своїми значеннями в рівновіддалених точках, якщо $\text{Max } \omega_s > 2 \omega_{\text{Max}}$. Тому безперервний сигнал може бути відновити за формулою [3]:

$$g(t) = \sum_{k=-\infty}^{\infty} g[k] \frac{\sin \omega_s (t - kT)/2}{\omega_s (t - kT)/2}. \quad (1.17)$$

Таким чином, безперервний сигнал теоретично може бути відновлений за дискретними вимірами, якщо його максимальна частота ω_{Max} менше частоти Найквіста $\omega_N = \omega_s/2 = \pi/T$.

Наприклад, для відновлення синусоїдального сигналу потрібно брати відліки частіше, ніж двічі за період функції. Якщо, окрім значень самого сигналу $g(t)$ у моменти квантування відомі також і значення його похідних, частота квантування може бути зменшена [4]. Так при відомих похідних теоретично досить використовувати квантування з частотою $\text{Max } \omega_s > \omega_{\text{Max}}$.

Ураховуючи відомі докази, для функції $g(t)$, коли $g(t)$ при $t < 0$, й інтервал квантування T можемо побудувати ґратчасту функцію $g[K] = g(KT)$, і знайдемо її z -перетворювання:

$$G(z) = \sum_{k=0}^{\infty} g[k] z^{-k} . \quad (1.18)$$

Розглянуту процедуру означають $G(z) = Z\{g(t)\}$.

Припустимо, що відоме перетворення Лапласа $G(s)$. За допомогою зворотного перетворення Лапласа (додат. Г) можна знайти відповідний йому оригінал $g(t)$ і потім побудувати функцію $G(z)$ як z -перетворювання для послідовності $g[K] = g(KT)$. Такий перехід від $G(s)$ до $G(z)$ символічно позначатимемо $G(z) = Z\{G(s)\}$.

Нехай $G(s) = 1/(s-\alpha)$. За додатком Г знаходимо відповідний оригінал

$$G(t) = e^{\alpha t}, \quad t \geq 0,$$

Тоді $g[kT] = g(kT) = e^{\alpha kT}$ і за визначенням

$$G(z) = \sum_{k=0}^{\infty} g[k] z^{-k} = \sum_{k=0}^{\infty} e^{\alpha kT} z^{-k} = \frac{1}{1 - e^{\alpha T} z^{-1}} = \frac{z}{z - e^{\alpha T}} . \quad (1.19)$$

Існує можливість прямого переходу від $G(s)$ до $G(z)$ за допомогою інтегральної формули [1, 2].

1.8.3 Відновлення неперервної функції

Нехай відоме z -перетворення $G(z)$ ґратчастої функції, отриманої при квантуванні деякої безперервної функції $g(t)$ із періодом T (рис. 1.16).

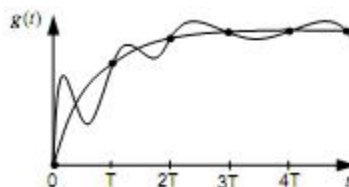


Рисунок 1.16 – Відновлення безперервного сигналу

Для відновлення значень $g[k] = g(kT)$ у моменти квантування можна використовувати інтегральну формулу зворотного z -перетворення:

$$g[k] = \frac{1}{2\pi j} \oint_r G(z) z^k \frac{dz}{z}. \quad (1.20)$$

Вона дозволяє вичислити значення функції тільки в моменти квантування, а значення безперервного сигналу $g(t)$ між цими моментами не можуть бути визначені однозначно. Обумовлюється це тим, що одній гратчастій функції може відповідати безліч аналогових сигналів, і за дискретним зображенням $G(z)$ неможливо визначити, яка з них піддавалася квантуванню (рис. 1.16). Такий результат свідчить про те, що при квантуванні відбувається втрата інформації.

Для того щоб дістати можливість аналізувати процеси між моментами квантування, були введені дискретні перетворення, названі *модифікованим дискретним перетворенням Лапласа* [1] і *модифікованим z -перетворенням* [2, 3].

Модифіковане z -перетворення є найпоширенішим [5].

Припустимо, що імпульсний елемент вибирає значення функції $g(t)$ не при $t_k = kT$, а в моменти $t_{k\varepsilon} = kT + \varepsilon T$, де $0 < \varepsilon \leq 1$. Тоді модифіковане z -перетворення для сигналу $g(t)$, що означає як $Z\{g(t)\}$, є z -перетворенням для гратчастої функції

$$g[k, \varepsilon] = g(kT + \varepsilon T), \quad (1.21)$$

яке може бути вичислене як

$$G(z, \varepsilon) = Z_\varepsilon \{g[k, \varepsilon]\} = \sum_{k=0}^{\infty} g[k, \varepsilon] z^{-k}. \quad (1.22)$$

Нехай, наприклад, $g(t) = e^{at}$. Тоді

$$Z_\varepsilon \{g(t)\} = Z \{e^{a(kT + \varepsilon T)}\} = \sum_{k=0}^{\infty} e^{a(kT + \varepsilon T)} z^{-k} = e^{a\varepsilon T} \sum_{k=0}^{\infty} e^{akT} z^{-k}. \quad (1.23)$$

Застосувавши формулу суми нескінченно спадної послідовності (у відповідній області збіжності), отримаємо:

$$G(z, \varepsilon) = \frac{e^{a\varepsilon T} z}{z - e^{aT}}. \quad (1.24)$$

Для обчислення модифікованого z-перетворення складніших функцій існують детальні таблиці, наведені в довідковій літературі.

Існує і декілька інших варіантів модифікованого z-перетворення [2,3]:

$$Z_m \{g(t)\} = Z \{g(kT - T + mT)\}, \quad 0 \leq m < T. \quad (1.25)$$

Зв'язок між розглянутими перетвореннями виражається формулою:

$$Z_\varepsilon \{g(t)\} = z \cdot Z_m \{g(t)\}. \quad (1.26)$$

1.9 Цифрова система керування

При цифровій реалізації керувальних систем, обов'язковим компонентом є пристрій обробки дискретних сигналів комп'ютер або мікроконтролер. Комп'ютер, що входить до складу замкнутої системи (рис. 1.7, 1.8), повинен обробляти цифрову інформацію. Блок-схема на рисунку 1.17 ілюструє принцип обробки аналогових інформаційних сигналів цифровою системою на базі комп'ютера. На рисунку аналогові сигнали позначаються суцільними лініями, а дискретні (числові послідовності) – точковими.



Рисунок 1.17 – Блок-схема цифрового пристрою керування

Аналогові вхідні сигнали (задавальні дії, сигнал помилки, сигнали зворотного зв'язку з датчиків) надходять на аналого-цифровий перетворювач, де перетворюються в цифрову форму (двійковий код). Здебільшого АЦП виконує це перетворення періодично з деяким інтервалом T , який називається *інтервалом квантування або періодом квантування*. Таким чином, із безперервного сигналу вибираються дискретні значення (вибірка, англ. *sampling*)

$$e[K] = e [KT] - \text{при цілих } K = 0, 1, \dots,$$

що утворюють послідовність $\{e[K]\}$. Цей процес називається *квантуванням*. Таким чином, сигнал на виході АЦП можна трактувати як послідовність чисел. Обчислювальна програма відповідно до деякого алгоритму перетворить вхідну числову послідовність $\{e[K]\}$ у послідовність $\{v$, що керує $[K]\}$.

Цифро-аналоговий перетворювач відновлює безперервний сигнал керування за послідовністю $\{v[K]\}$. Найчастіше ЦАП працює з тим самим періодом, що і АЦП на вході комп'ютера. Проте для розрахунку чергового керувального сигналу, потребується деякий час, унаслідок чого виникає обчислювальне запізнювання. На практиці прийнято це запізнювання відносити до безперервної частини системи і вважати, що АЦП і ЦАП працюють не тільки синхронно (з однаковим періодом), але і синфазно (одночасно).

Очевидно, що головні типові риси цифрових систем керування обумовлюються з наявністю цифрового пристрою (мікроконтролера, комп'ютера) у складі системи. Головні переваги цифрової керувальної техніки зводяться до наступного: використовується стандартна апаратура; немає дрейфу параметрів, властивого аналоговим елементам; підвищується надійність і відмовостійкість; існує можливість реалізації складних законів керування, зокрема логічних і адаптивних; гнучкість, простота перебудови алгоритму керування.

Поряд з перевагами в цифровій системі є і недоліки. Унаслідок квантування за часом комп'ютер набуває значень вхідних сигналів тільки в моменти квантування, ігноруючи всі інші. Крім того, АЦП і ЦАП мають обмежене число розрядів, тому при вимірюванні вхідного сигналу і видавання сигналу керування відбувається округлення значення до найближчого, яке зможе обробити АЦП (чи ЦАП). Це явище називають *квантуванням за рівнем*.

Таким чином, квантування в цифрових системах призводить до специфічних ефектів, які можна вважати причиною недоліків: між моментами квантування система фактично не керується. Такий стан може призвести до втрати стійкості; при квантуванні за часом втрачається інформація про значення вимірюваних сигналів між моментами квантування; квантування за рівнем призводить до втрати точності, що може спричинити додаткову помилку в сталому режимі й автоколиванні.

1.9.1 Надійність цифрової системи керування

Закони руху реального об'єкта завжди відрізняються від моделі, використовуваної розробником. Крім того, об'єкт може міняти свої характеристики залежно від режиму роботи (наприклад, від швидкості руху

транспортного засобу, дії зовнішнього середовища, стану дорожнього покриття тощо) або від часу (дрейф параметрів, дрібні несправності). Тому при проектуванні систем керування важливо враховувати невизначеність інформації про об'єкт і збурення.

Невизначеність може бути параметрична і непараметрична. При використанні параметричної невизначеності передбачається, що сама модель (кількість і структура рівнянь) відома точно, але деякі параметри можуть мінятися, набуваючи значень усередині деякої області. Часто використовують інтервальну невизначеність, коли для кожного параметра p незалежно задається допустимий інтервал $p \in [p_{\min}, p_{\max}]$. Наприклад, постійна часу в моделі ТО може мінятися в широкому діапазоні залежно від швидкості руху.

Такі прийоми адаптують систему керування до різних подій на ТО і реалізують властивість зберігати всі істотні характеристики (стійкість, показники якості) при зміні параметрів об'єкта і зовнішніх збурень. Не сприйняття стохастичних збурень цифровою системою керування зумовило поняття *робастності (чи грубістю) системи*.

У сучасній теорії керування розрізняють декілька характерних завдань, обумовлених робастністю:

1. *Робастна стійкість* – регулятор повинен забезпечувати стійкість замкнутої системи при усіх допустимих відхиленнях моделі об'єкта від номінальної.

2. *Робастна якість* – регулятор повинен забезпечувати задане значення показників якості замкнутої системи при усіх допустимих відхиленнях моделі об'єкта від номінальної.

3. *Гарантувальне керування* – регулятор повинен забезпечувати задане значення показників якості замкнутої системи при усіх допустимих відхиленнях параметрів зовнішніх збурень від номінальних.

Виклад сучасних підходів до робастності безперервних і дискретних систем розглядається в спеціальній технічній літературі, припускаючи оптимізацію цифрових систем із позицій так званої H_∞ теорії [4, 6].

КОНТРОЛЬНІ ПИТАННЯ

1. Визначте поняття «технологічний процес».
2. Поясніть призначення системи керування технологічним об'єктом.
3. Поясніть призначення математичних виразів у описі технологічних процесів.
4. Поясніть статичні характеристики технологічного об'єкта.

5. Як представляють статичні характеристики технологічного об'єкта?
6. Поясніть взаємозв'язок завдання із умовами експлуатації керованого технологічного об'єкта.
7. Поясніть динамічні характеристики технологічного об'єкта.
8. Як представляють динамічні характеристики технологічного об'єкта?
9. Визначте поняття «цифровий пристрій».
10. Поясніть особливості аналогових і цифрових систем керування.
11. Чим відрізняється розімкнена цифрова система від замкнутої?
12. Назвіть структуру функціональної схеми систем керування.
13. Що таке функціональна схема?
14. Поясніть структуру складання функціональної схеми.
15. Перелічіть умовні позначення функціональних ознак пристроїв функціональної схеми.
16. Перелічіть умовні позначення технологічних параметрів функціональної схеми.
17. Перелічіть позначення характеристик роботи пристроїв функціональної схеми.
18. Опишіть структурну схему системи автоматики.
19. Наведіть блок-схему імпульсної системи керування.
20. Перелічіть компоненти цифрового керувального пристрою.
21. Визначте поняття «цифро-аналоговий перетворювач».
22. Визначте поняття «аналого-цифровий перетворювач».
23. Що таке пристрій вибірки і зберігання?
24. Визначте поняття «період квантування».
25. Визначте поняття «Z-перетворювання послідовності».
26. Визначте поняття «робастна стійкість», «робастна якість», «гарантувальне керування».

2 СИНТЕЗ ЦИФРОВИХ РЕГУЛЯТОРІВ

2.1 Переобладнання дискретних регуляторів

У прикладних завданнях бажано, щоб порядок регулятора був найменшим. Популярним і найпростішим є позиційний регулятор, який застосовується в системах керування детермінованими процесами із заздалегідь відомим інтервалом варіювання та обмеженою кількістю (два або три) дискретних інформаційних сигналів.

Позиційні регулятори (далі – Пз) належать до *релейних* – це регулятори, у яких при зміні вхідної керувальної величини вихідна величина може приймати тільки визначені, попередньо відомі значення.

Перехід від одного з відомих значень до іншого в Пз-регуляторі відбувається дуже швидко (миттєво). Пз-регулятори прості за конструкцією, надійні в роботі, нескладно налаштовуються і легко обслуговуються. Насьогодні час Пз-регулятори реалізуються за допомогою мікроконтролерів і мікропроцесорних систем автоматички.

Двопозиційне регулювання – вихідна керувальна величина пристрою може приймати тільки два значення (мінімальне і максимальне, «відкрито» – «закрито»). Статична характеристика Пз-регулятора наведена на рисунку 2.1.

Якщо поточне значення вхідної величини Y менше заданого значення ($Y_0 = U_3$), то вихідна величина X_p приймає найменше своє значення, яке дорівнює нулю. Якщо ж $Y > U_3$, то вихідна величина X_p приймає максимальне значення $X_{p \max}$. При зміні поточного значення регульованої величини у момент переходу заданого значення U_3 вихідна величина Пз-регулятора швидко змінюється від одного крайнього положення до іншого.

Пз-регулятор із зоною нечутливості формує вихідну величину X від 0 до $X_{p \max}$ при $Y = U_3 + \frac{\delta Y_t}{2}$ і від значення $X_{p \max}$ до 0 при $Y = U_3 - \frac{\delta Y_t}{2}$.

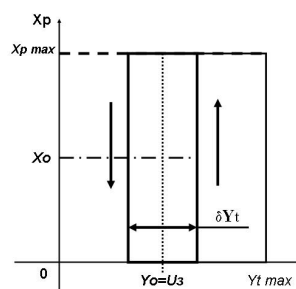


Рисунок 2.1 – Статична характеристика Пз-регулятора із зоною нечутливості

В інтервалі поточних значень вхідної величини Yt

$$U_3 - \frac{\delta Yt}{2} < Yt < U_3 + \frac{\delta Yt}{2}. \quad (2.1)$$

вихідна величина X_p може приймати тільки два значення (0 і $X_{p \max}$).

При безперервній довільній зміні технологічного параметра на ТО вихідна величина Пз-регулятора змінюється відразу під час переходу величини Y її заданого значення U_3 (рис. 2.2). Очевидно, що Пз-регулятор не враховує, чи віддаляється регульована величина від заданого значення або наближається до нього, а також чи змінюється вона з великою або малою швидкістю.

У відносних величинах взаємозв'язок величин X_p і Y записується таким чином:

$$X = -1 \text{ при } Y > 0;$$

$$X = +1 \text{ при } Y < 0.$$

Очевидно, що такий взаємозв'язок параметрів найпростіше реалізувати за допомогою реле. Для пояснення роботи всіх позиційних апаратів використовуються діаграми взаємодії.

Діаграми взаємодії – зображають послідовність дії компонентів схем і розрахунків часу в сталих (або несталих) режимах.

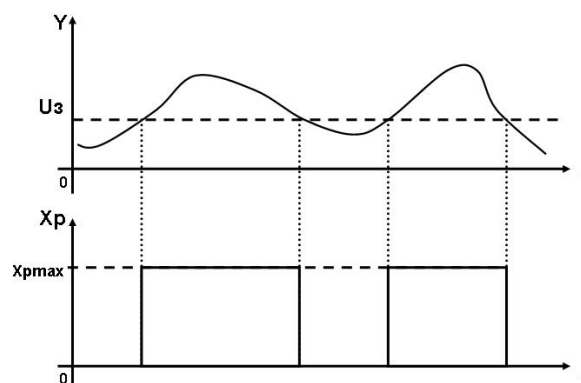


Рисунок 2.2 – Формування вихідної величини X_p Пз-регулятора при змінах технологічного параметра Y

Діаграми взаємодії повністю замінюють словесні описи роботи релейних схем. Приклад діаграми взаємодії двох електромагнітних реле ілюструє рисунок 2.3.

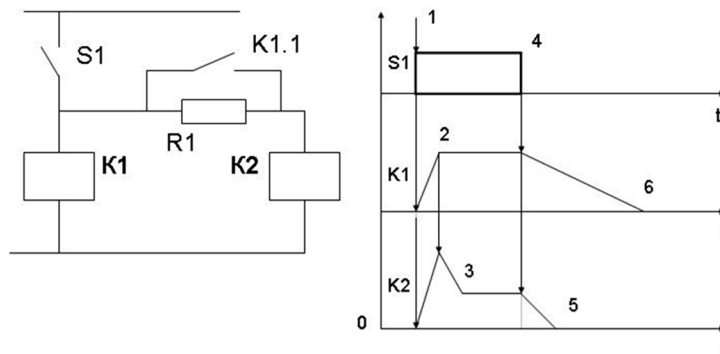


Рисунок 2.3 – Діаграма взаємодії релейних елементів Пз-регулятора

З діаграми видно, що при одночасному включенні реле $K1$ і $K2$ за допомогою вимикача $S1$ після спрацювання реле $K1$ його контакти в ланцюзі реле $K2$ розмикаються і вводять у ланцюг живлення реле $K2$ резистор $R1$. Після цього струм у котушці реле $K2$ протягом інтервалу 2–3 зменшується (рис. 2.3). Можна відзначити, що протягом інтервалу 1–2 реле $K1$ спрацювало, перемкнулися його контакти, завершився рух якоря. Ланцюг живлення реле $K1$ і $K2$ розімкнений у точці 4. Протягом інтервалу 4–6 контактів $K1$ знову перемкнулися і прийшли в первинне положення. Для $K2$ ці процеси визначаються інтервалом часу t 4–5. Трапеції діаграм показують наявність струму в котушках від основного джерела живлення.

За такою діаграмою легко визначити час, який потрібний подібному релейному апарату для досягнення певного результату. Очевидно, що при розробці Пз-регуляторів облік всіх цих величин важливий, оскільки вони позначаються на формуванні керувальних величин та інших показниках якості роботи позиційних та релейних систем регулювання.

Прості та зрозумілі дії Пз-регулятора в цифрових системах представляють логічними функціями.

2.1.1 Головні положення алгебри логіки

Згідно з логічною угодою, залежно від певної фізичної реалізації елементів ЦП, більш позитивному значенню фізичної величини «Н-рівень» відповідає стан «логічна 1», а менш позитивному значенню «L-рівень» – «логічний 0». Така угода називається *позитивною логікою*. Зворотнє співвідношення називається *негативною логікою*. За цим принципом дані найменування, визначення й умовні позначення основних параметрів і характеристик цифрових мікросхем.

Теоретичною основою проектування ЦП є алгебра-логіки або булева алгебра, що оперує логічними змінними.

Для логічних змінних, що набувають тільки два значення, існують чотири головних операції:

– операція логічне «І» (AND) *кон'юнкція* або *логічне множення*, позначається «*» або «∧»;

– операція логічне «АБО» (OR), *диз'юнкція* або *логічне складання*, позначається «+» або «∨»;

– операція логічне «НІ» (NOT), *зміна значення*, *інверсія* або *заперечення*, позначається рисою над логічним виразом. Інверсія іноді позначатися знаком «~» або «#»;

– операція еквівалентності позначається «=».

Наступні співвідношення є аксіомами:

$$0 + 0 = 0, \quad (2.2)$$

$$1 * 1 = 1; \quad (2.2')$$

$$1 + 1 = 1, \quad (2.3)$$

$$0 * 0 = 0; \quad (2.3')$$

$$1 + 0 = 0 + 1 = 1, \quad (2.4)$$

$$0 * 1 = 1 * 0 = 0; \quad (2.4')$$

$$\overline{1} = 0, \quad (2.5)$$

$$\overline{0} = 1; \quad (2.5')$$

З (2.2, 2.3) та (2.2', 2.3') слідує:

$$x + x = x \text{ та } x * x = x. \quad (2.6)$$

З (2.2, 2.4) та (2.3', 2.4') слідує:

$$x + 0 = x \text{ та } 0 * x = 0. \quad (2.7)$$

З (2.3, 2.4) та (2.2', 2.4') слідує:

$$1 + x = 1 \text{ та } x * 1 = x. \quad (2.8)$$

З (2.4) та (2.4') слідує:

$$x + \bar{x} = 1 \text{ та } \bar{x} * x = 0. \quad (2.9)$$

З (2.5) та (2.5') слідує:

$$\overline{\bar{x}} = x. \quad (2.10)$$

І, нарешті, з (2.2, 2.2'), (2.3, 2.3'), (2.4, 2.4') та (2.5, 2.5') слідує:

$$\overline{x_0 + x_1} = \bar{x}_0 * \bar{x}_1 \text{ та } \overline{x_0 * x_1} = \bar{x}_0 + \bar{x}_1. \quad (2.11)$$

Останні вирази (2.11) називають *принципом двоїстості або теоремою Де Моргана* (інверсія логічної суми дорівнює логічному твору інверсій і навпаки). Співвідношення двоїстості для n змінних, часто записують у вигляді:

$$\overline{x_1 + \dots + x_n} = \bar{x}_1 * \dots * \bar{x}_n \text{ та } \overline{x_1 * \dots * x_n} = \bar{x}_1 + \dots + \bar{x}_n. \quad (2.12)$$

На функції І та АБО поширюються звичайні закони алгебри – переміщувальний, сполучний і розподільний, які легко доводяться методом перебору:

$$x_1 \text{ ор } x_0 = x_0 \text{ ор } x_1 \quad \text{– переміщувальний;}$$

$$x_2 \text{ ор } x_1 \text{ ор } x_0 = (x_2 \text{ ор } x_1) \text{ ор } x_0 \quad \text{– сполучний;}$$

$$x_2 * (x_1 + x_0) = (x_2 * x_1) + (x_2 * x_0) \text{ та}$$

$$x_2 + (x_1 * x_0) = (x_2 + x_1) * (x_2 + x_0) \quad \text{– розподільний,}$$

де операція *ор* може бути, або І, або АБО.

Поряд із трьома базовими логічними функціями, званими також перемикачами, існують й інші.

Для n -логічних змінних (аргументів) існує 2^n їхніх комбінацій чи двоїчних наборів. На кожному такому наборі можна визначити значення функції 0 або 1. Якщо значення функції відрізняються принаймні на одному наборі, функції – різні. Загальне число перемикачів 2^n функцій (ПФ) від n аргументів дорівнює $N = 2^n$. Для $n = 2$, $N = 16$. При $n = 3$, $N = 256$ і далі дуже швидко зростає. Практичне значення мають 16 функцій від двох змінних, оскільки будь-яке складне вираження можна розглядати як композицію з простих аргументів.

Функція І дорівнює одиниці, якщо дорівнюють одиниці ВСІ її аргументи. Функція АБО дорівнює одиниці, якщо дорівнює одиниці **хоча б** один аргумент. Функція ВИЛУЧАЛЬНЕ АБО (XOR) дорівнює одиниці, якщо дорівнює одиниці

тільки один її аргумент. Знаком \oplus позначається логічна функція СУМА ПО МОДУЛЮ ДВА. Але для *двох* аргументів функції СУМА ПО МОДУЛЮ ДВА і ВИЛУЧАЛЬНЕ АБО тотожні. Тому ВИЛУЧАЛЬНЕ АБО також позначається \oplus або у виді (+).

2.1.2 Способи представлення логічних функцій

Метою проектування цифрового пристрою є отримання його логічної функції (далі – ЛФ) і відповідної їй схемної реалізації. ЛФ мають різні форми представлення: 1) словесне, 2) графічне, 3) табличне, 4) алгебраїчне, 5) на алгоритмічній мові (наприклад VHDL, AHDL,...) і 6) схемне.

Для функції Y від двох змінних x_1 і x_0 , задану словесним описом: $Y = 1$, якщо змінні *не рівні* і $Y = 0$, якщо $x_1 = x_0$. Таку ЛФ зручно назвати *функцією нерівнозначності*.

Табличне представлення Y ілюструє рисунок 2.4.

i	0	1	2	3
x0	0	1	0	1
x1	0	0	1	1
Y	f0	f1	f2	f3
	0	1	1	0

$$Y = \sum_{i=0}^{2^n - 1} (f_i * m_i)$$

Рисунок 2.4 – Таблиця функцій (істинності) перемикачів

Табличне представлення значень ЛФ для всіх наборів вхідних змінних називається таблицею істинності. Загалом перехід від табличного представлення до алгебри може здійснюватися за формулою. Одним із базових в алгебрі логіки є вираз, що називається *досконалою диз'юнктивною нормальною формою ЛФ* (далі – ДДНФ).

ДДНФ припускає m_i – твір усіх змінних i -го двійкового набору, що входить у прямому вигляді, якщо значення цієї змінної в наборі дорівнює 1, і в інверсному вигляді, якщо її значення дорівнює 0. f_i – значення ЛФ на i -ому наборі.

Доказ ЛФ базується на теоремі розкладання, відповідно до якої будь-яку ЛФ $f(\dots)$ від n -змінних можна розкласти за змінною x_i у вигляді

$$f(x_{n-1}, \dots, x_i, \dots, x_0) = \bar{x}_i * f(x_{n-1}, \dots, 0, \dots, x_0) + x_i * f(x_{n-1}, \dots, 1, \dots, x_0). \quad (2.12)$$

Це вираження для $x_i = 0$ дорівнює

$$\bar{0} * f(x_{n-1}, \dots, 0, \dots, x_0) + 0 * f(x_{n-1}, \dots, 1, \dots, x_0) = f(x_{n-1}, \dots, 0, \dots, x_0). \quad (2.13)$$

При $x_i = 1$ воно буде дорівнювати

$$\bar{1} * f(x_{n-1}, \dots, 1, \dots, x_0) + 1 * f(x_{n-1}, \dots, 1, \dots, x_0) = f(x_{n-1}, \dots, 1, \dots, x_0). \quad (2.14)$$

тобто при будь-яких значеннях x_i теорема розкладання справедлива. Теорему розкладання можна застосувати n разів і тоді ЛФ буде розкладена за усіма своїми змінними.

Отримувані таким чином ЛФ застосовні в цифрових пристроях для реалізації Пз-регулятора.

2.1.3 Мінімізація логічних функцій

Отримані за формулою ДДНФ вираження може бути перетворене (не завжди) до вигляду, що має менше число змінних і операцій порівняно з початковим. Таке *перетворення називається мінімізацією*. Наприклад, є три двійкові датчики x_i . Необхідно реалізувати ЛФ $Y_{\text{мажор}}$, що набуває значення 1, якщо значення двох і більше датчиків дорівнюють 1. Така *функція називається мажоритарною*. Її таблиця істинності має вигляд (рис. 2.5):

Номер i вхідного набору	Сигнали від датчиків			ЛФ $Y_{\text{мажор}}$
	x_2	x_1	x_0	
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

x_0
 x_1
 x_2

$>=2$

Рисунок 2.5 – Таблиця істинності й формула ДДНФ

За формулою:

$$Y_{\text{мажор}} = \bar{x}_2 * x_1 * x_0 + x_2 * \bar{x}_1 * x_0 + x_2 * x_1 * \bar{x}_0 + x_2 * x_1 * x_0. \quad (2.15)$$

На підставі 3, 5, 6, 7 рядків таблиці отриманому вираженню відповідає наступна схема (рис. 2.6).

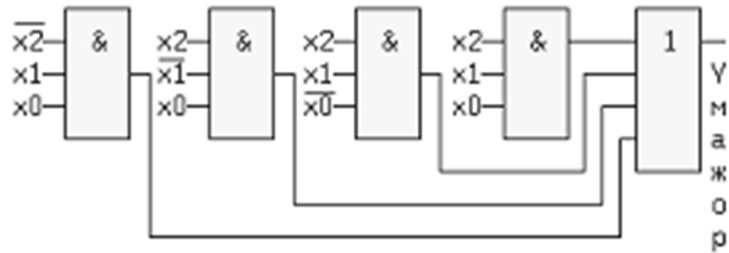


Рисунок 2.6 – Схема мажоритарності

Схема містить чотири тривходових елемента І і один чотиривходовий елемент АБО. Знаходження мінімальної форми ЛФ виробляється методом перетворень алгебри, за допомогою таблиць Карно або машинними методами, коли реалізуються великі проекти.

2.1.4 Таблиця Карно

Таблиця Карно (далі – ТК) це видозмінений запис таблиці істинності. Для функції мажоритарності з останнього прикладу ТК виглядає таким чином (рис. 2.7):

		"Умажор"			
		x1x0 00	01	11	10
x2	0	0	0	1 B	0
	1	0	1 A	1	1 C

Рисунок 2.7 – Таблиця Карно для функції мажоритарності

Правила побудови ТК :

1. Кількість клітин ТК дорівнює кількості рядків таблиці істинності.
2. Ліворуч і згори розташовуються значення аргументів. Порядок розміщення аргументів такий, що в двох сусідніх за горизонталлю і вертикаллю

клітинах відрізняється значення тільки одного аргументу (тому сусідніми вважаються ті клітини, що розташовані на протилежних краях таблиці).

3. У клітини заносяться відповідні значення ЛФ (0 і 1).

4. Одиничні клітини об'єднуються в прямокутники (імпліканти) по дві клітини.

5. Для кожного прямокутника записується твір тих аргументів, які в сусідніх клітинах не змінюють свого значення.

6. Змінні входять у твір у прямому вигляді, якщо їх значення в сусідніх клітинах дорівнює одиниці, інакше в інверсному.

7. Отриманих творів складаються по АБО в шукану ЛФ. У прикладі є три прямокутники – А, В, С, до того ж $Y_A = x_2 * x_0$ (x_1 у сусідніх клітинах міняє своє значення, тому в кон'юнкцію не входить).

$$Y_B = x_1 * x_0 \text{ і } Y_C = x_2 * x_1. \quad (2.16)$$

$$Y_{\text{мажор}} = Y_A + Y_B + Y_C = x_2 * x_0 + x_1 * x_0 + x_2 * x_1. \quad (2.17)$$

Функціональна схема отриманої моделі пристрою має вигляд (рис. 2.8)

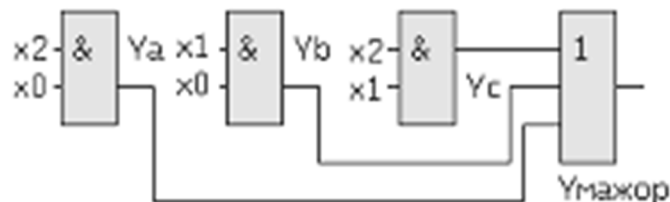


Рисунок 2.8 – Мінімізована схема мажоритарності

Наведена схема (рис. 2.8) простіша за попередню (рис. 2.6), що важливо при реалізації, зокрема, безлічі логічних залежностей у ЦПК.

2.2 Переобладнання аналогових регуляторів

Усі існуючі регулятори реалізують певні закони керування ТО. Вони переважно поділяються на *інтегральні* (далі – І), *пропорційні* (далі – П), *пропорційно-інтегральні* (далі – ІІ), *пропорційно-інтегрально-диференціальні* (далі – ІІД).

При проектуванні безперервної системи керування, що задовольняє усім необхідним вимогам (рис. 2.9), містить ТО $F(s)$ і регулятор $C_0(s)$, передавальні функції які взаємопов'язані між собою таким чином:

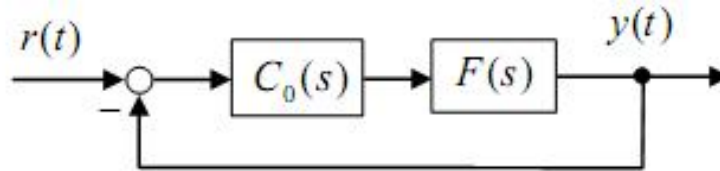


Рисунок 2.9 – Безперервна система

При заміні безперервного регулятора $C_0(s)$ цифровим керувальним пристроєм потрібно враховувати, що цифрова система не є стаціонарною, тому для неї передавальна функція в класичному сенсі не існує. Якщо вхідні сигнали поступають безпосередньо на імпульсний елемент, то всі безперервні сигнали в системі залежатимуть тільки від значень входів у моменти квантування. В цьому разі система, що розглядається в дискретному часі, буде стаціонарною, і для неї існує дискретна передавальна функція (далі – ДПФ).

Для лінійних дискретних систем виявляється можливим ввести передавальну функцію майже так само, як і для безперервних. Як відомо, передавальну функцію безперервної лінійної стаціонарної системи можна знайти як перетворення Лапласа від її імпульсної характеристики (ваговій функції).

Для дискретних систем замість перетворення Лапласа використовується z -перетворення (або дискретне перетворення Лапласа [1] її імпульсної характеристики

$$W(z) = Z\{w[k]\} = \sum_{k=0}^{\infty} w[k]z^{-k}. \quad (2.18)$$

Розглянемо систему із входом $\{u[k]\}$ і виходом $\{y[k]\}$. Ураховуючи, що при нульових початкових умовах вихідна послідовність записується у вигляді згортки (2.18), можна вичислити z -перетворення лівої та правої частин у (2.18):

$$Z\{y[k]\} = Z\left\{\sum_{m=0}^k w[k-m]u[m]\right\}. \quad (2.19)$$

Вираз у правій частині цього рівняння можна перетворити у твір зображень послідовностей $\{w[k]\}$ і $\{u[k]\}$. Тоді, з урахуванням (2.19)

$$Y(z) = W(z)U(z), \quad (2.20)$$

де $U(z)$ та $Y(z)$ – зображення послідовностей $\{u[k]\}$ та $\{y[k]\}$ відповідно.

Таким чином, ДПФ лінійної стаціонарної дискретної системи дорівнює співвідношенню зображень виходу і входу за умови нульової початкової енергії.

Знайдемо дискретну передаточну функцію для цифрового фільтру, що заданий у вигляді різницевого рівняння

$$y[k] + b_1 y[k-1] + \dots + b_N y[k-N] = a_0 u[k] + a_1 u[k-1] + \dots + a_N u[k-N]. \quad (2.21)$$

Візьмемо z -перетворення від обох частин цього рівняння при нульових початкових умовах. З урахуванням властивостей отримаємо

$$(1 + b_1 z^{-1} + \dots + b_N z^{-N})Y(z) = (a_0 + a_1 z^{-1} + \dots + a_N z^{-N})U(z). \quad (2.22)$$

Вичислимо ДПФ як співвідношення зображень виходу і входу:

$$W(z) \frac{Y(z)}{U(z)} = \frac{a_0 + a_1 z^{-1} + \dots + a_N z^{-N}}{1 + b_1 z^{-1} + \dots + b_N z^{-N}}. \quad (2.23)$$

Помноживши обидві частини (2.23) на z^N , отримаємо

$$W(z) \frac{Y(z)}{U(z)} = \frac{a_0 z^N + a_1 z^{N-1} + \dots + a_N}{z^N + b_1 z^{N-1} + \dots + b_N}. \quad (2.24)$$

Розкладемо чисельник і знаменник (2.24) на прості співмножники:

$$W(z) = K \frac{\prod_{i=1}^M (z - \alpha_i)}{\prod_{j=1}^N (z - \beta_j)}. \quad (2.25)$$

Тут K – числовий коефіцієнт, а дійсні та комплексні числа α_i ($i = 1, \dots, M$) та β_j ($j = 1, \dots, N$) називаються відповідно *нулями* та *полюсами передаточної функції*. Якщо об'єкт фізично реалізований, то передаточна функція від змінної z не може мати більше нулів, чим полюсів, тобто $M \leq N$.

Представлення передавальних функцій через нулі й полюси дозволяє підвищити точність обчислень, що важливо, наприклад, при реалізації

цифрових фільтрів із невеликою кількістю розрядів. Навпаки, пряма реалізація за допомогою формули (2.24) у вигляді відношення поліномів може призводити до накопичення істотних помилок.

Для того щоб знайти значення сигналів між моментами квантування, можна використовувати модифіковані дискретні перетворення та модифіковані ДПФ. Простою імпульсною системою називатимемо розімкнену систему, що складається з екстраполятора та лінійного безперервного об'єкта, які задані передавальними функціями $H(s)$ і $F(s)$ відповідно (рис. 2.10).

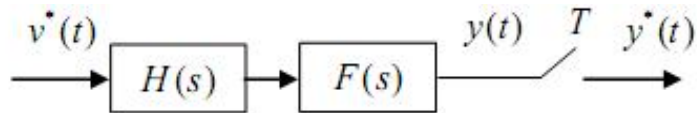


Рисунок 2.10 – Проста імпульсна система

Вхідний імпульсний сигнал $v^*(t)$, що моделює послідовність $\{v[k]\}$, проходить через ланку з передавальною функцією

$$F_H(s) = F(s)H(s). \quad (2.26)$$

Тоді перетворення Лапласа сигналу $y(t)$ обчислюється як

$$Y(s) = F_H(s)v^*(s), \quad (2.27)$$

де заголовними буквами позначаються z -перетворення відповідних дискретних сигналів (Додаток 4). Згортці дискретних сигналів відповідає твір z -перетворень.

Наприклад дано z -перетворення

$$F(z) = \frac{(1 - e^{-aT})z}{(z - 1)(z - e^{-aT})}, \quad (2.28)$$

де a – позитивне постійне число;

T – період квантування.

Використовуючи метод розкладання на прості дроби, знайти зворотне z -перетворення $F(z)$, $f(kT)$.

Розкладання на прості дроби дає

$$\frac{F(z)}{z} = \frac{1}{z - 1} - \frac{1}{z - e^{-aT}}. \quad (2.29)$$

Отже,

$$F(z) = \frac{z}{z-1} - \frac{z}{z-e^{-aT}}. \quad (2.30)$$

З таблиці z -перетворень можна знайти зворотнє z -перетворення $F(z)$ у вигляді часової функції, значення якої в моменти квантування визначаються як

$$f(kT) = 1 - e^{-akT}. \quad (2.31)$$

Отже, дискретну часову функція можна записати у вигляді

$$f^*(t) = \sum_{k=0}^{\infty} (1 - e^{-akT}) \delta(t - kT). \quad (2.32)$$

Варто зазначити, що часову функцію $f(t)$ не можна знайти зі зворотного.

Ураховуючи дискретність сигналів, переобладнана безперервна система керування матиме наступний вигляд (рис. 2.11), яка зберігає всі істотні властивості замкнутої системи.

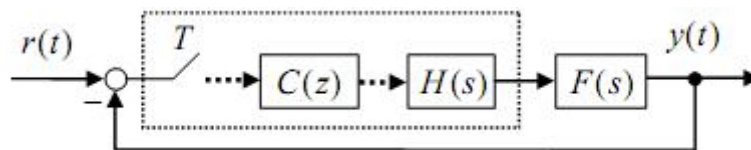


Рисунок 2.11 – Переобладнана цифрова система:

T – імпульсний елемент; $C(z)$ – фільтр із ДПФ; $H(s)$ – екстраполятор

Переобладнання виконується різними методами, які можна розподілити на дві групи. До першої групи належать методи, які спрямовані на забезпечення близькості властивостей окремо взятого цифрового регулятора (наприклад, його імпульсної або перехідної характеристики) до властивостей початкового безперервного регулятора. При цьому регулятор розглядається ізольовано, без урахування інших елементів, тому не можна гарантувати стійкість переобладнаної замкнутої системи.

Мета методів другої групи – забезпечити близькість властивостей замкнутих систем на рисунку 2.11. Такий підхід дає змогу гарантувати стійкість цифрової системи, проте призводить до значно складніших алгоритмів.

Багато практичних методів проектування цифрових регуляторів базується на використанні дискретної моделі безперервної частини. Усі сигнали

розглядаються тільки в моменти квантування, тобто система вважається чисто дискретною. Це дозволяє застосовувати для синтезу регуляторів добре розроблені методи теорії дискретних систем.

Один із простих способів переобладнання зводиться до відображення нулів і полюсів безперервного регулятора з площини s у площину z за наступними правилами:

– усі полюси функції $C_0(s)$ перетворюються в полюси дискретного регулятора згідно із законом $z = s^{eT}$;

– усі кінцеві нулі $C_0(s)$ перетворюються в нулі дискретного регулятора згідно із законом $z = s^{eT}$.

– усі нулі функції $C_0(s)$ у точці $\infty = s$ перетворюються в нулі дискретного регулятора в точці $z = -1$. Якщо потрібно забезпечити запізнювання на один такт, один із нулів відображується в точку $\infty = z$.

– коефіцієнт посилення K цифрового регулятора $C(z)$ вибирається так, щоб співпадали коефіцієнти передачі на деякій частоті. У багатьох випадках використовується умова, що гарантує збереження коефіцієнта посилення в сталому режимі:

$$\lim_{z \rightarrow 1} C(z) = \lim_{s \rightarrow 0} C_0(s). \quad (2.33)$$

Як і для безперервних систем, полюси ДПФ замкнутої системи визначають її стійкість і швидкодію. Часто їх (а також відповідні ним рухи) називають *модами системи*. Тому завдання проектування полягає у пошуку цифрового регулятора, при якому полюси ДПФ замкнутої системи будуть розташовані в заданій області комплексної площини, а завдання пошуку рішення називають *модальним синтезом регулятора*.

2.3 Синтез П-регулятора

Простий пропорційний регулятор (або П-регулятор) є підсилювачем $C(z) = K$. Тоді характеристичний поліном набирає вигляду

$$\Delta(z) = Kn(z) + d(z). \quad (2.34)$$

Завдання полягає у виборі коефіцієнта K так, щоб усе коріння полінома $\Delta(z)$ було розташоване всередині заданої області комплексної площини. В

усякому разі, вони мають бути всередині одиничного круга, крім того, зазвичай обмежується міра стійкості й коливальність [7].

Очевидно, що при $K = 0$ коріння полінома в лівій частині (2.34) співпадають із корінням $d(z)$, тому за допомогою П-регулятора завжди можна стабілізувати стійкий об'єкт (при малому K). Якщо об'єкт нестійкий, то може виявитися, що ніяким П-регулятором його стабілізувати не можна. У разі зміни K коріння характеристичного полінома $\Delta(z)$ описує на комплексній площині траєкторії, які називаються кореневим годографом. Побудувавши ці криві, можна спробувати вибрати таке значення, при якому усе коріння лежить у заданій області (помітимо, що це не завжди можливо).

Нехай об'єкт із передавальною функцією

$$P(z) = \frac{z - 0,8}{(z + 0,5)(z - 0,1)(z - 0,3)} \quad (2.35)$$

вимагається стабілізувати за допомогою П-регулятора.

Кореневий годограф наведений на рисунку 2.12. Об'єкт стійкий у розімкненому стані, при $K = 0$ коріння характеристичного полінома розташовані в точках $z = -0,5; 0,1$ і $0,3$ (позначених кругом).

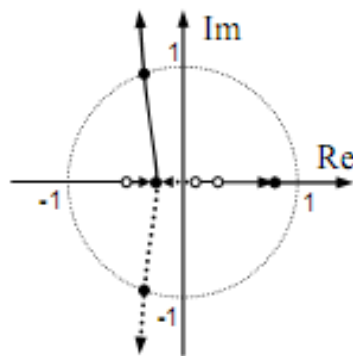


Рисунок 2.12 – Кореневий годограф

Добре видно, що перші два корені у разі збільшення K зближуються та при $K = 0,046$ перетворюються на пару комплексно-зв'язаного коріння. Далі вони розходяться, так що при $K > 0,76$ виявляються за межами одиничного кола, тобто замкнута система стає нестійкою. Третій корінь при $K \rightarrow \infty$ прагне до точки $z = 0,8$ (тобто до нуля передавальної функції $P(z)$, залишаючись усередині області стійкості).

Нині розроблені методи синтезу систем керування з типовими дискретними ПІ-, ПІД- та іншими регуляторами.

Передавальна функція ПІ-регулятора має вигляд:

$$C(z) = K_p + \frac{K_i}{z-1} = \frac{K_p z + K_i - K_p}{z-1}. \quad (2.36)$$

У промислових системах широко поширені пропорційно-інтегрально-диференціальні регулятори (ПІД-регулятори). Класичний аналоговий ПІД-регулятор має передавальну функцію

$$C_0(s) = K_{p0} + \frac{K_{i0}}{s} + \frac{K_{d0}s}{T_0s+1}. \quad (2.37)$$

де K_{p0} , K_{i0} і K_{d0} – коефіцієнти пропорційного, інтегрального та диференціального каналів,

T_0 – мала постійна часу інерційної ланки.

При дискретизації вираз (2.37) перетвориться до вигляду [3]

$$C(z) = K_p + \frac{K_i}{z-1} + \frac{K_d(z-1)}{z-\gamma}, \quad (2.38)$$

де для вибору коефіцієнтів K_p , K_i і K_d можна зафіксувати один з них (наприклад K_p) і побудувати на площині область допустимого розташування пари коефіцієнтів, що залишилася, і так далі.

КОНТРОЛЬНІ ПИТАННЯ

1. Визначте поняття «позиційний регулятор», «двохпозиційне регулювання».
2. Наведіть діаграму взаємодії релейних елементів ПІ-регулятора.
3. Визначте поняття «позитивна логіка», «негативна логіка», «кон'юнкція», «диз'юнкція».
4. Наведіть схему мажоритарності.
5. Наведіть схему простої імпульсної системи.

3 ПОБУДОВА ЦИФРОВИХ ВУЗЛІВ І ПРИСТРОЇВ

3.1 Особливості схем логічних елементів

Відомі логічні елементи (далі – ЛЕ) І, АБО, НІ, І-НІ та інші можуть мати деякі особливості, які потрібно враховувати під час проектування цифрової техніки.

Функції І та АБО можна визначити по-іншому: функція І дорівнює нулю, якщо дорівнює нулю *хоча б* один аргумент, функція АБО дорівнює нулю, якщо дорівнюють нулю *усі* її аргументи. Звідси витікає, що для нульових сигналів функція І діє як функція АБО, а функція АБО діє, як функція І. Це саме положення прямо витікає з теореми двоїстості. Базовим логічним функціям відповідають однойменні логічні елементи (рис. 3.1):



Рисунок 3.1 – Умовні позначення

3.1.1 Базовий логічний елемент

На рисунку 3.2 наведена спрощена схема ЛЕ І-НІ на біполярних *n-p-n* транзисторах і його умовне позначення.

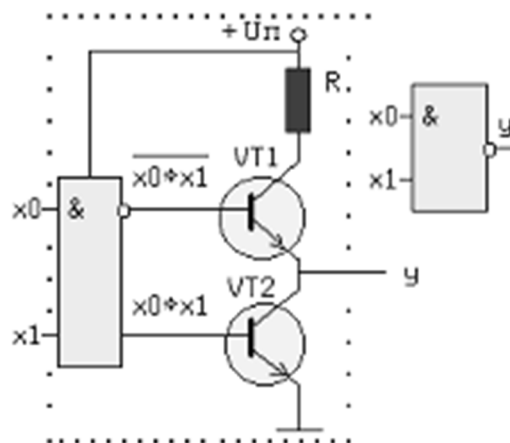


Рисунок 3.2 – Базовий логічний елемент (далі – БЛЕ)

Напруга на базах транзисторів VT1 і VT2 перебуває у протифазі і, якщо $x_0 * x_1 = 1$, то нижній транзистор відкритий, а верхній закритий, оскільки $\overline{x_0 * x_1} = 0$. Потенціал колектора VT2 у цьому разі приблизно дорівнює нулю і, отже, $y = 0$. При інших значеннях x_0 і x_1 нижній транзистор закритий, а верхній відкритий і на виході схеми – високий рівень, тобто схема працює як елемент І-НІ. Виходи декількох БЛЕ категорично не можна сполучати разом, оскільки, якщо $n-1$ елементів перебувають у стані «1», а n -й у стані «0», то $n-1$ транзисторів VT1 «зливатимуть» (sink) струми в єдиний транзистор VT2 n -го елемента. Сумарний струм може перевищити допустиме значення і VT2 вийде з ладу. Очевидно, що такі можливі режими потрібно враховувати під час проектування цифрових пристроїв.

3.1.2 Елемент із відкритим колектором

Логічний елемент І-НІ з відкритим колектором не має внутрішнього резистора, підключеного до джерела живлення та позначається в полі елемента ромбом із рисою внизу (рис. 3.3). На виході такого елемента неважко отримати логічний нуль, для цього на базі транзистора повинний бути високий рівень ($x_0 = x_1 = 1$). А ось логічну одиницю на виході можна отримати, тільки підключивши до колектора транзистора зовнішній резистор, сполучений з джерелом живлення (на базі транзистора в цьому разі повинний бути низький потенціал). Такий *резистор* називають *підтягувальним* (pullup resistor), оскільки вихідна напруга логічної «1» підтягується до напруги джерела живлення $U_{П}$.

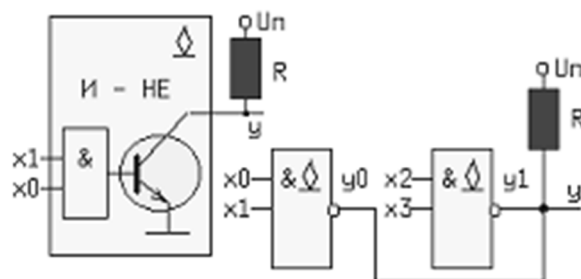


Рисунок 3.3 – ЛЕ з відкритим колектором

До відкритого колектора зовні можуть підключатися окрім резистора, обмотки реле, двигуни, світлодіоди тощо. Відкриті колектори декількох елементів на відміну від базового логічного елемента можуть з'єднуватися разом, утворюючи «монтажне І» для прямих значень змінних оскільки $y = y_0 * y_1 = 1$ при $y_0 = y_1 = 1$. Іноді таку схему називають «монтажне АБО»,

3.2 Часові параметри логічних елементів

Розглянемо реакцію інвертора на зміну вхідного сигналу. Інерційні властивості інвертора призводять до затримки сигналу під час його проходження від входу до виходу (рис. 3.5).

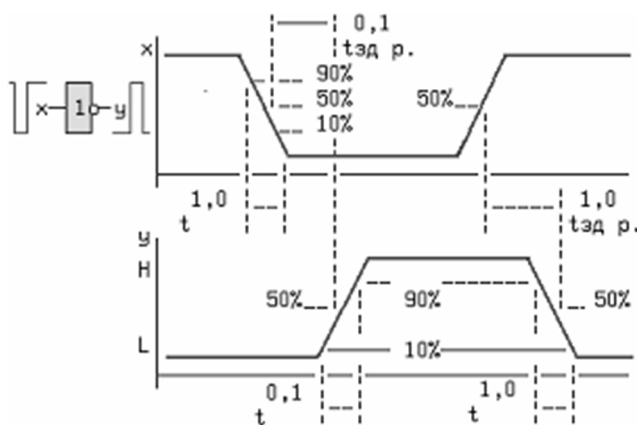


Рисунок 3.5 – Часові параметри

Процес зміни напруги від низького рівня L до високого H, називається фронтом сигналу (позитивним перепадом, позитивним фронтом), а зворотний процес – спаданням (негативним перепадом, негативним фронтом). Тривалість фронтів на рисунку 3.5 позначена $t_{1,0}$ – негативний і $t_{0,1}$ – позитивний. Величинами $t_{зд.р. 0,1}$ і $t_{зд.р. 1,0}$ позначається час затримки поширення сигналу від входу до виходу під час переходу з 0 в 1 і навпаки. Мінімальна тривалість імпульсу на вході елемента $t_{i.min}$ пропорційна середньому значенню $t_{зд.р.сер.}$ рівному напівсумі $t_{зд.р. 0,1}$ і $t_{зд.р. 1,0}$. Максимальна частота вхідних імпульсів F_{max} назад пропорційна $t_{зд.р.сер.}$. Із зазначеного виходить, що швидкодія елемента тим вище, чим менше $t_{зд.р.сер.}$ і позначається t_{pd} (propagation delay).

У цифровій і мікропроцесорній техніці застосовуються ще два параметри:

– t_{ycm}/t_{SU} – час встановлення вхідного сигналу (clock setup time).

Інтервал часу між початком сигналу на одному заданому вході й активному переході на іншому заданому вході (зазвичай тактовому – clock);

– t_y/t_H – час утримання (hold). Час, протягом якого сигнал утримується на заданому вході після активного переходу на іншому заданому вході (рис. 3.6).



Рисунок 3.6 – Час встановлення та час утримання

У послідовних схемах використовується ще один параметр: t_{co} (clock to output delay) – затримка появи вихідного сигналу від моменту появи активного фронту на тактовому вході. Визначення зазначених вище величин з їхніми вітчизняними та міжнародними позначеннями наведені в розділі позначення деяких параметрів мікросхем.

Швидкодія схеми залежить не тільки від перелічених параметрів, але й від форми алгебри представлення ЛФ (рис. 3.7).

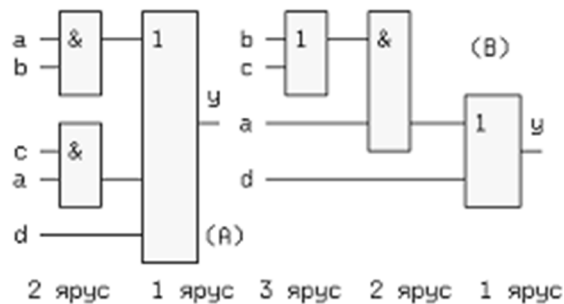


Рисунок 3.7 – Два способи оптимізації логічних схем

Нехай $y = a * B + c * a + d = a * (b + c) + d$. Першій формі (ДНФ) відповідає схема (А), а другий – схема (В).

Якщо середній час затримки сигналу в кожному елементі однаковий, то $2t_{зд.пер} < 3t_{зд.пер}$ і двоярусні схеми (ДДНФ) зазвичай швидші. Однак у в записі з дужками може зменшитися кількість елементів і/або провідників (у схемі (В) на один провідник менше). Вибір схеми оптимальної за швидкодією або за мінімальною кількістю зв'язків/елементів залишається за розробником. Більшість систем автоматизованого проектування (далі – САПР) мають можливість оптимізації цифрових пристроїв, що розробляються, за вказаними критеріями, наприклад «MAX+plus II», «Quartus II», «WebPack ICE2 та інші.

3.3 Перехідні процеси в логічних схемах

Відмінність часу затримки $t_{зд,р}$ від нуля під час проходження сигналу через логічну схему може призводити до виникнення перешкод у вихідному сигналі. Ці перешкоди мають вигляд коротких імпульсів, і в деяких випадках призводять до серйозних збоїв у роботі схем. Розглянемо пристрій на рисунку 3.8. Якщо елементи схеми не вносять затримки сигналу, а x_0 і x_1 перебувають у протифазі, тобто $x_0 = \overline{x_1}$, то $y = \overline{x_1 * \overline{x_1}} = 1$. Якщо кожний із чотирьох інверторів має затримку $t_{зд,р}$, то x_0' запізнюється відносно x_0 на $4t_{зд,р}$ і на виході схеми виникає короткий незапланований «негативний» імпульс (інтервал 1...2), зрушений на $t_{зд,р}$ елемента І-НІ (інтервал 0...1). Процес проходження вхідних сигналів до загального виходу називається *змаганнями* або *гонками*.

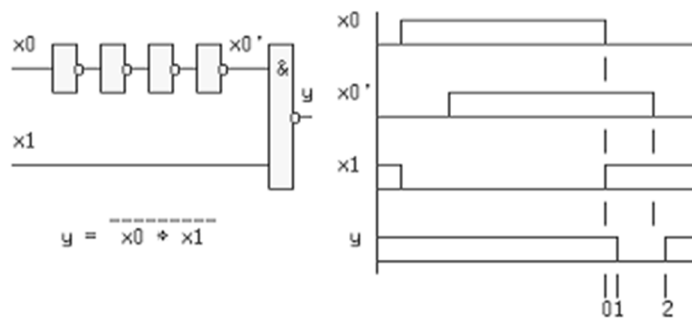


Рисунок 3.8 – Формування сигналу перешкоди

Шкідливий ефект «гонок» можна усунути декількома способами, один з яких полягає в додаванні до ЛФ додаткового доданка. Нехай деяка ЛФ дорівнює $F = x_1 * x_2 + \overline{x_1} * x_0$, тоді при $x_2 = x_0 = 1$ може з'явитися перешкода, спричинена тим, що сигнал $\overline{x_1}$ затриманий відносно x_1 на величину затримки інвертора (рис. 3.9).

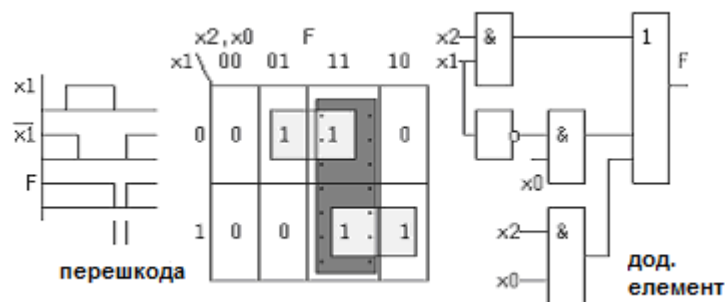


Рисунок 3.9 – Спосіб усунення перешкод

Додавання додаткового імпліканта (у таблиці обведений точками) усуває проблему, оскільки при критичній ситуації, коли $x_2 = x_0 = 1$, додатковий складник $x_0 * x_2 = 1$ і функція $F = x_1 * x_2 + \overline{x_1} * x_0 + x_0 * x_2$ дорівнює завжди одиниці при $x_2 = x_0 = 1$.

У пристроях індикації такі короткі перешкоди можна ігнорувати, оскільки вони будуть непомітні для очей, але у формувача керувальних величин впливом таких перешкод нехтувати не можна.

Ефект, викликаний змаганнями, може мати і позитивне значення, наприклад у подвоювачі частоти (ще одне корисне застосування, що «ВИКЛЮЧАЛЬНЕ АБО»). Для наочності затримка вихідного сигналу на рисунку 3.10 не зображена.

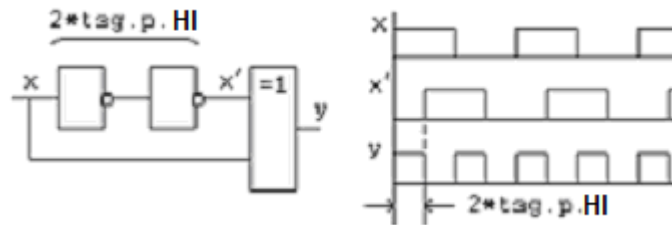


Рисунок 3.10 – Подвоювач частоти

3.4 Коефіцієнт розгалуження

Коефіцієнт розгалуження ($K_{раз}$, N) або здатність навантаження – максимальна кількість входів, які можна підключити до окремого виходу мікросхеми (далі – МС). До того ж сума вхідних струмів має бути менше вихідного струму окремого виходу МС (рис. 3.11). Якщо МС має декілька виходів, то сумарний струм усіх виходів не повинен перевищувати паспортного значення для цієї мікросхеми, навіть якщо окремі виходи мікросхеми будуть недовантажені.

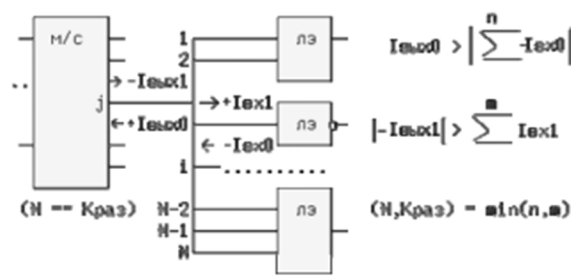


Рисунок 3.11 – Коефіцієнт розгалуження

Для визначення N знаходять окремо дві суми вхідних струмів для логічного 0 і 1 на j -виході. Мінімальне з двох значень і буде

$$K_{раз} = \text{Min}\{M, n\}, \quad (3.1)$$

де M, n – цілі значення.

КОНТРОЛЬНІ ПИТАННЯ

1. Наведіть умовні позначення базових логічних елементів.
2. Наведіть схему базового логічного елемента.
3. Наведіть схему логічного елемента з відкритим колектором.
4. Наведіть схему тристабільного логічного елемента.
5. Наведіть діаграму часу встановлення та часу утримання.
6. Визначте поняття «коефіцієнт розгалуження» або «здатність навантаження».

4 КОМБІНАЦІЙНІ СХЕМИ

У комбінаційних схемах логічна функція залежить тільки від комбінації значень вхідних змінних. Під час опису багатьох цифрових пристроїв неможливо обійтися без впорядкованих двійкових наборів вхідних і вихідних сигналів. Ці набори зручно представляти в тих або інших системах числення (далі – СЧ).

4.1 Системи числення в цифрових пристроях

У позиційних СЧ «вага» кожного розряду залежить від його позиції в числі. До непозиційних належить «римська» СХ, наприклад число – XVII. Будь-яке ціле ненегативне n -розрядне ціле число в позиційній системі числення може бути представлене у вигляді

$$D = C_{n-1} \cdot b_{n-1} + C_{n-2} \cdot b_{n-2} + \dots + C_1 \cdot b_1 + C_0 \cdot b_0, \quad (4.1)$$

де D – десятковий еквівалент числа;

C_i – значення i -го розряду;

b – основа системи числення;

b_i – вага (ваговий коефіцієнт) i -го розряду і n число розрядів числа.

У цифровій і обчислювальній техніці найпоширеніші двійкова (BIN), десяткова (DEC), шістнадцяткова (HEX) і непозиційна двійково-десяткова (BCD) системи числення. У BCD системі вага кожного i -го десяткового розряду дорівнює 10 в ступені i , як в десятковій системі, а кожна цифра i -го розряду кодується чотирма двійковими цифрами. Вісімкова СЧ (OCT) застосовується рідко. У 16-ній системі числення цифри від 0 до 9 співпадають із десятковими, а для цифр більше 10 використовуються букви латинського алфавіту: $A(a) = \text{цифра } 10$, $B(b) = 11$, $C(c) = 12$, $D(d) = 13$, $E(e) = 14$, $F(f) = 15$.

Будь-яке двійкове число (B) перетвориться в десяткове (D) беззнакове число з урахуванням вагових коефіцієнтів біт, наприклад:

$$10010011B = 1 \cdot 2^7 + 1 \cdot 2^4 + 1 \cdot 2^1 + 1 \cdot 2^0 = 147(\text{DEC}).$$

Для переведення числа з двійкової системи (B) в 16-ну (H), його необхідно розбити починаючи справа на тетради – групи по чотири двійкових цифри і в кожній тетроді підсумувати ваги біт (...8, 4, 2, 1) відповідні одиничним значенням C_i .

Для зворотного перекладу кожна HEX цифра замінюється четвіркою двійкових, незначущі нулі ліворуч, якщо вони є, відкидаються.

Двійково-десятькове число також, як і шістнадцятькове, записується четвірками двійкових, але вага кожної четвірки не 16^i , а 10^i . Двійково-десятькове число (BCD) можна записувати і десятиковими цифрами, наприклад:

$$1998 \text{ двійковими} = 0001 \cdot 1001 \cdot 1001 \cdot 1000 = 1 \cdot 10^3 + 9 \cdot 10^2 + 9 \cdot 10^1 + 8 \cdot 10^0 .$$

Кожне десятикове число можна подати у вигляді BCD, наприклад $19(DEC) = 19(BCD)$, але їх двійкові представлення не рівні:

$$1 \cdot 0011(19DEC) \text{ не рівно } 1 \cdot 1001(19BCD).$$

Не кожен запис із нулів і одиниць є двійково-десятьковим числом.

Наприклад, $100100(BIN) = [C9(HEX), 201(DEC)] = ?9(BCD)$, оскільки десятикові цифри $1100 = 12$ не існує.

4.2 Дешифратор

Дешифратор (далі – ДШ) перетворить двійковий код на входах в активний сигнал на тому виході, номер якого дорівнює десятиковому еквіваленту двійкового коду на входах. У повному дешифраторі кількість виходів $N = 2n$, де n – кількість входів. У неповному ДШ $N < 2n$. За іншим визначенням, повний ДШ що має n входів повинен реалізовувати $2n$ мінтермів y_i , визначених на усіх наборах з n -вхідних змінних.

Більшість дешифраторів забезпечена одним або декількома додатковими входами дозволу виходів (прямими OE або інверсними \overline{OE}). Якщо на такому вході активний рівень, то ДШ працює відповідно до свого визначення, а якщо пасивний, то на всіх виходах також будуть пасивні значення (для прямих виходів – нулі, а для інверсних – одиниці).

Таблиця 4.1 – Таблиця істинності дешифратора

DEC число	входи				виходи				ЛФ
	$a1$	$a0$	OE	\overline{OE}	$y0$	$y1$	$y2$	$y3$	
0	0	0			1	0	0	0	$y0 = OE^{\circ} \sim a1^{\circ} \sim a0$
1	0	1	1	0	0	1	0	0	$y1 = OE^{\circ} \sim a1^{\circ} a0$
2	1	0			0	0	1	0	$y2 = OE^{\circ} a1^{\circ} \sim a0$
3	1	1			0	0	0	1	$y3 = OE^{\circ} a1^{\circ} a0$
x	x	x	0	1	0	0	0	0	$y_i = 0 \quad (\sim y_i = 1)$

Розглянемо ДШ із $n = 2$ і $N = 4$, що називається також дешифратором «2 в 4» або «2→4». Активним рівнем сигналу на прямих входах/виходах буде 1, а на інверсних – 0. За цим визначенням у таблиці істинності (табл. 4.1), величина x може набувати будь-яких значень. Логічна функція виходу y_0 матиме вигляд

$$y_0 = OE \cdot \overline{a_1} \cdot a_0. \quad (4.2)$$

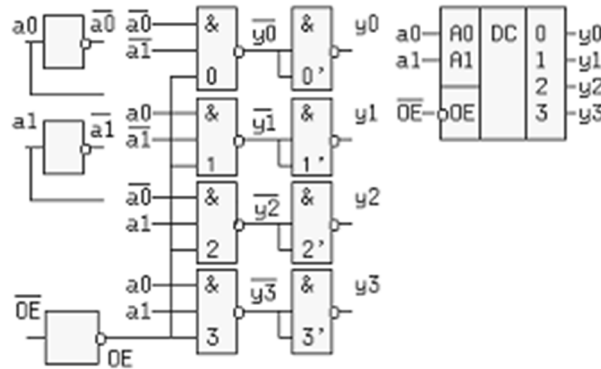


Рисунок 4.1 – Дешифратор «2→4»

Аналогічно отримано інші три рівняння. Перетворимо отримані для y_i рівняння за допомогою аксіоми подвійного заперечення до базису І-НІ: $y_0 = \overline{\overline{\overline{OE \cdot a_1 \cdot a_0}}}$. Рішенню відповідає схема, наведена на рисунку 4.1. Замість інвертора OE, може застосовуватися складніша схема, зображена на рисунку 4.2. Тут $OE = 1$ у разі, коли $\overline{OE1} = \overline{OE2} = 0$ і $OE3 = 1$.

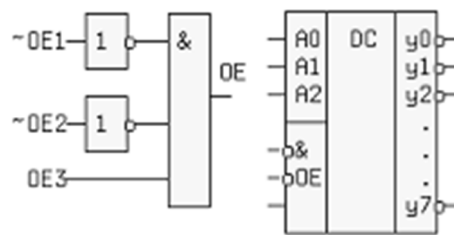


Рисунок 4.2 – Дешифратор «3→8»

Така схема застосовується в дешифраторі «3 у 8» з інверсними виходами, умовне позначення якого наведено на рисунку 4.2.

Дешифратори широко застосовуються в обчислювальній техніці, як частина великих інтегральних схем, для вибору одного з декількох зовнішніх пристроїв (далі – ЗП) під час обміну даними між ним і мікропроцесором (рис. 4.3). У цьому разі на входи A_i дешифратора мікропроцесор (далі – МП) по

шині адресу (далі – ША) поміщає адрес ЗП, тому такі входи називаються адресними. Активний сигнал $Y_i = 0$ з одного з виходів ДШ надходить на інверсний вхід \overline{CS}_i «вибір мікросхеми – Chip Select» адресованого ЗП, підключаючи його до шини даних (ШД). Після цього МП виробляє обмін даними з вибраним ЗП по шині даних. Усе інші ЗП пасивні, оскільки на їхніх входах $\overline{CS}_j = 1$ та їхні інформаційні виводи, підключені до ШД, знаходяться в третьому стані й не перешкоджають обміну даними між адресованим ЗП і МП.

Шина – група проводників, що мають однакове функціональне призначення.

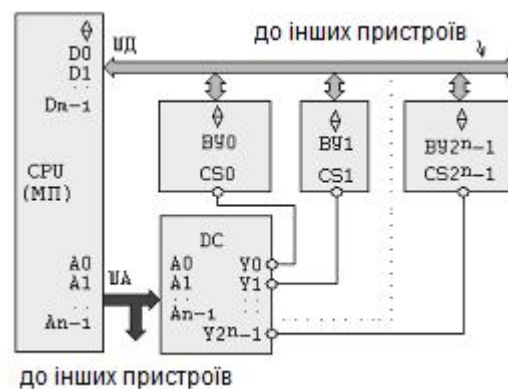


Рисунок 4.3 – Застосування дешифратора в МП техніці

4.3 Демультіплексор

Пристрій, що передає сигнал з інформаційного входу « x » на один із виходів, до того ж номер цього виходу дорівнює десятковому еквіваленту двійкового коду на адресних входах, називається *демультиплексором* (далі – ДМ). Як ДМ використовується дешифратор, у якого на вхід ОЕ надходить інформаційний сигнал x . Наприклад, якщо на адресні входи подати код $a1a0 = 10(BIN) = 2(DEC)$, то сигнал x з'явиться на виході y_2 , а на інших виходах $y_i = 0$. Насправді, якщо $x = 0$ (ОЕ=0), то на усіх виходах ДМ також нулі, зокрема $y_2 = 0$. А якщо $x = 1$ (ОЕ=1), то внаслідок цього $a1a0 = 2$ буде активізований вихід $y_2 = 1$. Отже, при $a1a0 = 10(BIN) = 2(DEC)$ сигнал на виході $y_2 = x$, що відповідає визначенню демультіплексора. На рисунку 4.4 подано умовне позначення ДМ «1 у 4» і його механічний аналог.

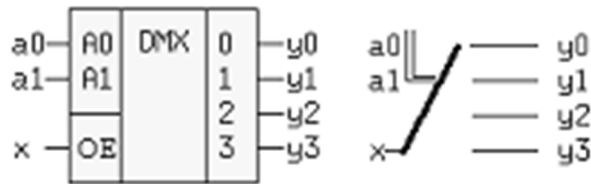


Рисунок 4.4 – Демультимплексор «1→4»

4.3.1 Зміна розрядності цифрових елементів

На рисунку 4.5 наведено з'єднання двох ДШ «3 у 8» для отримання одного ДШ «4 в 16», або двох демультимплексорів «1 у 8» для отримання одного «1 у 16».

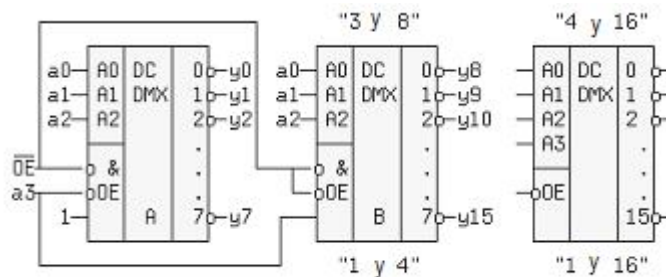


Рисунок 4.5 – Збільшення кількості розрядів дешифраторів

4.4 Мультиплексор

Мультиплексор (чи мультиплексор-селектор) передає сигнал з одного із інформаційних входів x_i на єдиний вихід y , до того ж номер цього входу дорівнює десятковому еквіваленту двійкового коду на адресних входах. Якщо є вхід дозволу виходу $OE \cdot \overline{OE}$, то «0(1)» на цьому вході повинен перевести вихід у пасивний стан, якщо вихід мультиплексора тристабільний, то на цьому виході встановиться z -стан. Розглянемо мультиплексор «4 в 1», що має чотири інформаційні входи і $\log_4 = 2$ адресних входи. Його рівняння тоді матиме вигляд

$$y = OE(x_0 \cdot \overline{a_1} \cdot \overline{a_0} + x_1 \cdot \overline{a_1} \cdot a_0 + x_2 \cdot a_1 \cdot \overline{a_0} + x_3 \cdot a_1 \cdot a_0). \quad (4.3)$$

Застосовуючи аксіоми подвійного заперечення і двоїстості до правої частини рівняння отримаємо

$$y = \overline{\overline{\overline{\overline{OE \cdot x_0 \cdot a_1 \cdot a_0}}}} \cdot \overline{\overline{\overline{OE \cdot x_0 \cdot a_1 \cdot a_0}}} \quad (4.4)$$

Цьому виразу відповідає схема, наведена на рисунку 4.6.

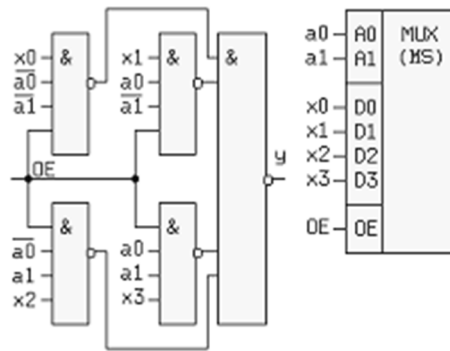


Рисунок 4.6 – Мультиплексор «4→1»

Якщо на адресні входи подати комбінацію $a_1a_0 = 11(BIN) = 3(DEC)$, то до виходу y буде підключений вхід D_3 , за умови, що $OE = 1$. Мультиплексор може мати інверсний вихід, а також третій стан цього виходу, який відзначається на схемі ромбом із поперечною рисою.

На рисунку 4.7 зображений спосіб з'єднання п'яти мультиплексорів «4→1» в один мультиплексор «16→1».

Приклад: на входах $A_3A_2A_1A_0$ діє комбінація $1011(BIN) = B(HEX) = 11(DEC)$. Тоді на входи $D_3D_2D_1D_0$ мультиплексора № 4 будуть «стукатися» сигнали з третіх входів ($a_1a_0 = 11 = 3$) інших мультиплексорів – x_3 , x_7 , x_B і x_F . Але на загальний вихід « y » пройде тільки сигнал із виходу мультиплексора № 2, оскільки $a_3a_2 = 2$. Унаслідок цього $y = x_B$, що відповідає визначенню мультиплексора.

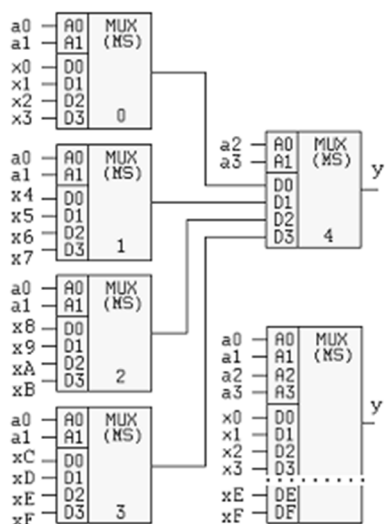


Рисунок 4.7 – Збільшення кількості розрядів мультиплексорів

Мультиплексори широко застосовуються в техніці зв'язку, цифрових пристроях, а також в обчислювальній техніці, наприклад багато виводів у мікропроцесорів «мультиплексовані», тобто до одного виходу підключається декілька внутрішніх джерел різних сигналів. Це можуть бути внутрішні сигнали ліній шини даних (D7...D0) і шини адреси (A7...A0), що передаються по черзі на загальні висновки AD7...AD0 поєднаної шини адреса/дані (далі – ШАД), що дає змогу скоротити загальну кількість виводів мікропроцесора (на рис. 4.8 у два рази). Використовуються вісім мультиплексорів «2→1».

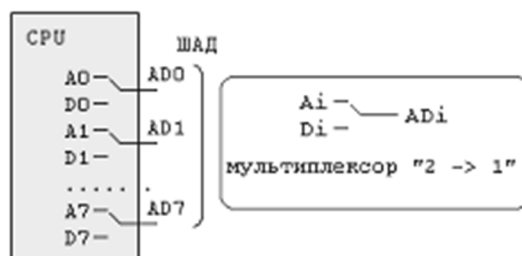


Рисунок 4.8 – Мультиплексування шин адреси і даних

Аналогові мультиплексори можуть передавати сигнали як в прямому, так і у зворотному напрямі, тобто фактично є мультиплексорами-демультиплексорами.

4.5 Шифратор

Шифратор (далі – Ш) може бути *непріоритетним*, якщо допускається подача тільки одного активного сигналу і може бути *пріоритетним*, якщо

допускається подача одночасно декількох активних сигналів на входи. Непріоритетний Ш перетворює десятковий номер активного входу у двійковий еквівалент цього номера. Для неперіоритетного шифратора «4 в 2» таблиця істинності має вигляд (табл. 4.2):

Таблиця 4.2 – Таблиця істинності шифратора

Номер входу	входи				виходи	
	x0	x1	x2	x3	y1	y0
0	1	0	0	0	0	0
1	0	1	0	0	0	1
2	0	0	1	0	1	0
3	0	0	0	1	1	1

У пріоритетному Ш виробляється перетворення максимального десяткового номера активного входу в двійковий еквівалент цього номера. Для такого Ш вхідні сигнали, що лежать знизу від одиничної діагоналі, за визначенням можуть мати будь-яке значення («x» може бути 0 або 1). Комбінація 0000 на входах не визначена.

З таблиці знаходимо $y1$ і $y0$:

$$y1 = \overline{x0} \cdot \overline{x1} = \overline{x0 + x1}. \quad (4.5)$$

і

$$y0 = \overline{x0} \cdot \overline{x2} = \overline{x0 + x2}. \quad (4.6)$$

Реалізація і умовне позначення неперіоритетного Ш наведені на рисунку 4.9.

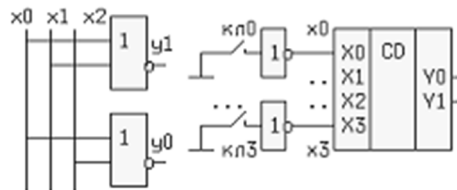


Рисунок 4.9 – Непріоритетний шифратор «4→2»

Змінну $x3$, разом з іншими можна використати для формування функції $x0 + x1 + x2 + x3$, що дорівнює 0, коли не активний жоден з входів, що може сигналізувати, наприклад про несправність джерел сигналів.

Шифратори застосовуються в контролерах переривань роботи мікропроцесора зовнішніми пристроями, у швидкодіючому паралельному перетворювачі напруги в код (далі – АЦП) і для кодування номера клавіші (приклад на рисунку 4.9). Якщо натиснута клавіша кл3, то на виході їй відповідатиме код 11(BIN) = 3(DEC).

4.6 Перетворювачі коду

Перетворювачі кодів можуть бути ваговими та неваговими. Вагові Перетворювачі кодів перетворюють інформацію з однієї системи числення в іншу. Головне призначення невагових – перетворення інформації для її подальшого відображення. Перетворювач позначається похилою рисою, де в «чисельнику» стоїть те що, а в «знаменнику» те в що перетвориться (у нашому випадку деякий код X перетвориться в деякий код Y). Як приклад розглянемо перетворювач двійково-десятькового коду в код для семисегментних світлодіодних індикаторів. На рисунку 4.10 також зображений фрагмент підключення одного світлодіода сегмента до виходу перетворювача з відкритими колекторами і наведені зображення перших п'яти цифр.

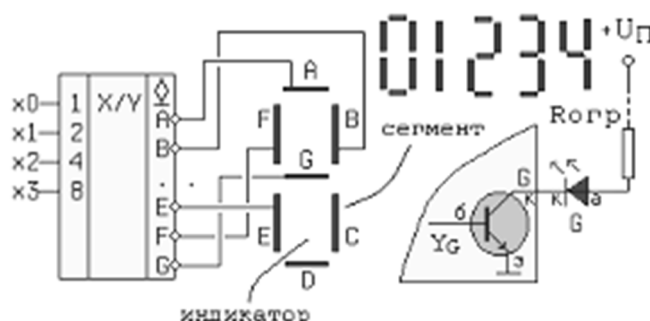


Рисунок 4.10 – Перетворювач коду

Такий перетворювач для кодування десяткових цифр від 0 до 9 повинен мати чотири двійкових входи і сім виходів, по одному на кожен сегмент.

Сформулюємо умови свічення/гасіння світлодіода:

1. Світлодіод «горить», якщо напруга на його аноді більша, ніж на катоді (про конкретні значення напруги і струму можна говорити в кожному окремому варіанті реалізації пристрою). Анод через обмежувальний струм резистору підключений до плюса джерела живлення, тому на катоді має бути потенціал близький до нуля. Для цього n-p-n транзистор, що працює в ключовому режимі, має бути відкритий. Тоді потенціал його колектора близький до нуля. Транзистор відкритий, якщо потенціал на його базі більше нуля, тобто повинне бути $Y_G = 1$ (Y_G – логічна змінна, відповідна сегменту G).

2. Світлодіод погашений, якщо потенціали його анода і катода рівні. Це досягається, якщо ключовий транзистор закритий і через нього не протікає струм. Потенціал бази в цьому разі має дорівнювати нулю, тобто $Y_G = 0$.

Відповідно до отриманих умов заповнимо таблицю істинності перетворювача. Наприклад у цифрі 0 повинні світитися всі сегменти за

винятком сегмента *G*. У цифрі 1 світяться тільки два сегменти *B* і *C* тощо. Вагові коефіцієнти b_i двійково-десяткових розрядів дорівнюють 2_i (8, 4, 2 і 1). На рисунку 4.11 ліворуч подана таблиця істинності. У таблиці заповнена тільки колонка для сегмента *A*. Нулі в ній проставлені для тих цифр, в яких сегмент *A* не світиться.

Десятич цифра	В 4 2 1				сегменти		
	x3	x2	x1	x0	Y_A	Y_B	Y_G
0	0	0	0	0	1	1	0
1	0	0	0	1	0	1	0
2	0	0	1	0	1	.	.
3	0	0	1	1	1	.	.
4	0	1	0	0	0	.	
5	0	1	0	1	1		
6	0	1	1	0	1		
7	0	1	1	1	1		
8	1	0	0	0	1		
9	1	0	0	1	1		

Рисунок 4.11 – Проектування перетворювача коду

Загалом для синтезу такого пристрою необхідно скласти сім рівнянь. Для сегмента *A* функція має вигляд

$$\overline{Y_a} = x_2 \cdot \overline{x_1} \cdot \overline{x_0} + \overline{x_3} \cdot x_2 \cdot x_0. \quad (4.7)$$

Шукане вираження запишеться у вигляді

$$Y_a = \overline{x_2 \cdot \overline{x_1} \cdot \overline{x_0} + \overline{x_3} \cdot x_2 \cdot x_0}. \quad (4.8)$$

Відповідна реалізація на елементі І-АБО-НІ буде однією з найпростіших (рис. 4.11). Промисловість випускає мікросхеми перетворювачів із відкритим колектором (514ИД2) і (514ИД1) і з відкритим емітером, що істотно спрощує завдання реалізації розглянутого пристрою.

4.7 Суматори

Суматор здійснює арифметичне підсумовування n-розрядних кодів.

$$\begin{array}{r} X = (x_{n-1}, \dots, x_0) \quad - \quad \text{перший доданок} \\ Y = (y_{n-1}, \dots, y_0) \quad - \quad \text{другий доданок} \\ \hline S = (s_{n-1}, \dots, s_0) \quad - \quad \text{сума} \end{array} \quad (4.9)$$

Правила складання двох однорозрядних двійкових чисел («+» – арифметичне складання):

$$\begin{array}{l} 0 + 0 = 0 \\ 0 + 1 = 1 + 0 = 1 \\ 1 + 1 = 0 \quad \text{і перенесення 1 у старший розряд} \end{array} \quad (4.10)$$

Пристрій, що реалізовує ці правила, називається *однорозрядним підсуматором* і має два входи і два виходи. Складання трьох однорозрядних чисел виробляється таким чином («+» – арифметичне складання):

$$\begin{array}{l} 0 + 0 + 0 = 0, \\ 0 + 0 + 1 = 1, \\ 0 + 1 + 1 = 0 \quad \text{і перенесення 1 у старший розряд}, \\ 1 + 1 + 1 = 1 \quad \text{і перенесення 1 у старший розряд}. \end{array} \quad (4.11)$$

Пристрій, що реалізовує ці правила, називається *однорозрядним повним суматором* (далі – ОПС) і має три входи і два виходи. Таблиця істинності (табл. 4.3) ОПС наведена на рисунку, ліворуч.

Таблиця 4.3 – Таблиця істинності суматора

	x_i	y_i	c_i	s_i	$c_{(i+1)}$
0	0	0	0	0	0
1	0	0	1	1	0
2	0	1	0	1	0
3	0	1	1	0	1
4	1	0	0	1	0
5	1	0	1	0	1
6	1	1	0	0	1
7	1	1	1	1	1

У таблиці x_i, y_i – однойменні двійкові розряди чисел X і Y , c_i – перенесення з попереднього розряду, s_i – часткова сума по модулю два і c_{i+1} – перенесення в наступний розряд. Значення c_{i+1} співпадають зі значеннями функції мажоритарності, тому скористаємося готовим рішенням

$$c_{i+1} = x_i \cdot y_i + x_i \cdot c_i + y_i \cdot c_i. \quad (4.12)$$

З таблиці знаходимо

$$\begin{aligned} s_i &= x_i \cdot \overline{y_i} \cdot \overline{c_i} + \overline{x_i} \cdot \overline{y_i} \cdot c_i + x_i \cdot y_i \cdot c_i + \overline{x_i} \cdot y_i \cdot \overline{c_i} = \\ &= \overline{y_i} (x_i \cdot \overline{c_i} + \overline{x_i} \cdot c_i) + y_i (x_i \cdot c_i + \overline{x_i} \cdot \overline{c_i}) = \\ &= \overline{y_i} (x_i (+) c_i) + y_i (x_i \cdot c_i + \overline{x_i} \cdot \overline{c_i}). \end{aligned} \quad (4.13)$$

Підсумкове вираження необхідно перетворити, використовуючи співвідношення двоїстості:

$$\begin{aligned} x_i \cdot c_i + \overline{x_i} \cdot \overline{c_i} &= \overline{\overline{x_i \cdot c_i + \overline{x_i} \cdot \overline{c_i}}} = \overline{(\overline{x_i} + \overline{c_i}) \cdot (x_i + c_i)} = \\ &= \overline{x_i \cdot x_i + x_i \cdot c_i + c_i \cdot x_i + c_i \cdot c_i} = \overline{x_i \cdot c_i + x_i \cdot c_i} = \overline{x_i (+) c_i} = \overline{F6} = F9. \end{aligned} \quad (4.14)$$

З урахуванням отриманого вираження запишемо

$$s_i = \overline{y_i} \cdot (x_i (+) c_i) + y_i (\overline{x_i (+) c_i}) = y_i (+) (x_i (+) c_i) = y_i (+) x_i (+) c_i. \quad (4.15)$$

Операція (+) називається – сума по модулю два (функція перемикача F6 для двох аргументів).

Схема однорозрядного повного суматора (ОПС) та її умовне позначення наведені на рисунку 4.12.

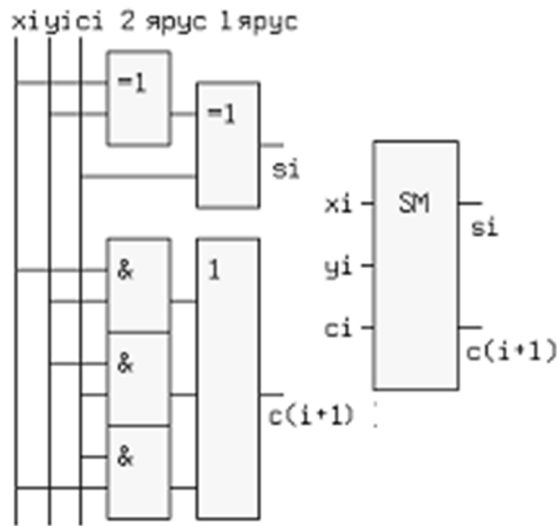
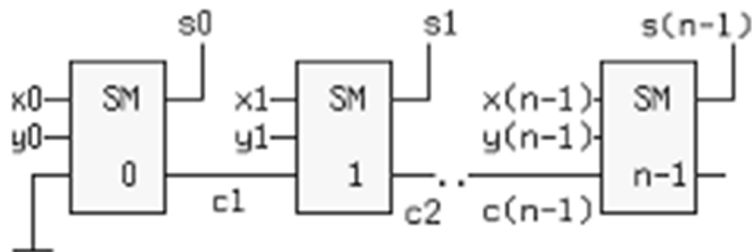


Рисунок 4.12 – Схема ОПС

Суматор із послідовним перенесенням для складання n -розрядних двійкових чисел зображений на рисунку 4.13. Його недоліком є великий час затримки, у найгіршому випадку, коли від складання x_0, y_0 виникає крізне перенесення через усі розряди до виходу s_{n-1} . При двоярусній схемі однорозрядного суматора затримка сигналу від входів до виходів дорівнюватиме $2t_{зд.р.}$, якщо рахувати затримку в кожному ярусі однаковою. Сумарна величина затримки дорівнюватиме: $t_{зд.р.остан.суматора} = n \cdot 2t_{зд.р.}$.



Рисунку 4.13 – Схема n -розрядного суматора

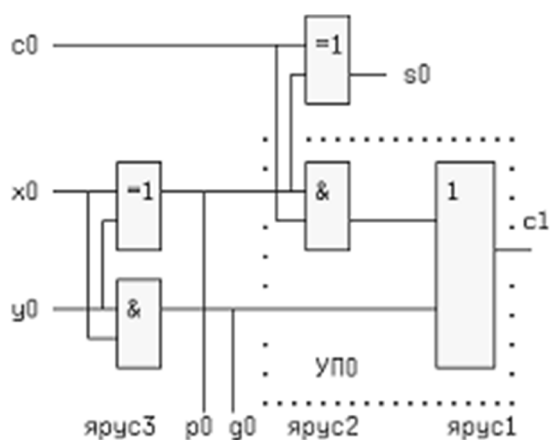
Під час складання багаторозрядних чисел затримка вихідного сигналу на виході останнього розряду стає неприпустимо великою.

У цифрових пристроях суматор є центральним вузлом арифметико-логічного пристрою (далі – АЛУ) і від його швидкодії залежить продуктивність цифрового пристрою. Тому застосовуються суматори з паралельною схемою перенесення.

Виразення для молодшого розряду можна перетворити, використовуючи тотожність для функції АБО: $x + y = \bar{x} \cdot y + x \cdot \bar{y} + x \cdot y$ у правій частині рівняння ДДНФ функції АБО. Тоді

$$\begin{aligned}
 c_1 &= x_0 \cdot y_0 + x_0 \cdot c_0 + y_0 \cdot c_0 = x_0 \cdot y_0 + c_0(x_0 + y_0) = \\
 &= x_0 \cdot y_0 + c_0(\bar{x}_0 \cdot y_0 + x_0 \cdot \bar{y}_0 + x_0 \cdot y_0) = \\
 &= x_0 \cdot y_0(c_0 + 1) + c_0(\bar{x}_0 \cdot y_0 + x_0 \cdot \bar{y}_0) = x_0 \cdot y_0 + c_0(x_0 + y_0).
 \end{aligned}
 \tag{4.16}$$

Рівнянням для s_0 і c_1 відповідає схема на рисунку 4.14.



Рисунку 4.14 – Схема молодшого розряду суматора

Функції g_i і p_i називаються *функціями генерації перенесення і поширення перенесення*. Відповідно до цього можна записати:

$$\begin{aligned}
 c_1 &= g_0 + p_0 \cdot c_0, \\
 c_2 &= g_1 + p_1 \cdot c_1 = g_1 + p_1 \cdot g_0 + p_1 \cdot p_0 \cdot c_0, \\
 c_3 &= g_2 + p_2 \cdot c_2 = g_2 + p_2 \cdot g_1 + p_2 \cdot p_1 \cdot g_0 + p_2 \cdot p_1 \cdot p_0 \cdot c_0
 \end{aligned}
 \tag{4.17}$$

тощо.

Останні вирази відповідають суматору з паралельним перенесенням, оскільки величина c_i знімається з виходу попереднього розряду, в якому вона формується паралельно з усіх первинних змінних.

Схеми вузлів перенесення УП1 і УП2 наведені на рисунку 4.15.

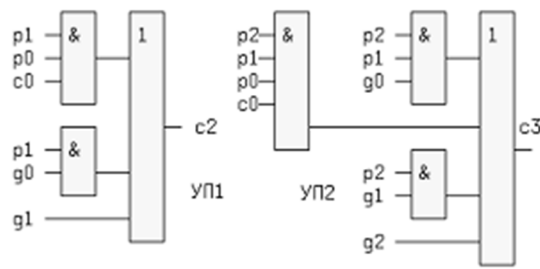


Рисунок 4.15 – Схеми вузлів перенесення першого і другого розрядів

З рисунку 4.15 видно, що вузол складання в кожному розряді залишається незмінним, а змінюється тільки вузол перенесення, до того ж затримка сигналу від входів x_i , y_i до c_{i+1} залишається незмінною та для триярусної схеми дорівнює $3t_{зд.р.}$. Сумарна затримка в кожному розряді збільшиться на час проходження сигналу від входу c_i до s_i , тобто на величину $t_{зд.р.}$, і дорівнюватиме: $t_{зд.р.паралелсуматора} = 4t_{зд.р.}$ незалежно від кількості розрядів. З цих причин очевидні ускладнення вузла перенесення від розряду до розряду.

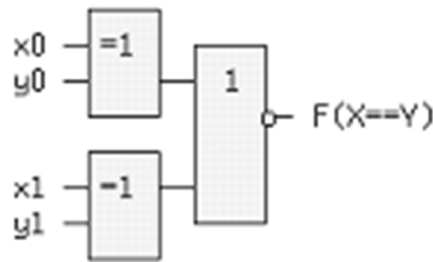
4.8 Порівняння кодів

Два коди X і Y вважаються рівними, якщо рівні їхні однойменні розряди. Можна ввести функцію $F(X = Y)$, яка дорівнює одиниці, якщо $x_i = y_i$ для всіх i , інакше її значення дорівнює нулю. Як приклад візьмемо два бінарних числа $X = (x_1, x_0)$ і $Y = (y_1, y_0)$.

Логічна функція порівняння має вигляд

$$\begin{aligned}
 F(X = Y) &= \overline{y_1} \cdot \overline{x_1} \cdot \overline{y_0} \cdot \overline{x_0} + \overline{y_1} \cdot \overline{x_1} \cdot y_0 \cdot x_0 + y_1 \cdot x_1 \cdot \overline{y_0} \cdot \overline{x_0} + y_1 \cdot x_1 \cdot y_0 \cdot x_0 = \\
 &= \overline{y_1} \cdot \overline{x_1} (\overline{y_0} \cdot \overline{x_0} + y_0 \cdot x_0) + y_1 \cdot x_1 (\overline{y_0} \cdot \overline{x_0} + y_0 \cdot x_0) = \overline{x_0(+)} \overline{y_0} \cdot \overline{x_1(+)} y_1 = \quad (4.18) \\
 &= F_9(x_0, y_0) \cdot F_9(x_1, y_1) = \overline{F_6(x_0, y_0) + F_6(x_1, y_1)}.
 \end{aligned}$$

Перетворення зроблені з огляду на те, що $\overline{F_6(x, y)} = F_9(x, y)$ і навпаки. Одна з можливих реалізацій наведена на рисунку 4.16.



Рисунку 4.16 – Схема порівняння

Практичні схеми доповнюються функціями «більше/менше» (наприклад у МС 555СП1), яка порівнює два чотирирозрядні числа. На рисунку 4.17 зображено з'єднання двох таких схем для збільшення розрядності порівнюваних чисел до восьми.

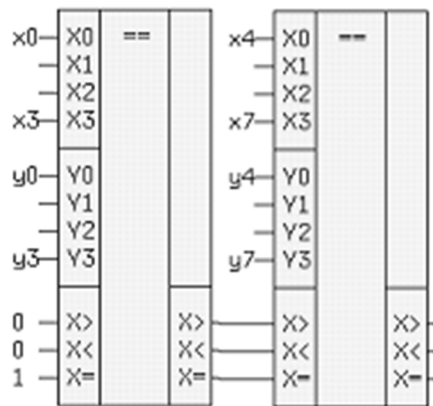


Рисунок 4.17 – Каскадне з'єднання схем порівняння

Для правильного результату порівняння чисел $X = (x_7, x_6, \dots, x_0)$ і $Y = (y_7, y_6, \dots, y_0)$ на вхід X необхідно подати одиницю.

Схема порівняння так само, як і суматор входить до складу АЛУ цифрового пристрою або мікропроцесора і зазвичай називається цифровим компаратором.

4.9 Схема контролю парності (непарності)

Схема застосовується для виявлення помилок, спричинених перешкодами в лінії зв'язку або в блоках пам'яті. Метод базується на підрахунку числа одиниць передаваною у лінію або направляваною у пам'ять на зберігання порції інформації, до того ж, якщо число одиниць парне – функція парності P (arity) дорівнює нулю. Для чотирирозрядного двійкового числа схемна реалізація та умовне позначення наведені на рисунку 4.18.

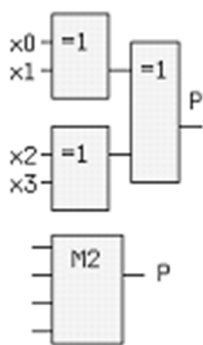


Рисунок 4.18 – Схема контролю парності

Символом M2 позначена операція – «сума по модулю два». Логічна залежність має чотири складники:

$$P1 = \overline{x3} \cdot \overline{x2} \cdot F6(x1, x0) + \overline{x3} \cdot x2 \cdot \overline{F6(x1, x0)} + x3 \cdot x2 \cdot F6(x1, x0) + x3 \cdot \overline{x2} \cdot \overline{F6(x1, x0)} = \quad (4.19)$$

$$= F6(F6(x3, x2), F6(x1, x0)) = (x3(+))x2(+)(x1(+))x0.$$

Приклад реалізації наведений на рисунку 4.19.

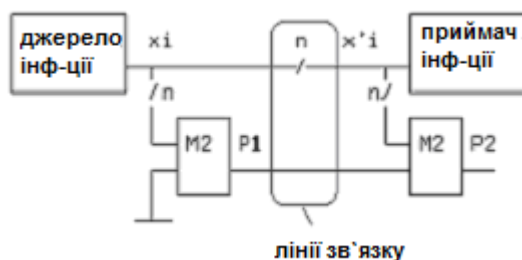


Рисунок 4.19 – Передача даних по лінії зв'язку

Нехай по n-проводній лінії зв'язку передається паралельний двійковий код $x_{n-1}, x_{n-2}, \dots, x1, x0$, а приймається код $x'_{n-1}, x'_{n-2}, \dots, x' \cdot 1, x' \cdot 0$. Тоді величина $P1 = 0(+))x0(+))x1(+))x_{n-1}$. На приймальному кінці лінії зв'язку $P2 = x' \cdot 0(+))x' \cdot 1(+))x'(+))P1$. Підставляючи в останню формулу вираження для P1 і групуючи змінні в однойменні пари, отримаємо

$$P2 = (x0(+))x'0(+)))(x1(+))x'1(+)))(x2(+))x'2(+)))(+) \dots \quad (4.20)$$

З останнього вираження виходить, що якщо передача пройшла без спотворень, то $x_i = x'_i$ і $x_i(+))x'_i(+)) = 0$, а $P2 = 0$.

У разі спотворення одного і загалом непарного числа біт функція $P2 = 1$. Аналогічно перебігає процес контролю і у разі послідовної передачі по одній

лінії зв'язку n -біт і одного біта парності, така схема використовується в комунікаційних портах із послідовною передачею даних цифрових пристроїв і комп'ютерів.

КОНТРОЛЬНІ ПИТАННЯ

1. Визначте поняття «дешифратор».
2. Наведіть схему дешифратора « $2 \rightarrow 4$ »
3. Наведіть схему дешифратора « $3 \rightarrow 8$ »
4. Визначте поняття «демультиплексор».
5. Наведіть схему демультиплексора « $1 \rightarrow 4$ »
6. Визначте поняття «мультиплексор».
7. Наведіть схему мультиплексора « $4 \rightarrow 1$ ».
8. Визначте поняття «шифратор».
9. Наведіть схему перетворювача кодів.
10. Визначте поняття «суматор».
11. Наведіть схему однорозрядного повного суматора.
12. Наведіть схему n -розрядного суматора.
13. Наведіть схему порівняння.
14. Наведіть схему контролю парності.

5 ПОСЛІДОВНІ СХЕМИ

У послідовних схемах (далі – ПС) вихідні сигнали залежать не тільки від комбінацій вхідних, але й від значень самих вихідних сигналів у попередній момент часу. Для роботи ПС істотне значення має час затримки поширення $t_{зд.р.}$. Простою ПС є тригер.

5.1 Тригери

Тригером називають послідовну схему з позитивним зворотним зв'язком і двома стійкими станами 0 і 1 (тобто тригер має властивість пам'яті). Зазвичай тригер має асинхронні входи попередньої установки, тактовий або синхронізувальний і інформаційні входи. До головних типів тригерів (такі, що випускаються промислово і що використовуються в САПР) належать:

- RS-тригер із роздільною установкою станів;
- D-тригер типу «клямка»;
- JK-тригер – універсальний тригер;
- T-тригер із рахунковим входом.

За способом запису інформації *тригери* підрозділяються на *асинхронні та синхронні або тактові*, а за способом керування – на *тригери зі статичним керуванням* (зазвичай високим рівнем тактового сигналу) і *тригери з динамічним керуванням* (позитивним – з 0 у 1, або негативним – з 1 у 0 фронтом тактового сигналу). У останньому випадку говорять про тригери з прямим або інверсним динамічним входом керування.

5.1.1 Асинхронний RS-тригер

Асинхронний тригер має два входи S(et) – установка і R(eset) – скидання і два виходи прямий – Q та інверсний – \bar{Q} . Тригер переходить з поточного стану X на виході до стану $Q=0$, при подачі на вхід S нуля і на вхід R одиниці, а при вступі на вхід S одиниці і на вхід R нуля тригер переходить до стану $Q=1$. При нульових значеннях, коли $S = R = 0$ тригер повинен зберігати старе значення. Комбінація сигналів $S = R = 1$ не визначена. Відповідно до опису складемо таблицю станів тригера (табл. 5.1).

Таблиця 5.1 – Таблиця станів RS-тригера

Поточний стан			Наступний стан		Назва режиму
S	R	Q^t	Q^{t+dt}	\overline{Q}^{t+dt}	
0	0	Q	Q	\overline{Q}	Збереження інформації (пам'ять)
1	0	X	1	0	Установка в «1» (установка)
0	1	X	0	1	Установка в «0» (скидання, очищення)
1	1	X	Ф	Ф	Невизначений стан

Характеристичне рівняння RS-тригера:

$$Q(t+dt) = S + \overline{R} \cdot Q^t = \overline{\overline{S} \cdot \overline{R} \cdot Q^t} \quad (5.1)$$

Цьому рівнянню відповідає схема на рисунку 5.1 справа. Ураховуючи, що Q^t і $Q(t+dt)$ сигнали на тому самому виході, але в різні моменти часу, пов'яжемо їх. Схема тригера і його умовне позначення ілюструє рисунок 5.1.

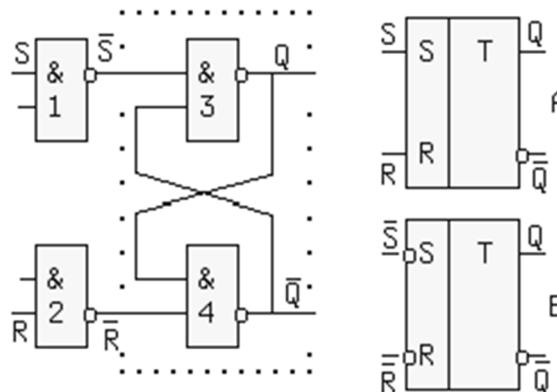


Рисунок 5.1 – RS-тригер із прямими та інверсними входами

Умовне позначення B відповідає частині рисунка, обведеного точками, тобто RS-тригера з інверсними входами, а позначення A – усьому рисунку, або RS-тригера з прямими входами.

Якщо на тригер із прямими входами подати сигнали $R = S = 1$ або на входи інверсного – нулі, то обидва виходи Q і \overline{Q} будуть встановлені в 1, що суперечить аксіомі $Q \cdot \overline{Q} = 0$. Тому такий режим іноді називають *забороненим*. Проте ніщо не заважає використовувати його в цифрових пристроях, наприклад, для сигналізації про одночасний і небажаний вступ одиничних сигналів на RS-входи, вступом додаткової схеми «І».

Тимчасові діаграми RS-тригера з інверсними входами наведені на рисунку 5.2. Через час $t_{зд.р.}$, дорівнює інтервалу $t_1 - t_0$, від вступу сигналу $\bar{S} = 0$ на вхід елемента І-НІ з номером 3, вихід Q перемкнеться першим, а услід через такий самий проміжок часу перемкнеться і вихід \bar{Q} .

Через інтервал часу $t_2 - t_0 = dt$ на виходах установляться нові значення. Також перебігає процес при $\bar{R} = 0$, але вихід \bar{Q} перемкнеться першим. Звідси витікає, що зміна вхідних сигналів не повинна відбуватися швидше за час dt .

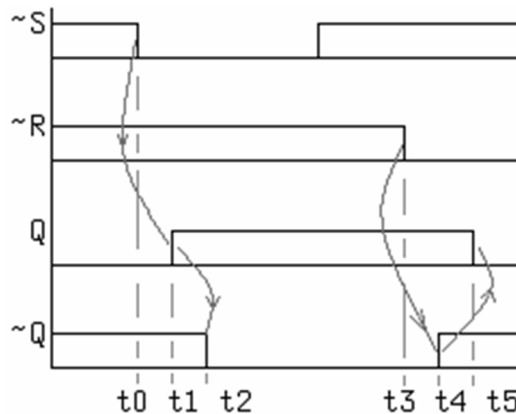


Рисунок 5.2 – Часові діаграми асинхронного RS-тригера

RS-тригер використовується як основа для створення інших типів тригерів. Одним із застосувань RS-тригера з інверсними входами служить схема пригнічення «брязкоту» контактів клавіатури. Процес багатократного розмикання і замикання контактів під час їх перемикання називається *брязкотом*. Схема і діаграми наведені на рисунку 5.3.

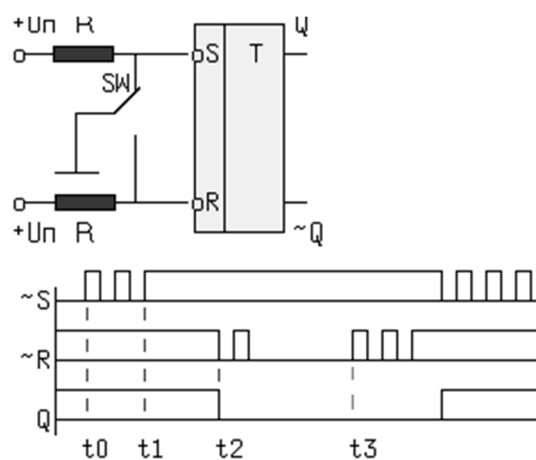


Рисунок 5.3 – Схема пригнічення «брязкоту» контактів

У момент t_0 натиснення на клавішу починається зіткнення верхнього і середнього контактів. До моменту t_1 сигнали \bar{S} , \bar{R} по черзі набувають значень 1,1 і 0,1 що відповідає режимам пам'яті й установки в 1. При цьому початкове значення $Q=1$ не зміниться, що і потребується. В інтервалі $t_1...t_2$ середній контакт перебуває у «вільному польоті». Перше його торкання нижнього контакту в момент t_2 скине тригер ($\bar{S}=1$, $\bar{R}=0$). До моменту t_3 сигнали \bar{S} , \bar{R} по черзі набувають значень 1,0 і 1,1 що відповідає режимам скидання і пам'яті, тобто $Q=0$. У разі відпуску клавіші (момент t_3) розвивається зворотний процес. В результаті дії схеми вихідний сигнал чистий від імпульсних перешкод.

5.1.2 Синхронний RS-тригер

Якщо незалученні входи елементів І-НІ 1 і 2 з'єднати разом, вийде синхронний RS-тригер зі статичним керуванням (такий, що синхронізується рівнем). Схема і умовне позначення наведені на рисунку 5.4.

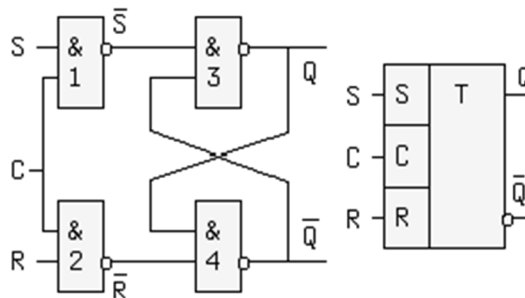


Рисунок 5.4 – Синхронний RS-тригер

Неважно переконатися, що при $C=0$ сигнал $Q = \overline{\overline{Q}} \cdot 1 = Q$, а $\overline{Q} = \overline{\overline{Q}} \cdot 1 = \overline{Q}$, тобто незалежно від значень S і R , виходи зберігають колишні значення і тригер перебуває в режимі пам'яті. При $C=1$ він функціонує як асинхронний RS-тригер. Тригери зі статичним керуванням називають, також «прозорими», оскільки при активному рівні синхросигналу C інформація зі входів безперешкодно проходить на виходи. Часові діаграми наведені на рисунку 5.5.

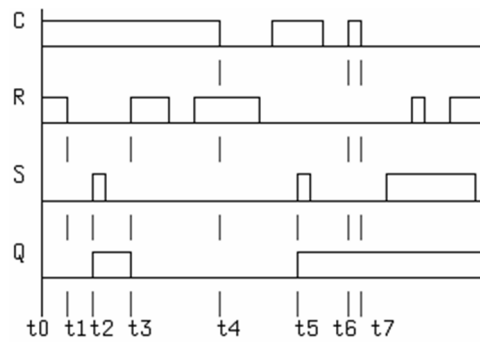


Рисунок 5.5 – Часові діаграми синхронного RS-тригера

До моменту часу t_4 сигнал $C=1$ і вихідне значення визначається комбінаціями сигналів R і S . Протягом інтервалу часу $t_0...t_1$ на вході R діє 1, а сигнал $S=0$, тому Q теж дорівнює 0. Починаючи з моменту t_1 і до моменту t_2 $R=S=0$ і діє режим пам'яті (Q не змінюється). У момент t_2 $R=0$, а $S=1$ і тригер встановлюється ($Q=1$). З моменту закінчення імпульсу S і до моменту t_3 тригер зберігає цю одиницю, а у момент t_3 скидається, оскільки $R=1$, а $S=0$. Аналогічно можна проаналізувати й усі інші стани виходу.

5.1.3 D-тригер зі статичним керуванням

D-тригер має як мінімум два входи: інформаційний вхід $D(ata)$ і вхід керування записом/запам'ятовуванням (замиканням) $L(load)/L(atch)$ – звідси його друге ім'я: «клямка». Останній вхід часто означають символом $C(Clock)$. Вихідний сигнал Q набуває значення, що дорівнює вхідному $Q(t+dt)=D$ при $L=1$ і зберігає попереднє значення $Q(t+dt)=Q_t$ при $L=0$. Таблиця станів тригера має вигляд (табл. 5.2).

Таблиця 5.2 – Таблиця станів D-тригера

Поточний стан			Наступний стан		Назва режиму
L	D	Q_t	$Q(t+dt)$	$\overline{Q}(t+dt)$	
0	X	Q	Q	\overline{Q}	Збереження інформації (пам'ять)
1	0	X	0	1	Установка в «0» (скидання, очищення)
1	1	X	1	0	Установка в «1» (установка)

Q і X – можуть набувати будь-яких значень, але Q у межах одного рядка, незмінно. Таблиця Карно наведена на рисунку 5.6. Єднальна імпліканта додана

для отримання схеми вільній від «гонок» і від інверсії вхідних величин. Цьому виразу

$$\begin{aligned}
 Q(t+dt) &= \bar{L} \cdot Qt + L \cdot D + D \cdot Qt = L \cdot D + Qt(\bar{L} + D) = \\
 &= L \cdot D + Qt((\bar{L} + D) \cdot (\bar{L} + L)) = L \cdot D + Qt((\bar{L} + D \cdot \bar{L}) + DL) = \\
 &= L \cdot D + Qt(\bar{L} + D \cdot L) = \overline{\overline{L \cdot D} \cdot \overline{Qt \cdot (D \cdot L + \bar{L})}} = \overline{\overline{L \cdot D} \cdot \overline{Qt \cdot D \cdot L \cdot L}}
 \end{aligned}
 \tag{5.2}$$

відповідає схема й умовне позначення на рисунку 5.6.

Якщо в рівнянні замість $\overline{D \cdot L} \cdot L$ підставити $\overline{D \cdot L} \cdot L = (\overline{D + \bar{L}}) \cdot L = \overline{D} \cdot L$, вийде реалізація D-тригера з використанням RS-тригера, але з'являється додатковий інвертор, на рисунку 5.7 наведена схема такого тригера, доповнена асинхронними інверсними входами установки і скидання \bar{S} і \bar{R} (ці два перехресні зв'язки показано подвійними лініями). Якщо на вхід \bar{S} подати активний сигнал 0, а на вхід \bar{R} одиницю, то $Q=1$ незалежно від сигналів на інших входах елемента 3. На виході другого елемента з тієї самої причини теж одиниця. Три одиниці, зустрічаючись на входах елемента 4, дають на його виході нуль, який потрапляючи на вхід третього елемента підтверджує його стан.

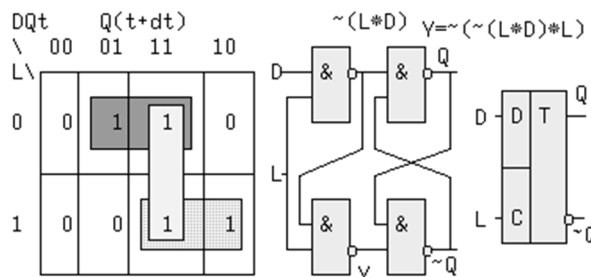


Рисунок 5.6 – Статичний D-тригер

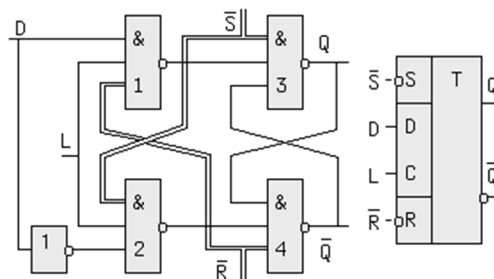


Рисунок 5.7 – Статичний D-тригер з асинхронними входами

Тригер встановлюється в одиницю. До того ж сигнали D і L не впливають на цей процес. Унаслідок цього, асинхронні входи (\bar{S} і \bar{R}) мають найвищий пріоритет.

Часові діаграми роботи тригера наведені на рисунку 5.8.

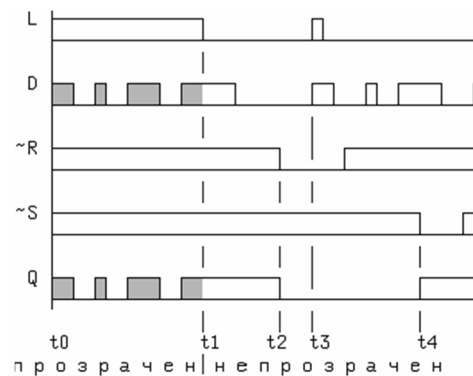


Рисунок 5.8 – Часові діаграми статичного D-тригера

З моменту часу t_0 до моменту t_1 сигнал завантаження $L = 1$ (на входах \bar{R} і \bar{S} пасивний рівень) і дані зі входу D безперешкодно проходять на вихід Q (властивість прозорості D-тригера зі статичним керуванням видно особливо наочно), тому статичні *D-тригери* ще називають *прозорими*. У момент t_1 тригер стає непрозорим, інформація запирається та останнє значення на виході зберігатиметься до приходу нульового рівня на вхід \bar{R} у момент t_2 .

Якщо повернутися до рисунку 5.6 і прибрати з умовного позначення тригера вхід, вийде повторювач й інвертор (рис. 5.9) і ця схема не матиме властивостей пам'яті. Тому асинхронних D-тригерів загалом не існує та визначення «синхронний» стосовно до D-тригера є надлишковим.

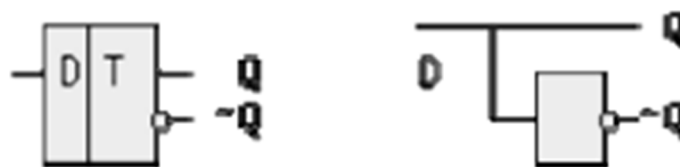


Рисунок 5.9 – Неіснуючий асинхронний D-тригер

5.1.4 D-тригер із динамічним керуванням

D-тригер не має властивості прозорості при $L=1$. Тригери, що промислово випускаються, доповнюються асинхронними інверсними входами установки і скидання \bar{S} і \bar{R} . Q і \bar{Q} – набувають будь-якого значення, але Q у межах одного рядка незмінне. На схемах (рис. 5.10) прямі динамічні входи D-тригера позначаються похилою рисою «ліворуч – знизу – вправо – вгору» або стрілкою всередину. У разі активізації хоч би одного сигналу $\bar{R}=0$ або $\bar{S}=0$ схема працює як RS-тригер з інверсними входами. І тільки при пасивних значеннях $\bar{R}=\bar{S}=1$ схема функціонує як D-тригер.

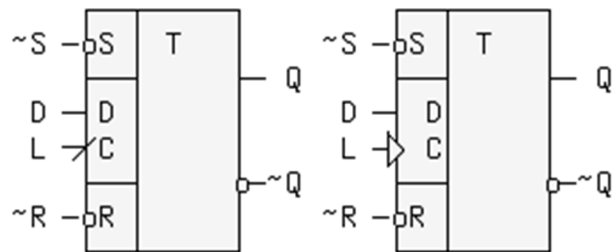


Рисунок 5.10 – Умовне позначення динамічного D-тригера

Часові діаграми (рис. 5.11) тригерів із динамічним входом істотно змінюються. Дія асинхронних входів така сама, як у D-тригері зі статичним керуванням, тому на часових діаграмах вони не вказані.

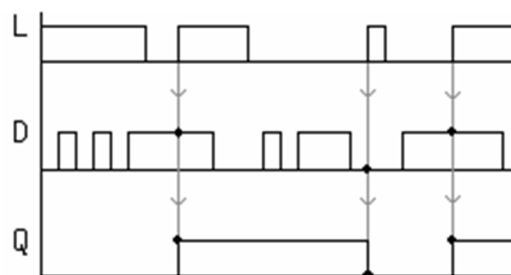


Рисунок 5.11 – Часові діаграми D-тригера

З діаграм наочно видно, що вихідне значення може змінитися тільки за умови позитивного фронту тактового сигналу (якщо на асинхронних входах пасивні значення).

5.1.5 Універсальний JK-тригер

JK-тригер має два інформаційні входи J і K , тактовий динамічний вхід, зазвичай інверсний, і два асинхронні входи установки і скидання.

Таблиця 5.3 – Таблиця станів JK-тригера рахунок за модулем

Поточний стан		Наступний стан		Назва режиму
\bar{S} \bar{R}	C J K Q_t	Q^{t+dt}	\bar{Q}^{t+dt}	
1 1	0, 1, \downarrow X X Q	Q	$\sim Q$	Збереження інформації
	\downarrow 0 0 Q	Q	$\sim Q$	Збереження інформації
	\downarrow 1 0 X	1	0	Установка в "1"
	\downarrow 0 1 X	0	1	Установка в "0"
	\downarrow 1 1 Q	$\sim Q$	Q	Рахунок по модулю 2
0 1	X X X X	1	0	Установка в "1"
1 0	X X X X	0	1	Установка в "0"
0 0	X X X X	1	1	Невизначений стан

JK-тригер
RS-тригер

Q і X – набувають будь-яких значень, але Q у межах одного рядка є незмінним. Запис інформації при пасивних рівнях сигналів скидання (\bar{R}) і установки (\bar{S}) здійснюється тільки в моменти переходу сигналу C з 1 в 0, за винятком тригера, який перемикається позитивним фронтом, тобто JK-тригери є непрозорими.

Рівняння JK-тригера з асинхронними входами \bar{R} і \bar{S} :

$$Q(t+dt) = S + \bar{R} \cdot (J \cdot \bar{Q}_t + \bar{K} \cdot Q_t). \quad (5.3)$$

Три рівнозначні умовні позначення JK-тригера з інверсним динамічним входом наведені на рисунку 5.12. Риса похилої «дивиться ліворуч – направо – згори – вниз», а стрілка повернена назовні.

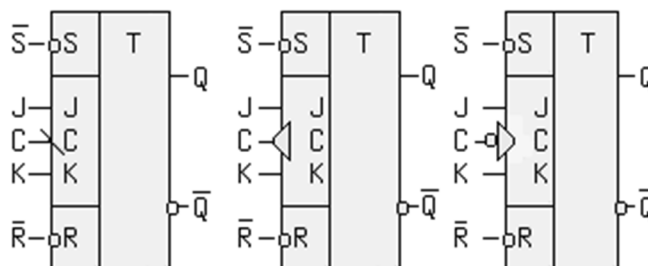


Рисунок 5.12 – Рівноправні умовні позначення JK-тригера

Універсальність JK-тригера виходить з аналізу таблиці 5.3. Друга, третя і четверта строчки таблиці станів ідентичні відповідним строчкам RS-тригера, якщо вхід J уподобати входу S , а вхід K – входу R . Відмінність полягає в тому, що комбінація $J = K = 1$ визначена і тригер у цьому режимі набуває дуже корисну властивість, при вступі кожного негативного фронту на вхід C , міняє значення сигналу на виході, як наведено на рисунку 5.13.

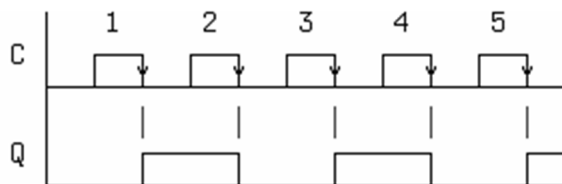


Рисунок 5.13 – Часові діаграми при $J = K = 1$

5.1.6 Т-тригер

Тригер із рахунковим входом або Т-тригер промисловістю не випускається, а реалізується за допомогою динамічного D- або JK-тригерів. Наприклад для JK-тригера аналіз часової діаграми (рис. 5.12) при $J = K = 1$ дозволяє зробити два важливі висновки. По-перше, період повторення вихідних імпульсів збільшився в два рази, що означає те, що тригер в цьому режимі ділить частоту вхідних імпульсів на два. По-друге, із приходом парного імпульсу вихідний сигнал дорівнює 0, а з приходом непарного дорівнює 1, тобто тригер є лічильником по модулю два.

5.2 Регістри

Послідовні схеми – це схеми з різними комбінаціями послідовного і паралельного способів запису і прочитування інформації. Виконуються на основі тригерів.

5.2.1 Паралельні та послідовні регістри

Регістри з паралельним записом називаються також регістрами пам'яті. У них можуть використовуватися як прозорі «клямки», так і тригери з динамічним керуванням. На рисунку 5.14 наведена схема восьми розрядного регістра пам'яті із загальним входом керування записом інформації та її умовне позначення. Високий рівень на вході C переписує інформацію з входу на вихід ($Q_i = D_i$), а низький рівень – запирає дані.

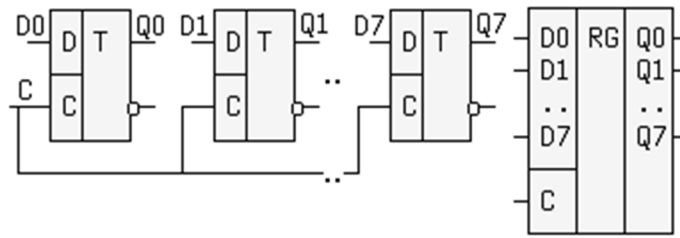


Рисунок 5.14 – Паралельний регістр

Послідовні регістри (рис. 5.15) або регістри зрушення виконуються на основі тригерів із динамічним синхровходом (справедливо для регістрів з одним тактувальним сигналом). У двотактних можна використовувати і прозорі регістри-«клямки».

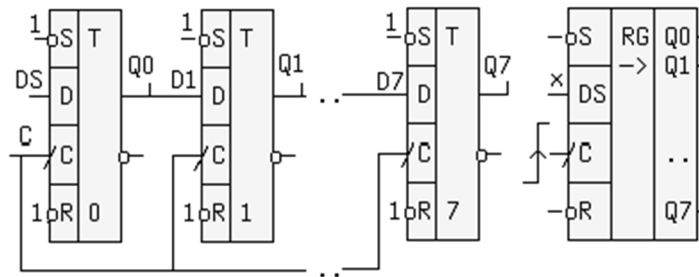


Рисунок 5.15 – Послідовний регістр

Практичні схеми регістрів доповнюються схемами, що підключаються до кожного тригера і мають вхід паралельного запису D_i , загальний вхід дозволу запису L і загальний асинхронний вхід скидання \bar{R} усіх тригерів. Ці схеми підключаються до нелучених входів \bar{R}_i , \bar{S}_i тригерів.

На рисунку 5.16 наведено також умовне позначення регістра зрушення виконаного за такою схемою. Вхід \bar{R} має найвищий пріоритет, якщо $\bar{R} = 0$, то $\bar{R}_i = 0$, а $\bar{S}_i = 1$ і всі тригери обнуляються, незалежно від сигналів L , D_i і C . Меншим пріоритетом володіють входи L і D_i . Якщо $\bar{R} = 1$, то при $L = 1$, інформація записується паралельно і $Q_i = D_i$ незалежно від сигналу C .

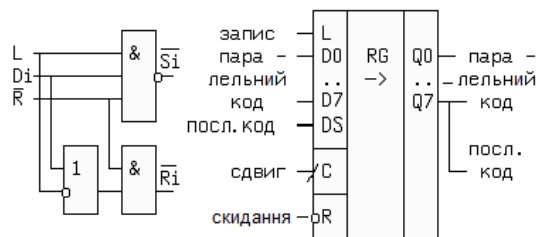


Рисунок 5.16 – Позначення регістра зрушення з входами паралельного запису

I, нарешті, якщо на входах $\sim R$ і L пасивні рівні, то $\sim R_i = \sim S_i = 1$, теж пасивний рівень і регістр зберігає інформацію або виробляє її зрушення. Одне із застосувань регістрів зрушення з паралельним завантаженням коду полягає в перетворенні паралельного формату даних у послідовний у передавальному пристрої, передачі цих даних після однопровідної лінії зв'язку (друга лінія має бути принаймні «землею» або екраном) і зворотного перетворення послідовної інформації в паралельну в приймальному пристрої. Така схема застосовується в комунікаційних портах ЕОМ, модемах та інших цифрових пристроях.

5.3 Лічильники

Лічильник – послідовна схема, що перетворює імпульси, що надходять на вхід, у код Q , відповідний їх кількості. Більшість лічильників забезпечена виходом перенесення CR . Для двійкового і двійково-десятькового коду, як втім і для інших систем числення, справедливі наступні співвідношення:

$$Q = (D + SUM(C)) \bmod M, \quad (5.4)$$

$$CR = \frac{D + SUM(C)}{M}. \quad (5.5)$$

де Q – код на виходах лічильника;

D – початкове значення, записане в лічильник;

$SUM(C)$ – сума імпульсів, що надійшли на вхід у процесі рахунку;

M – модуль рахунку або кількість різних станів лічильника (кількість імпульсів, що надійшли на рахунковий вхід, після яких лічильник повертається в початковий стан);

CR – кількість імпульсів перенесення, що виникають на однойменному виході у разі переповнювання лічильника;

\bmod – операція знаходження залишку під час ділення на M ;

$/$ – операція цілочисельного ділення.

Переповнюванням називається перехід із максимального значення в мінімальне або навпаки, при вступі чергового імпульсу. Якщо $D = 0$ і $SUM(C) < M$, то очевидно, що $Q = SUM(C)$ і $CR = 0$. З приходом кожного M -ного імпульсу лічильник повертається в початковий стан. Наприклад: $D = 17$, $SUM(C) = 9$, $M = 8$, тоді $Q = 26 \bmod 8 = 2$, а $CR = 3$.

Лічильники виконуються на тригерах із рахунковим входом (Т-тригерах). За способом рахунку лічильники можуть бути підсумовувальні, віднімальні та реверсивні, тобто рахунки, що змінюють напрям. За способом перемикання тригерів лічильники поділяються на асинхронні та синхронні. В асинхронних лічильниках тригери перемикаються послідовно (асинхронно) від розряду до розряду, а в синхронних одночасно.

5.3.1 Асинхронний лічильник із послідовним перенесенням

Як приклад розглянемо чотирирозрядний лічильник (рис. 5.17). Чотири двійкові розряди лічильника забезпечують $M = 16$ станів. Нижче наведена схема й умовне позначення такого лічильника, виконаного на JK-тригерах з інверсними динамічними входами.

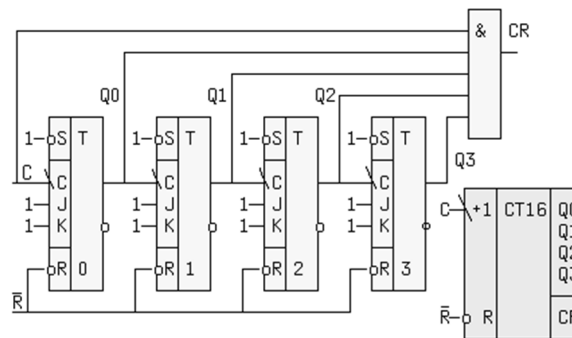


Рисунок 5.17 – Асинхронний лічильник

За правилом 2 сигнали перенесень необхідно знімати з прямих виходів тригерів, які перемикаються послідовно один за одним, тобто асинхронно. Тригери поставлені в режим рахунку ($J = K = 1$). Лічильник доповнений схемою формування прискореного перенесення CR (Carry), вихід якого можна підключити до рахункового входу C наступного такого самого лічильника. Входи \bar{R} усіх тригерів об'єднані, а на входи \bar{S} подана «лог. 1», що дозволяє «скидати» лічильник сигналом $\bar{R} = 0$. Рахунковий вхід підсумовувального лічильника позначається «+1». Ідеальні часові діаграми схеми ($t_{зд.р.тригера} = 0$) побудовані на JK-тригерах (рис. 5.18).

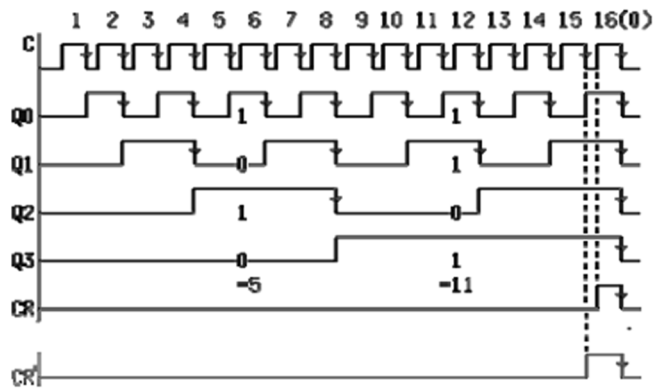


Рисунок 5.18 – Часові діаграми компонентів лічильника

5.3.2 Лічильник-таймер

Лічильник-таймер слугує для формування відрізків часів заданої тривалості. Таймер може виконуватися як на віднімальних так і на синхронних підсумовувальних лічильниках, із синхронним завантаженням початкового коду. Загальним для цих схем є завантаження (перезавантаження) початкового коду у момент переповнювання лічильника. При цьому інтервал часу відлічується від активного фронту першого рахункового імпульсу до заднього фронту сигналу перенесення (рис. 5.19).

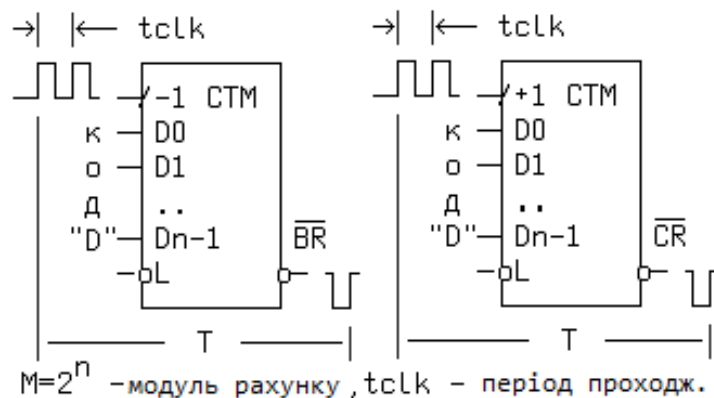


Рисунок 5.19 – Формування інтервалу заданої тривалості

На рисунку 5.20 послідовно включено шість лічильників із модулем 10 (двійково-десяткові). Інформаційні виходи Q_i кожного каскаду через перетворювач *BCD* коду підключені до семисегментного індикатора. Загалом цей пристрій може вирішувати три задачі: 1) рахувати кількість імпульсів; 2) вимірювати їхню частоту дотримання; 3) вимірювати їхню тривалість.

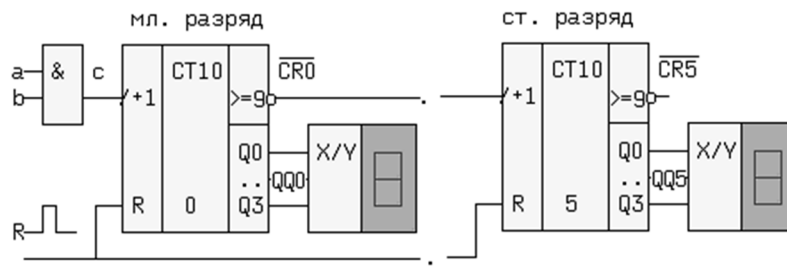


Рисунок 5.20 – Вимірювальна схема

Перед будь-якими вимірами необхідно очистити лічильники, подавши на вхід R імпульс скидання.

КОНТРОЛЬНІ ПИТАННЯ

1. Визначте поняття «тригер».
2. Поясніть сутність асинхронного RS-тригера.
3. Наведіть схему RS-тригера з прямими та інверсними входами.
4. Наведіть схему синхронного RS-тригера.
5. Наведіть схему статичного D-тригера.
6. Наведіть схему умовного позначення динамічного D-тригера.
7. Наведіть схему умовного позначення JK-тригера.
8. Наведіть схему паралельного регістра.
9. Наведіть схему послідовного регістра.
10. Визначте поняття «лічильник».
11. Наведіть схему асинхронного лічильника.
12. Наведіть схему вимірювальної схеми.

6 ЦАП І АЦП

Цифро-аналогові перетворювачі (далі – ЦАП) чисельні дані перетворюють в аналоговий сигнал, частіше в напругу або в струм і слугують для зв'язку цифрових і вихідних пристроїв. Аналого-цифрові перетворювачі (далі – АЦП) здійснюють зворотне перетворення та є проміжними ланками між датчиками сигналів і цифровими схемами їх обробки.

6.1 ЦАП із матрицею резисторів R-2R

У ЦАП використовується метод підсумовування струмів, пропорційних ваговим коефіцієнтам двійкових розрядів. До входу матриці (рис. 6.1) підключається прецизійне джерело опорної напруги U_0 зі струмом споживання

$$I_{ex} = I_0 \cdot 2^n, \quad (6.1)$$

де n – число ланок матриці (розрядів ЦАП).

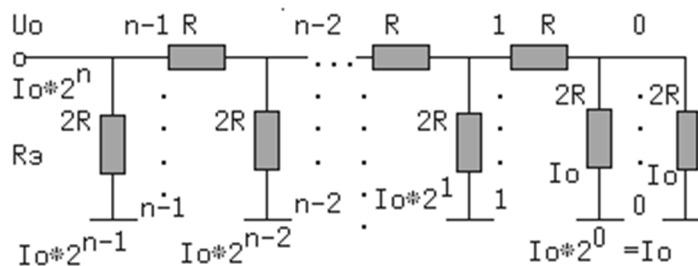


Рисунок 6.1 – Матриця резисторів R-2R

Еквівалентний опір ланцюга праворуч від «перерізу 0» дорівнює $R_{90} = 2R$. Опір ланцюга праворуч від «перерізу 1» дорівнює $R_{91} = R + 2R \parallel R_{90} = 2R$. Значком \parallel позначено паралельне з'єднання двох опорів. Міркуючи у такий спосіб знайдемо, що $R_{9n-1} = R + 2R \parallel R_{9n-2} = 2R$ і повний опір ланцюга з боку входу, на який надходить напруга U_0 , дорівнює $R_9 = 2R \parallel R_{9n-1} = R$, тобто дорівнює номіналу R незалежно від числа ланок матриці. Тепер можна знайти величину струму

$$I_0 \cdot 2^n = \frac{U_0}{R}. \quad (6.2)$$

Неважко підрахувати, що струм у вузлі $n-1$ ділиться навпіл, одна половина відгалужується в опір $2R$, а інша в опір $R_{\text{en-1}}$ теж дорівнює $2R$. Половина потрапляє у вузол $n-2$ і також ділиться навпіл, що продовжується і надалі. Отже, величина струму в кожній «гілці» дорівнює $I_0 \cdot 2_i$, тобто пропорційна ваговому коефіцієнту 2_i i -го розряду. Підсумовування струмів здійснюється за допомогою операційного підсилювача (далі – ОП), включеного за схемою суматора (рис. 6.2). Частина схеми, зліва від ОП, випускається промислово у вигляді мікросхем.

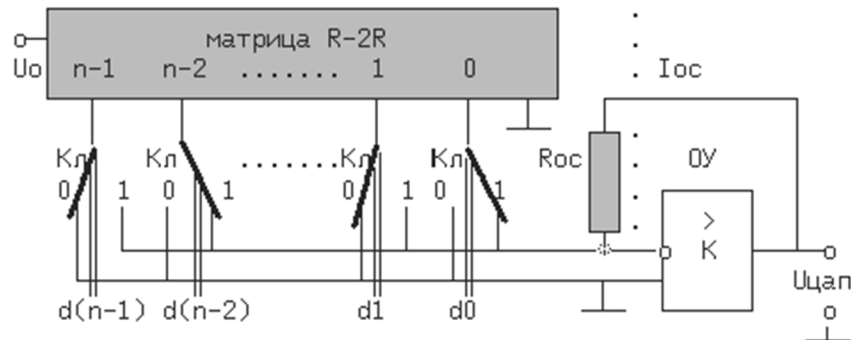


Рисунок 6.2 – ЦАП із матрицею R-2R

Електронні ключі K_l керуються вхідними сигналами d_i цифрового коду. Ліве положення ключа на рисунку еквівалентно нульовому значенню i -го розряду, а праве – одиничному.

Формула напруги на виході $U_{\text{ЦАП}}$ ЦАП має вигляд

$$U_{\text{ЦАП}} = -\frac{U_0}{2^n} \sum_{i=0}^{n-1} d_i \cdot 2^i = -\frac{U_0 \cdot D}{2^n}, \quad (6.3)$$

де $D = \sum (2 \cdot d_i)$ – десятковий еквівалент цифрового коду на входах ЦАП.

Нехай число розрядів $n = 10$ і $U_0 = -10,24$ В, тоді $U_{\text{ЦАП}} = (10,24/1024) \cdot D$ і міститься в межах (0; 0,01; 0,02 ... 10,22; 10,23) В.

На рисунку 6.3 наведено застосування уніполярного ЦАП для формування пилкоподібної напруги.

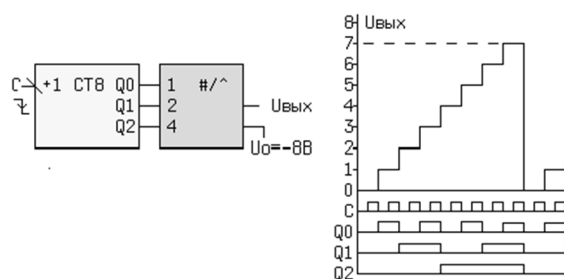


Рисунок 6.3 – Приклад використання ЦАП

6.2 АЦП порозрядного врівноваження

Метод аналогічний до зважування вантажу. У старший розряд регістра записується 1 (на ваги кладеться найбільша гиря). Якщо вхідна напруга більше або дорівнює напрузі відповідного цієї одиниці (вантаж важчий за гирю), одиниця в старшому розряді зберігається (гиря залишається на вагах), якщо навпаки – одиниця замінюється нулем (гиря знімається). Потім одиниця записується в передостанній розряд (ставиться наступна гиря) і процес врівноваження повторюється. Кількість наближень дорівнює числу розрядів перетворювача, а *алгоритм* урівноваження дістав назву *послідовних наближень*.

Нехай число розрядів АЦП $n=10$ (рис. 6.4). АЦП починає цикл перетворення з приходом позитивного імпульсу на вхід R . Високим рівнем цього сигналу регістр RG1 обнуляється, а перехід сигналу R до нуля запускає внутрішній генератор і схему керування.

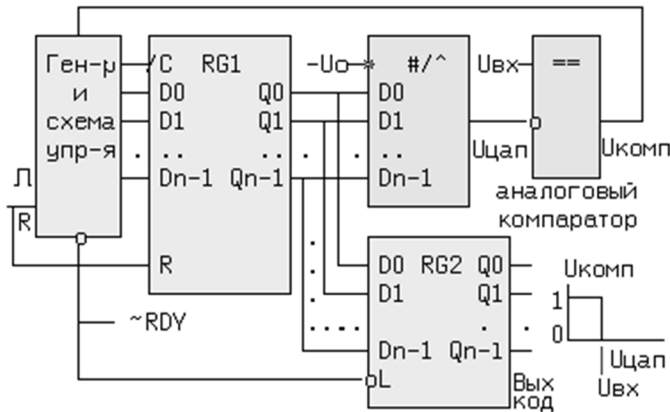


Рисунок 6.4 – АЦП послідовних наближень

У момент t_0 у старший розряд регістра RG1 записується «лог. 1». На виходах регістра RG1 з'являється код $10\dots00(BIN) = 2^{n-1} = 512$. ЦАП генерує напругу $U_{ЦАП(n-1)} = U_0 \cdot 2^{n-1} / 2^n = U_0 / 2$. Аналоговий компаратор порівнює напругу, і якщо $U_{вх} \geq U_{ЦАП(n-1)}$, то одиниця в старшому розряді зберігається, якщо $U_{вх} < U_{ЦАП(n-1)}$, у старший розряд записується нуль. У цей момент код на виходах RG1 дорівнює $Q_{n-1}, 0, 0, \dots, 0$.

Описаний процес виробляється загалом n -разів. У кінці циклу перетворення схема керування виробляє імпульс готовності \overline{RDY} , який записує отриманий код у вихідний регістр RG2. Цей самий імпульс виводиться назовні, для сповіщення. Час перетворення $t_{перетвор} = t_{clk} \cdot n$, де $t_{clk} = t(i+1) - t_i$ період

повторення тактових імпульсів внутрішнього генератора. Часові діаграми й умовне позначення АЦП наведені на рисунку 6.5.

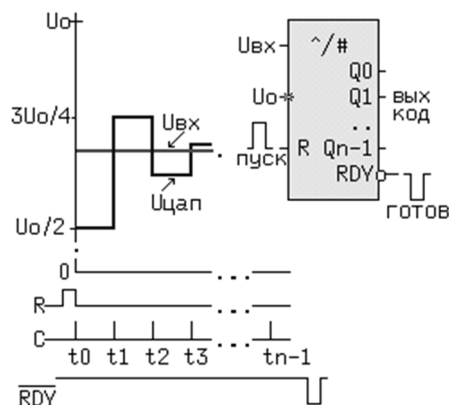


Рисунок 6.5 – Часові діаграми й умовне позначення АЦП

За цим принципом дії випускаються перетворювачі. Залежність прямого двійкового коду D від вхідної напруги виходить шляхом рішення формули ЦАП стосовно двійкового коду:

$$D = \left\lfloor \frac{U_{вх} \cdot 2^n}{U_0} \right\rfloor, \quad (6.4)$$

де D – десятковий еквівалент коду на вході АЦП.

6.3 АЦП паралельного типу

У такому АЦП весь діапазон вхідної напруги розбивається на $2n$ інтервалів (рис. 6.6). Кожному інтервалу відповідає опорна напруга $U_0(i)$, що знімається з дільника напруги, і свій аналоговий компаратор, що порівнює $U_{вх}$ з $U_0(i)$.

Будь-якій вхідній напрузі в діапазоні $(0 \dots |U_0|) \cdot V$ відповідатиме такий i -й компаратор, вхідна напруга на якому буде більше або дорівнювати опорному $U_0(i)$.

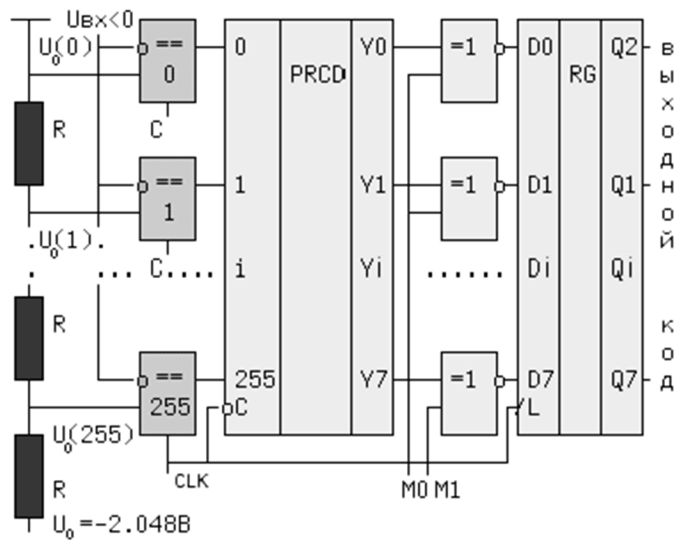


Рисунок 6.6 – АЦП паралельного типу

КОНТРОЛЬНІ ПИТАННЯ:

1. Визначте поняття «цифро-аналогові перетворювачі» та «аналого-цифрові перетворювачі».
2. Наведіть схему ЦАП з матрицею резисторів R-2R.
3. Наведіть схему АЦП порозрядного врівноваження.
4. Наведіть схему АЦП паралельного типу.

7 ЗАПАМ'ЯТОВУВАЛЬНІ ПРИСТРОЇ (ПАМ'ЯТЬ)

Пам'ять може бути внутрішньою і зовнішньою. Зовнішньою називають пам'ять на магнітних, оптичних дисках, стрічках тощо. Внутрішня пам'ять виконується, зазвичай, на мікросхемах. Внутрішня або основна пам'ять може бути двох типів: оперативний запам'ятовувальний пристрій (далі – ОЗП), або ЗП із довільною вибіркою (далі – ЗПДВ) і постійний ЗП (далі – ПЗП). ОЗП, крім того, позначається – (RAM, Random Access Memory), а ПЗП – (Read Only Memory). В ОЗП коди відповідно до вирішуваних завдань постійно змінюються і повністю зникають при виключенні живлення. У ПЗП зберігаються стандартні програми, що керують роботою ЕОМ, константи, таблиці символів та інша інформація, яка зберігається і при виключенні комп'ютера, тобто ПЗП є незалежною пам'яттю. ОЗП підрозділяються на статичну пам'ять (SRAM), динамічну (DRAM), регістрову (RG). ПЗП можуть бути: масочними – запрограмованими на заводі виробнику (ROM), одноразово-програмованими користувачем ППЗП (PROM або OTP), багаторазово-програмованими (репрограмованими) користувачем РПЗП з ультрафіолетовим стиранням (EPROM або СПЗП) або з електричним стиранням (EEPROM (E2 PROM) або ЕСПЗП, Flash). Широко поширені також програмовані логічні інтегральні схеми – ПЛІС (CPLD, FPGA тощо) із великим вибором логічних елементів і пристроїв на одному кристалі.

Властивості ОЗП і ПЗП незалежні – ОЗП (NonVolatile SRAM або NVSRAM). Активно пробивають дорогу ще два типи незалежної пам'яті, особливості, що мають і ОЗП і ПЗП. Це фероелектрична пам'ять – FRAM і магніторезистивна пам'ять – MRAM.

У стадії розроблення перебуває незалежна пам'ять на аморфних напівпровідниках – OUM (Ovonic Unified Memory). Число циклів стирання/запису у неї понад 10 трлн., що у декілька порядків більше, ніж у флеш-пам'яті.

Залежно від типу ЗП елементом пам'яті (далі – ЕП) може бути: тригер, мініатюрний конденсатор, КМОП (CMOS) транзистор із додатковим «плаваючим затвором», плавка перемичка (чи її відсутність). Упорядкований набір ЕП утворює комірку пам'яті (далі – КП). Кількість елементів пам'яті в осередку (число розрядів) зазвичай кратне 2^n (1, 4, 8, 16, 32, 64...), до того ж величини вище восьми досягаються зазвичай шляхом угруповання мікросхем із меншою кількістю ЕП. Кількість ЕП у КП іноді називається довжиною слова. Головними характеристиками мікросхем пам'яті є: інформаційна місткість, швидкодія та енергоспоживання.

Місткість ЗП (рис. 7.1) зазвичай виражається в одиницях, кратних числу $2^{10} = 1024 = 1\text{К}$ (не плутати з $1\text{К} = 1000$). Для довжини слова, що дорівнює біту (одному двійковому розряду) або байту (набору з восьми біт), ця одиниця називається *кілобіт* або *кілобайт* і позначається Кб або КВ.

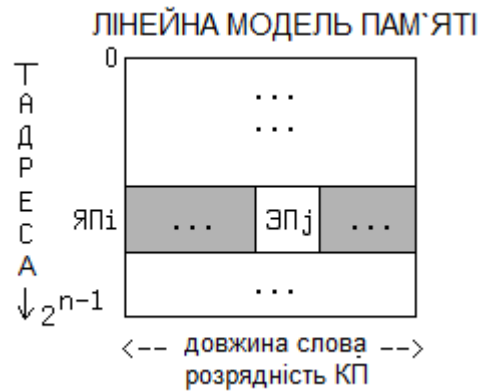


Рисунок 7.1 – Місткість пам'яті

КОНТРОЛЬНІ ПИТАННЯ

1. Визначте поняття «оперативний запам'ятовуючий пристрій».
2. Визначте поняття «постійний ЗП».
3. Визначте поняття «програмовані логічні інтегральні схеми».
4. Визначте поняття «довжина слова».

8 ЦИФРОВІ СИСТЕМИ КЕРУВАННЯ З МІКРОКОНТРОЛЕРАМИ

Мікроконтролери (далі – МК) широко поширені під час проектування різних логічних пристроїв і засобів цифрової автоматики. Головним засобом проектування систем на їх базі є схеми алгоритмів. Будь-яка схема алгоритму будується за усною або письмовою постановкою завдання, а потім перетворюється в програму, що складається з набору команд використовуваного мікропроцесора. Схема алгоритму є зручним способом визначення заданої послідовності операцій. Вона складається з блоків, пов'язаних прямими лініями. У середині блоків вказуються виконувані операції, а лінії зв'язку між блоками визначають шлях від однієї операції до наступної. У прямокутних блоках вказують виконувані операції. У ромбоподібних блоках визначаються умови, при яких приймаються рішення про переходи.

Очевидно, що будь-який алгоритм реалізують програмними засобами, які і приводять у дію цифровий пристрій керування.

Опис будь-якої технологічної системи відрізняється за об'ємом. Складання опису зазвичай потребує багато часу й уміння виокремлювати істотні моменти від неістотних. Внесення змін до зв'язного опису без використання сучасних МК стає практично неможливим через його об'єм і складності існуючих в ньому логічних зв'язків.

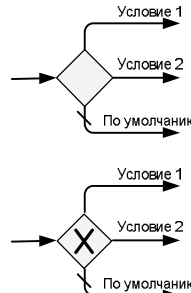
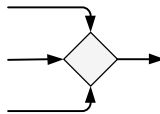
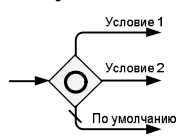
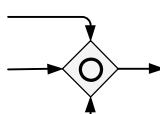
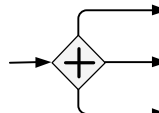
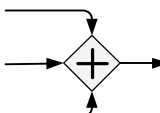
Тому сучасні методи опису складних систем практично повністю орієнтовані на використання інструментальних засобів у вигляді пакетів прикладних програм, що функціонують за допомогою МК або комп'ютерів. При цьому одним із головних допущень є припущення про те, що будь-яка система складається з сукупності компонентів (елементів, частин, підсистем, об'єктів), які можуть бути унікально ідентифіковані й які можна адекватно представити в пам'яті обчислювальної машини, щоб за її допомогою забезпечити аналіз, обробку та видачу інформації у формі, зручній для ухвалення рішень. Графічне зображення алгоритму завдання керування під час моделювання МК, представляють *діями* (activity) МК, які можна розглядати у вигляді трьох елементарних типів: *циклічна дія* (loop) – ця дія, яка виконується в циклі. У параметрах цієї дії можна вказати, який цикл мається на увазі – з перед- або постумовою, визначити цю умову і вказати деякі додаткові властивості циклу; *множинна дія* (multiple instance) – це циклічна дія, яка виконує в циклі цілий набір однотипних завдань. Текстовими параметрами можна задати умову циклу, кількість однотипних завдань, а також послідовний або паралельний порядок їх виконання; *відкат* (compensation) – ця дія, яка викликається у разі відміни завдання.

Ще одним типом дії є *підпроцес*. Він дозволяє розбити складні процеси на дрібніші. Допускаються *згорнуті* й *розгорнуті* підпроцеси. Так само як і дії, підпроцеси можуть бути циклічними, множинними і з відкатом. Можливий також тип довільного підпроцесу. Він означає, що дії та інші підпроцеси, що входять до складу певного ТО, виконуються в довільному порядку.

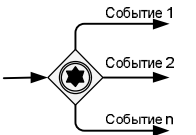
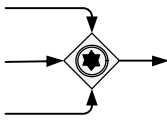
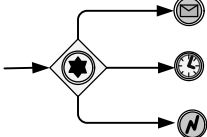
Шлюзи і порти (з'єднання) використовуються для контролю розбіжності та сходження послідовного потоку, яке може означати галуження, роздвоєння, злиття та з'єднання маршрутів дій або підпроцесів. Внутрішні маркери усередині графічного зображення шлюзу/порту вказують на тип контролю керування процесом.

Графічне зображення різних варіантів з'єднань та їх опис представлені в таблиці 8.1.

Таблиця 8.1 – Приклади графічного зображення шлюзів і портів

Тип з'єднання	Шлюзи	Порти	Опис
1	2	3	4
Засноване на даних	<p>Альтернативне галуження за умовами</p> 	<p>Альтернативне з'єднання</p> 	<p>Для альтернативного галуження за умовами пропонує два варіанти нотації – звичайний ромб і ромб із хрестиком усередині. Перший варіант зручний, якщо ніяких інших типів з'єднань у сценарії немає, другий – якщо на діаграмі є інші варіанти з'єднань. У цьому разі ромб із хрестиком використовується, щоб різні ромби можна було легко відрізнити один від одного. Альтернативне з'єднання означає об'єднання різних гілок процесу відповідно до логічного оператора OR</p>
	<p>Паралельне галуження з умовою</p> 	<p>Паралельне з'єднання потоків</p> 	<p>Паралельне галуження з умовою забезпечує галуження потоку керування по усіх гілках, логічні умови яких виявилися виконані до моменту перевірки. Порт паралельного з'єднання з умовою чекає все ті потоки, які були до цього запущені, а не взагалі всі потоки, які спрямовані до цього порту</p>
Галуження та об'єднання потоків керування	<p>Паралельне галуження потоку</p> 	<p>Паралельне з'єднання потоків</p> 	<p>Цей тип з'єднання забезпечує розпаралелювання та синхронізацію паралельних потоків керування (виконання логічної операції AND)</p>

Продовження таблиці 8.1

1	2	3	4
Засноване на подіях	<p>Розгалужувач потоку, що налаштовується</p> 	<p>З'єднувач потоків, що налаштовується</p> 	<p>Цей тип з'єднання забезпечує складнішу семантику галуження потоків керування. Тому він повинен обов'язково супроводжуватися деяким вираженням, що точно визначає семантику з'єднання. Наприклад, можна визначити такий порт, що сполучає три паралельні потоки, за умовою, що він «пропускає» виконання процесу далі, якщо дочекався будь-яких двох із трьох</p>
	<p>Логічний перемикач за подіями</p> 		<p>Цей тип з'єднання перемикає потік керування залежно від отримання тієї або іншої події. Можна вибрати тільки один з альтернативних маршрутів. Самі події позначаються на початку відповідної гілки. Як порт цей з'єднувач не використовується</p>

Подія (event) – це деяка зміна стану системи, що виникла під час виконання процесу. Події впливають на перебіг процесу і зазвичай мають передумову (тригер) або постумову (дія або результат). Подіями можуть бути ініціація/завершення процесу, прийом/надсилання повідомлення, завершення будь-якої дії або підпроцесу тощо. Події здатні впливати на порядок виконання процесу, активувати й переривати ті або інші його дії. Зручним математичним описом моделі переходів станів для МК є кінцевий автомат. Кінцеві автомати моделюють поведінку, при якій реакції на майбутні події залежать від попередніх подій. *Кінцевий автомат* – це математична абстракція, що дає змогу описувати траєкторію зміни стану об'єкта залежно від його поточного стану і вхідних даних, за умови що загальна можлива кількість станів кінцева (табл. 8.2). Відомі різні варіанти завдання кінцевого автомата. Наприклад, кінцевий автомат може бути заданий за допомогою наступних змінних величин:

$$\Sigma = \langle X, Y, Q, \mu, \lambda \rangle, \quad (8.1)$$

де X – кінцева безліч допустимих вхідних символів автомата;

Y – кінцева безліч допустимих вихідних символів автомата;

Q – кінцева безліч станів автомата;

μ – функція переходів автомата, що задає відображення безлічі $Q \times X$ у множину Q




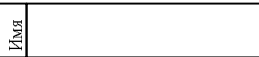


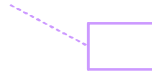


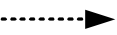

$$\mu: Q \times X \rightarrow Q; \quad (8.2)$$

λ – функція виходу автомата, що задає відображення безлічі $Q \times X$ у множину Y

$$\lambda: Q \times X \rightarrow Y. \quad (8.3)$$

Автомат починає роботу в стані q_0 , прочитуючи по одному символу вхідного рядка. Лічений символ переводить автомат у новий стан із Q відповідно до функції переходів. Якщо після закінчення прочитування ланцюжка вхідних символів автомат опиняється в одному з допустимих станів, то цей ланцюжок обробляється автоматом. Інакше – відкидається. Можна стверджувати, що кінцевим автоматом є граф станів і переходів, що описує, як цифрова система реагує на отримання подій.

Таблиця 8.2 – Базові поняття моделювання

Об'єкти	Зв'язки	Артефакти	Підсистеми
Шлюзи/порти (з'єднання) 	Послідовний перехід 	Об'єкти даних 	Зовнішня підсистема 
Дії 	Потік повідомлень 	Коментар 	Внутрішня підсистема 
Події 	Асоціація 	Групи дій 	

Отже, кінцевий автомат моделі переходів станів складається з такого: *подій*, на які він реагує; *станів*, в яких автомат перебуває між подіями; *переходів між станами* при реагуванні на події; *дій*, що виконуються в процесі переходів; *змінних*, які містять значення, необхідні для виконання дій.

8.1 Застосування програмованих пристроїв у системах керування

Структура мікропроцесорної системи керування (далі – МПК), що наведена на рисунку 8.1, відбиває магістрально-модульний принцип організації мікропроцесорних пристроїв і систем. Мікропроцесор у МПК – програмно керований пристрій, що безпосередньо здійснює процес обробки цифрової

інформації і керування ним, побудований на одній або декількох великих інтегральних схемах (далі – ВІС).

Окремі блоки є функціонально закінченими модулями зі своїми вбудованими схемами керування, виконаними у вигляді одного або декількох кристалів ВІС. Більшість ВІС застосовуються під час побудови різних засобів обробки інформації.

Міжмодульні зв'язки й обмін інформацією між модулями здійснюються за допомогою колективних шин (магістралей), до яких мають доступ усі головні модулі системи. У кожен цей момент часу можливий обмін інформацією тільки між двома модулями системи.

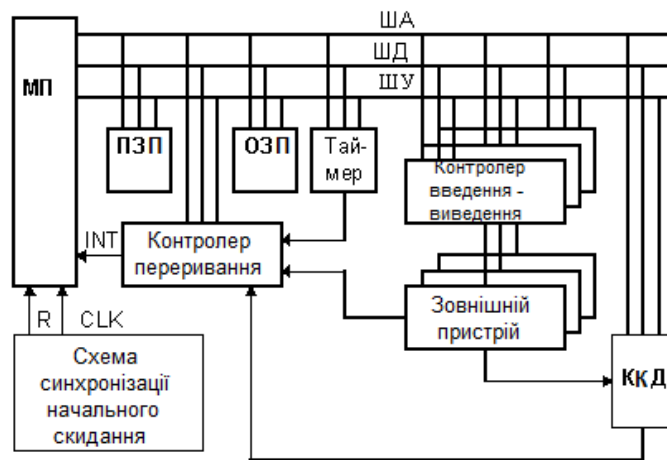


Рисунок 8.1 – Узагальнена структура МПК

Типова структура системи керування на базі мікроконтролера (далі – МК) складається з об'єкту керування, МК та апаратури для їх взаємодії (рис. 8.2).



Рисунок 8.2 – Узагальнена структура МК системи керування

Мікроконтролер шляхом періодичного опитування інформаційних слів (далі – ІС) генерує відповідно до алгоритму керування послідовність керувальних слів (далі – КС). Інформаційні слова формуються з сигналів стану об'єкта (далі – СС), що знімаються з датчиків об'єкта керування і прапорів. Вхідні сигнали на об'єкт керування та вихідні з МК можуть зажадати проміжного перетворення за допомогою АЦП і ЦАП або перетворень на схемах формувачів (далі – ФС), які також використовуються для формування сигналів транзисторно-транзисторної логіки (далі – ТТЛ). У ТТЛ реалізуються логічні дії (І, АБО) і посилення вихідного сигналу, а сам ТТЛ-елемент об'єднує властивості діода і транзистора, забезпечуючи велику швидкодію та зниження споживаної потужності мікросхем.

МК із певною періодичністю через свої вихідні порти посилає керувальні слова (далі – КС), або дії, частина яких як двійкові коди надходять на ФС (тип реле, оптрони, підсилювачі потужності тощо), а потім на виконавчі механізми і пристрої індикації, інша частина КС через ЦАП впливає на виконавчі механізми аналогового типу.

У реєстрі прапорів фіксуються ознаки як об'єкта керування, так і процесу роботи контролера для взаємної синхронізації повільних процесів в об'єкті керування і швидких процесів у контролері, наприклад, сигналів ГОТОВНІСТЬ/ОЧІКУВАННЯ; ЗАПИТ ПЕРЕРИВАННЯ / ПІДТВЕРДЖЕННЯ ПЕРЕРИВАННЯ та інших під час взаємодії контролера і об'єкта.

Системи, що забезпечують прийнятну роботу у разі зміни статистичних характеристик вхідних дій у широких межах, відрізняються необхідною робастністю (robust), тобто «міцні, сильні».

Для побудови робастих систем потребується мінімум апріорних відомостей про вхідні дії. Зазвичай ці відомості обмежуються встановленням максимальних або середньоквадратичних значень самих дій та їх перших похідних (швидкостей, прискорень тощо). Міні-ЕОМ найбільш прийнятні для реалізації таких систем.

Міні-ЕОМ – мала обчислювальна машина, що широко застосовується через малі габарити, низьку вартість, порівняно високу продуктивність. Довжина слова в міні-ЕОМ також мала і становить від 8 до 18 розрядів, зазвичай випадків – 16 розрядів.

Мікро-ЕОМ, що складається з мікропроцесора, напівпровідникової пам'яті, засобів зв'язку з периферійними пристроями зазвичай має пульт керування і джерело живлення, об'єднаних загальною несучою конструкцією.

Керувальна мікро-ЕОМ, яка використовує дані (інформацію) про процес, виробляє вихідні сигнали, що керують роботою об'єктів через виконавчі елементи, якими оснащується керований ТО (рис. 8.3).

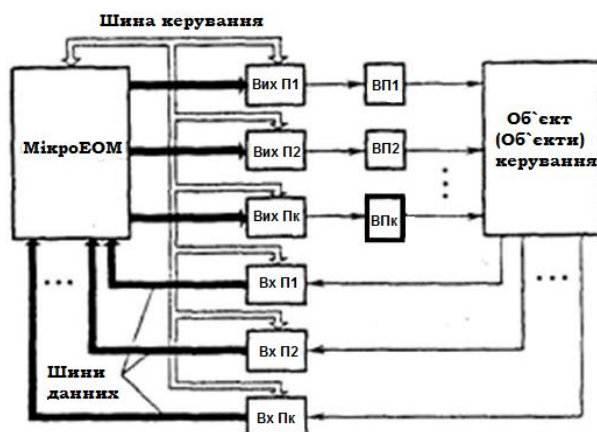


Рисунок 8.3 – Узагальнена структура системи керування з мікро-ЕОМ

Убудована керувальна мікро-ЕОМ, позбавлена індивідуальних органів керування, конструктивно зазвичай вводиться до складу апаратури керованого об'єкта.

8.2 Програмовані логічні контролери

В архітектурі цифрових систем керування контролери займають місце між рівнем датчиків і виконавчих механізмів і системами верхнього рівня керування процесом. Головна функція контролерів в системі – збирання, обробка і передача на верхній рівень первинної інформації, а також вироблення керувальних дій, згідно із запрограмованими алгоритмами керування та передача цих дій на виконавчі механізми.

Більшість сучасних контролерів виготовляються за блоковим принципом. Кожен логічний модуль фізично є окремим блоком, який встановлюється або в монтажний кошик, або на єдину монтажну шину. Комутація між модулями здійснюється через єдиний монтажний крос.

Такий конструктив дає змогу широко варіювати кількість використовуваних модулів і оптимально підлаштовувати фізичну архітектуру контролера до вирішуваного завдання. Крім того, така побудова зручна в обслуговуванні, модернізації та ремонті. За необхідності замінюються тільки окремі модулі без зміни архітектури всієї системи.

Базовими функціональними елементами контролерів є:

- корпус;
- джерело живлення;
- процесорний модуль;
- модулі вводу-виводу;
- модулі зв'язку та інтерфейсів;
- спеціалізовані модулі.

Джерело живлення повинне забезпечувати безперервність і надійність роботи всіх вузлів контролера. Особлива увага приділяється наявності резервного джерела живлення (зазвичай акумуляторній батареї), яке дозволяє зберігати інформацію при відключенні зовнішнього електроживлення.

Модуль процесора залежно від використовуваної елементної бази може бути 8-, 16 - і 32-розрядним. Об'єм оперативної пам'яті істотно розрізняється в різних моделях контролерів: від десятків кілобайт до десятків мегабайт. За логічною побудовою модуль процесора контролера аналогічний до системного блоку персонального комп'ютера, де замість дискових накопичувачів у контролерах використовуються перепрограмовані ПЗП (далі – ППЗП) і flash-пам'ять. У деяких моделях контролерів flash-пам'ять відсутня, в інших – може досягати десятків і сотень мегабайт.

У модулі процесора вбудований також годинник реального часу (RTC). Модулі вводу-виводу призначені для перетворення вхідних аналогових і дискретних сигналів у цифрову форму та видачі керувальної дії у вигляді аналогового або дискретного сигналу. Модулі аналогового вводу призначені для введення *уніфікованих сигналів* струму (0 ... 5 мА, 0(4) ... 20 мА) і напруги (0 ... 10 В, ± 10 В). Є спеціалізовані модулі аналогового вводу, призначені для безпосереднього підключення різних датчиків (наприклад термопар, термоопорів). Модулі аналогового виводу перетворюють цифровий сигнал в уніфікований сигнал струму або напруги. Модулі дискретного вводу-виводу зазвичай працюють із низькорівневими дискретними сигналами (24 В постійного струму). Деякі моделі контролерів мають у розпорядженні модулі дискретного вводу високорівневих сигналів постійного або змінного струму (до 250 В) і модулі дискретного виводу, організованих з використанням тиристорів, симісторів (до 250 В, 300 ... 500 мА) і сильнотрумними реле (250 В, 2 А).

Модулі зв'язку й інтерфейсів забезпечують зв'язок контролерів із верхнім рівнем, а також між собою. У практиці побудови АСУ ТП використовуються різні інтерфейси і протоколи передачі даних за допомогою мережі: послідовні інтерфейси: RS – 232, 422, 485, ІРПС; мережеві протоколи: Ethernet, Profibus, CAN, Modbus та ін.

Усі сучасні програмовані логічні контролери (далі – ПЛК) мають розвинені програмні засоби. Незважаючи на існування міжнародного стандарту на мови програмування програмованих логічних контролерів ІЕС 61131-3 багато виробників забезпечують свої контролери технологічними мовами власного виробництва. Технологічні мови програмування дозволяють проводити опитування входів та ініціалізацію виходів, обробляти арифметичні

й логічні інструкції, керувати таймерами-лічильниками, здійснювати зв'язок з іншими ПЛК і комп'ютером.

Уведення програми в пам'ять контролера здійснюється за допомогою спеціальних програматорів або через інтерфейс комп'ютера. Майже кожен виробник разом із контролерами поставляє пакет програм для створення та налагодження контролерного ПЗ на комп'ютері. Поставляються також різні симулятори і спеціалізовані редактори, зокрема графічні. Після відладки програм контролери можуть зберігати їх у незалежних ПЗП, з яких програма перевантажується в ОЗП після включення живлення або ініціалізації контролера.

Багато сучасних контролерів комплектуються програмованими терміналами для відображення виконуваного процесу, що дозволяє організувати зручне місце оператора, не використовуючи персональні комп'ютери.

До останнього часу роль контролерів у ЦПК ТП переважно виконували програмовані логічні контролери – ПЛК (PLC – Programmable Logic Controller) зарубіжного і вітчизняного виробництва найпопулярніші ПЛК таких виробників, як Allen-Braidly, Siemens, АВВ, Modicon, і такі як «Мікрол», «Реміконт», «Мікродат», «Ємікон». У зв'язку з бурхливим зростанням виробництва мініатюрних комп'ютерів РС-сумісних останні все частіше стали використовувати як контролери, до того ж ця тенденція безпосередньо пов'язана з концепцією ОМАС (Open Modular Architecture Controls) – відкритої модульної архітектури контролерів.

РС-сумісні контролери дістали назву SofPLC. Ця назва свідчить про те, що більшість функцій звичайних PLC, які вирішувалися на апаратному рівні, у цих контролерах можуть вирішуватися за допомогою програмного забезпечення.

8.3 Програмне забезпечення

Програмне забезпечення ПЛК розділяється на *системне і прикладне*.

Системне програмне забезпечення становлять операційні системи реального часу (далі – ОС РЧ) контролерів і робочих станцій (пультів оператора). На відміну від звичайних (офісних) операційних систем операційні системи реального часу забезпечують гарантований час доступу до комп'ютерних ресурсів і реакції системи на незаплановані зовнішні події та здатні підтримувати швидкоплинні технологічні процеси (порядку мілі- й мікросекунд). Найбільш широко поширені ОС РЧ – OS9/OS9000, QNX, VxWorks, LinxOS, VRTX, pDOS, pSOS+, RTOS-32. Останнім часом

розширюється сфера застосування як системи реального часу операційних систем Windows із промисловою надбудовою.

Прикладне програмне забезпечення (далі – ППЗ) підрозділяється на [6]:

– ППЗ контролерів: непроцедурні технологічні мови, що дозволяють легко реалізовувати логічні операції; конфігуратор і бібліотека програмних модулів (модулі математичних функцій, первинної обробки інформації, регулювання). Особливостями ППЗ контролерів є: простота використання технологічних мов; наявність у бібліотеці модулів сучасних досконалих алгоритмів (алгоритми самоналаштування регуляторів, адаптивного керування, нечіткого регулятора тощо). Деякі контролери можуть виконувати програми, написані на мовах високого рівня:

– ППЗ пультів операторів;

– пакети прикладних програм, що включають в ПЛК за бажанням замовника, як загального призначення (статистична обробка інформації, експертна система підтримки ухвалення управлінських рішень і т. п.), так і об'єктного (раціональне, а іноді оптимальне керування типовими процесами).

Прикладне програмне забезпечення пультів оператора може розроблюватися двома шляхами: з використанням традиційних мов програмування (C+, C# та ін.) або з використанням існуючих готових інструментальних проблемно-орієнтованих засобів.

Процес створення ППЗ із нуля з використанням традиційних мов програмування для складних розподілених систем керування є неприпустимо тривалим і потребує величезних витрат праці висококваліфікованих програмістів. Такий підхід із безпосереднім програмуванням більш-менш привабливий тільки для простих систем або невеликих фрагментів великої системи, для яких немає стандартних рішень (наприклад відсутній відповідний драйвер).

8.4 Надійність програмного забезпечення

Однією із головних частин цифрових систем на базі МК є програмне забезпечення (далі – ПЗ), що є сукупністю взаємопов'язаних і автономних програм, описів, інструкцій програміста і користувача, тестів тощо.

Головним ядром ПЗ є його програми, які забезпечують: нормальне функціонування локальних ЦПП в єдиній цифровій системі керування (далі – ЦСК), переробку інформації про стан ТО, визначення регульовальних та керувальних дій та інші функції. Якість роботи усієї ЦСК ТО істотно залежить від якості ПЗ, під якою умовно розуміють сукупність таких різномірних властивостей як коректність, швидкодію, вартість, і, особливо, надійність.

Надійність ПЗ – є властивість програмного забезпечення своєчасно виконувати в заздалегідь вказаних умовах експлуатації вперед встановлені функції.

Загалом головну функцію ЦПП ТО можна розглядати як своєчасне отримання деякого результату або рішення під час переробки вхідної інформації x із безлічі X , коли результат залежить як від випадкового $x \in X$, так і від властивостей ПЗ, що мають здебільшого стохастичний характер.

Рішення про виконання або невиконання функцій ПЗ вимушений приймати користувач і, меншою мірою розробник програми або програміст.

Надійність встановлюється за результатами роботи ПЗ, тобто під час динамічної перевірки усіх програм на безлічі вхідної інформації. Некоректне ПЗ свідомо ненадійно, проте і коректне ПЗ може бути ненадійним.

Відмови ПЗ поділяються на випадкові та не випадкові.

Невипадкові відмови ПЗ обумовлені дією так званих комп'ютерних вірусів.

Випадкові відмови ПЗ спостерігаються у випадкові моменти часу роботи ЦПП або процесора. За своїми наслідками ці відмови класифікуються на випадкові збої програм і стійкі відмови ПЗ.

Під збоєм ПЗ розуміють випадкову подію, що полягає в появі «неадекватного» результату $y \in Y$ і зникає в разі наступних прогонів (запусків) програм:

– *збій ПЗ* – це відмова програми, що самоусувається (що перемежається), виникає при деяких, можливо випадкових, станах ЦПП й інформації $x \in X$, що спостерігається користувачем у випадкові моменти часу і зникає без втручання програміста;

– *стійка відмова ПЗ* спостерігається у випадковий момент процесорного часу у формі «неадекватного» результату $y \in Y$ при $x \in X$ у нормальному функціонуванні ЦПП.

Причиною відмови ПЗ слугує деяка систематична помилка програми, після усунення якої програмістом ця відмова зникає, тобто спостерігається відновлення ПЗ.

Розрізняють помилки первинного і вторинного типу.

Помилки первинного типу обумовлені неточностями в текстах програм і виникають у процесі підготовки носіїв і документації ПЗ, у записах кодів на алгоритмічних мовах і трансляції програм на машинну мову, а також унаслідок неточностей алгоритмів і невірних або некоректних постановок вирішуваних на ЕОМ обчислювальних завдань.

Помилки вторинного типу здебільшого є наслідком первинних помилок програм. До них належать помилки:

- обчислювальні (невірна індексація та підрахунок часових параметрів, розбіжність результату ручного і машинного рахунку, поява нестійких операцій тощо);
- логічні (пропуск логічних умов, невірні крайові умови тощо);
- сполучення інтерфейсів (міжмодульних, програмно-технічних, інформаційних).

Помилки первинного і вторинного типів породжуються на етапах розроблення специфікацій на ПЗ; проектування ПЗ; реалізації програм.

Усунення помилок або відновлення програм здійснюється програмістом на етапі відладки ПЗ, який закінчується здачею готових програм в експлуатацію.

Відмови ПЗ у процесі його експлуатації мають низку відмінностей від відмов технічних елементів:

- відмова ПЗ не призводить до руйнування або поломки програмного елемента;
- відмови ПЗ не пов'язані з фізичним зносом елемента (зокрема носія програм);
- відмова ПЗ не корельована з процесорним і, щобільше, астрономічним часом (із процесорним часом або кількістю прогонів ПЗ програм користувачем).

У разі тривалої експлуатації ПЗ усі його помилки можна усунути й програми стають абсолютно надійними. Якщо позначити через $N(t)$ число не виявлених помилок ПЗ у довільний момент процесорного часу t , то формально спостерігається співвідношення $\lim N(t) = 0$, справедливе за умови, що в процесі відновлення програм до них не вносяться нові помилки.

Досвід створення та експлуатації ПЗ реального часу свідчить про те, що при усуненні одних помилок вносяться інші. Тому, у разі тривалої експлуатації ПЗ, загальна кількість помилок може залишатися постійною або навіть збільшуватися.

Головні показники надійності ПЗ:

- *функція ненадійності* або відмови ПЗ $Q(t) = \text{Вер} \{ \text{того, що відмова ПЗ з'явиться до моменту часу } t \}$;
- *функція надійності* ПЗ $P(t) = \text{Вер} \{ \text{того, що відмова ПЗ з'явиться після моменту часу } t \}$;
- *інтенсивність відмов* ПЗ $\lambda(t) = dQ / dt$;
- *середнє напрацювання на відмову* ПЗ: $t = \int tf(t)dt = \int P(t)dt$.

Програмне забезпечення ЦСК ТП зазвичай складається з великої кількості програм, підпрограм і модулів, що перебувають під керуванням операційної системи реального часу або програми-диспетчера. Виконання кожної з цих програм здійснюється послідовно в часі на тому самому процесорі. Якщо ці програми мають взаємні інформаційні зв'язки або призначені для отримання одного результату (обчислення однієї функції), то в надійностному відношенні такий програмний комплекс є простою системою без надмірності та вірогідність його безвідмовної роботи дорівнює твору вірогідності безвідмовної роботи кожної i -ої програми:

$$P(t) = \prod_{i=1}^m p_i(t), \quad (8.4)$$

де m – загальна кількість програм.

Надійність такого ПЗ визначається надійністю відмов самої «ненадійної» програми, що має найбільше значення λ , $i = 1, m$.

Для підвищення надійності нерезервованого ПЗ слід потрібно насамперед поліпшити характеристики найбільш «ненадійних» програм (жорсткіше динамічне тестування «ненадійних» програм, розширюючи при цьому набір тестових завдань). Пониженню інтенсивності λ сприяє і перехід на іншу вищу мову програмування.

Підвищення надійності ПЗ обумовлюється резервуванням і вступом у програмну систему деякої надмірності.

Стосовно ЦСК ТП розрізняють три різновиди резервування:

- часове;
- інформаційне;
- програмне.

Часове резервування ПЗ полягає в багатократному прогоні тих самих «ненадійних» програм і порівнянні результатів розрахунку. Таке навантажене резервування дозволяє усувати вплив випадкових збоїв і виявляти випадкові помилки, що потребують відновлення програм.

Інформаційне резервування ПЗ засноване на дубльованих початкових і проміжних даних. Ці дані можуть проходити доповнювальну обробку, наприклад, усереднювання, до введення в ПЗ, де вони обробляються один раз; чи оброблятися тією самою програмою двічі, тобто інформаційне резервування підкріплюється часовим.

Програмне резервування передбачає наявність у ПЗ двох або більше різних програм для отримання того самого результату або реалізації однієї функції. Тут можливо навантажене і ненавантажене резервування.

КОНТРОЛЬНІ ПИТАННЯ

1. Для чого використовуються шлюзи та порти (з'єднання).
2. Визначте поняття «подія».
3. Наведіть головні поняття моделювання.
4. Наведіть узагальнену структуру МПК.
5. Наведіть узагальнену структуру МК системи керування.
6. Наведіть узагальнену структуру системи керування з мікро-ЕОМ.
7. На які різновиди розділяється програмне забезпечення.
8. Як підрозділяється прикладне програмне забезпечення.
9. Визначте поняття «надійність ПЗ».
10. Визначте поняття «невипадкові відмови ПЗ».
11. Визначте поняття «випадкові відмови ПЗ».
12. Визначте поняття «збій ПЗ».
13. Визначте поняття «стійка відмова ПЗ».
14. Визначте поняття «помилки первинного типу».
15. Визначте поняття «помилки вторинного типу».
16. Визначте поняття «основні показники надійності ПЗ».
17. Які три різновиди резервування розрізняють стосовно ЦСК ТП?

9 ПРИЙМАЛЬНІ ЕЛЕМЕНТИ В ЦИФРОВИХ СИСТЕМАХ

Усі виміри починаються зі сприйняття вимірюваних величин і формування вимірювального сигналу, який далі піддається необхідним перетворенням. Помітимо, що ці процеси нерозривно пов'язані. Під сприйняттям величин мається на увазі властивість датчиків виділити і представити вхідну величину у вигляді вимірювального сигналу, зручного для подальших дій над нею.

Приймальний елемент (далі – ПЕ) або датчик – конструктивно відособлений первинний вимірювальний перетворювач, від якого поступають сигнали вимірювальної інформації (він «дає» інформацію). Потрібно врахувати, що первинний перетворювач може перебувати у вимірювальному ланцюзі будь-якого засобу вимірів і не обов'язково має бути датчиком, тобто конструктивно відособленим.

Отже, *датчик* – це вимірювальний перетворювач, що сприймає вхідну величину та формує еквівалентний їй в інформаційному сенсі вимірювальний сигнал. Датчик – відособлена, зазвичай винесена до об'єкта дослідження конструкція, віддалена від іншої вимірювальної апаратури. Датчик – компактний, конструктивно оформлений окремо елемент. Терміни «датчик» і «сенсор» використовуються для позначення вимірювального перетворювача, що виконує функції сприйняття вхідної величини та формування вимірювального сигналу. У таблиці 9.1 ілюструються приклади ПЕ, що зазвичай використовують на сучасних технологічних об'єктах і установках.

Таблиця 9.1 – Типові джерела сигналів

Тип сигналу	Найрозповсюдженіші джерела та приймальники інформації
1	2
Дискретний ввід	Вимірювальні прилади із цифровими виходами
	Периферійні пристрої ЕОМ
	Реле
	Лічильники
	Індикатори стану різних логічних пристроїв
	Аварійна сигналізація
Дискретний вивод	Керування механізмами, релейними перемикачами
	Аварійна сигналізація
	Крокові шукачі
	Керування вимірювальними пристроями
	Зв'язок із оператором
	Графопобудовники
Аналоговий ввід	Вимірювальні прилади із аналоговими входами для вимірювання: <ul style="list-style-type: none"> – температури; – тиску; – витрати; – складу.

Продовження таблиці 9.1

1	2
Аналоговий вивод	Графічна реєстрація
	Осцилографи
	Пристрої реєстрації зміни параметрів процесу
	Керувальні впливи: – завдання (уставки) локальних регуляторів; – автоматизований електропривод; – електронагрівальні елементи.

9.1 Аналогові приймальні елементи

Важливою характеристикою будь-якого приймального елемента (далі –ПЕ) є час перетворення сигналу в ньому (час реакції).

Характеристики датчиків – важлива сфера роботи проектувальників і користувачів датчиків. Характеристики формуються не тільки відразу після виготовлення, але і в процесі зберігання, а також використання датчиків.

Динамічні властивості датчиків зазвичай визначають швидкодію всього вимірювального пристрою. Відомі методи корекції динамічних характеристик шляхом уведення зворотних зв'язків за похідними від вхідної величини та інших прийомів, що дозволяють у декілька разів зменшити інерційність пристроїв.

На підставі «речово-енергетичного» підходу розроблені методики пошуку наборів принципів побудови одновимірних і багатовимірних багатоступінчастих датчиків із використанням І-АБО елементів. Такі датчики зазвичай реалізуються у вигляді дискретних пристроїв, які зручно використовувати в цифрових пристроях.

9.1.1 Логічні ПЕ на КМОП (CMOS)-транзисторах

На рисунку 9.1 наведена схема ПЕ з інвертором на двох транзисторах і його передавальна характеристика.

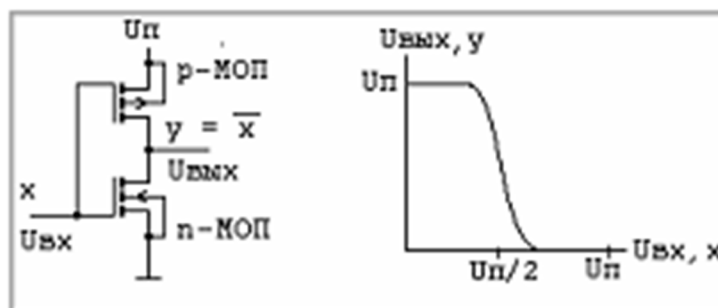


Рисунок 9.1 – Інвертор на КМОП транзисторах

Обидва транзистори працюють у ключовому режимі, коли вхідний і вихідний сигнали приймають значення, близькі або до U_n , або до нуля. При $U_{ex} = 0$ КМОП-транзистор із n -каналом закритий, а верхній із p -каналом, навпаки відкритий, тому $U_{вих} = U_n$. Якщо $U_{ex} = U_n$, то відкритий тільки нижній транзистор і $U_{вих} = 0$.

Для елемента І-НІ (рис. 9.2) якщо хоч би одна зі змінних x_0 , x_1 дорівнює нулю, означає, що хоч би один p -МОП транзистор відкритий і хоч би один n -МОП транзистор закритий. Тоді $y = 1$ (U_n). При $x_1 = x_0 = 1$ обоє p -МОП транзистора закриті, а обоє n -МОП транзистори відкриті й $y = 0$.

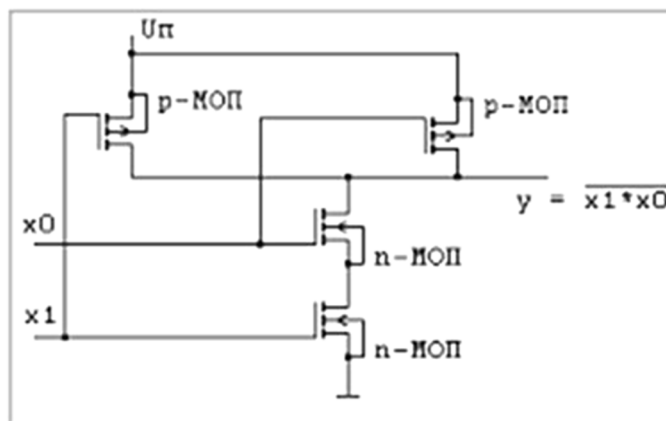


Рисунок 9.2 – Логічний елемент І-НІ

Аналогічно виглядає ПЕ АБО-НІ (рис. 9.3). Його роботу неважко проаналізувати самостійно.

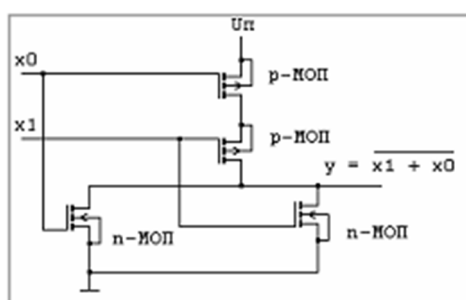


Рисунок 9.3 – Логічний елемент АБО-НІ

Розглянуті ПЕ адаптовані для застосування в ЦПК, що спрощує проектування засобів автоматики.

Нові технології виробництва, засновані на досягненнях мікроелектроніки, аналогічно застосовуються під час створення магнітних, термічних і хімічних датчиків для контролю багатьох параметрів і технологічних величин.

У технології виготовлення датчиків різних фізичних величин виявилось багато загальних операцій і прийомів, що, хоча і не призвело до створення універсальної технології виготовлення, але значно зменшило трудомісткість виготовлення і вартість датчиків.

Мікроелектронна технологія виготовлення, наприклад, кремнієвих приладів, заснована на застосуванні тонких шарів, що створюються іонною імплантацією або термічною дифузією атомів легуючої домішки, що у поєднанні з методами вакуумного осадження металів на кремнієву поверхню виявилось дуже зручно для цілей мініатюризації виробів, вживаних у цифрових системах автоматики різного призначення. Для створення кремнію з провідністю *p*-типу зазвичай застосовують бор, а якщо необхідно отримати провідність *n*-типу, то додають фосфор. Домішки вводяться в розплав у вигляді порошку.

Нині існують дві головні схеми технології кремнієвих мікроелектронних приладів: біполярна і МДП (метал – діелектрик – напівпровідник). Назви технологій відповідають двом різним схемам побудови мікроелектронних транзисторів.

Термоперетворювач опору є популярним аналоговим датчиком, що реалізовує залежність електричного опору від температури

$$R(T) = RQ \cdot A + AT + BT + CT, \quad (9.1)$$

де *A*, *B*, *C* – коефіцієнти, залежні від властивостей вживаних металів;

RQ – опір термометра при початковій температурі, наприклад 0°C.

Для більшості термометрів (платина, мідь): *RQ* = 10; 50; 100; 500 Ом.

Зазвичай аналогові датчики використовуються в цифрових пристроях із вимірювальними схемами, нормалізаторами сигналів (1,25 В: 2,5 В: 5 В: 10 В) і АЦП.

9.2 Дискретні приймальні елементи

Прикладом датчика дискретної дії слугує оптичний датчик, уживаний для контролю струму, напруги та інших електричних величин.

Головними структурними ланками оптоелектронних схем контролю параметрів електричного обладнання є випромінювачі й фотоприймачі, що забезпечують перетворення струму і напруги, наприклад, у контактній мережі, оптичними способами в електричні інформаційні сигнали. Застосування оптоелектронних засобів успішно розв'язує проблему електричної розв'язки

силових і керувальних ланцюгів, узгодження за швидкодією та взаємодією низьковольтних апаратів цифрової автоматики з силовим обладнанням на об'єктах транспорту.

Основу елементної бази оптоперетворювачів становлять оптрони, в яких використовується принцип фотоелектричного перетворення у твердому тілі за допомогою внутрішнього фотоефекту, з одного боку, і електролюмінесценції – з другого. Фотодіоди, фототранзистори, фоторезистори, фототиристри, електролюмінісцентні конденсатори становлять головну елементну базу оптичних випромінювачів і приймачів.

Вибір оптичних ПЕ залежить від багатьох факторів, найважливішим з яких є *режим роботи* фотовипромінювача оптопари – імпульсний, повторно короткочасний або тривалий. Гранично припустима амплітуда струму фотовипромінювача I_H у пристрої контролю визначається залежністю

$$I_H = Q \cdot I_{cm}, \quad (9.2)$$

де Q – коефіцієнт перевантаження за потужністю;

I_{cm} – статичний струм фотовипромінювача.

Під час контролю електричних величин, що змінюються з значних меж (номінальний режим, коротке замикання, відсутність навантаження) конструюють схеми, що забезпечують струмобмежувальні умови експлуатації фотовипромінювача. Реалізацією принципу такого рішення може бути схема (рис. 9.4), де напруга пробою обмежувача на стабілітроні VD1 залежить від максимально припустимої контрольованої напруги U_K .

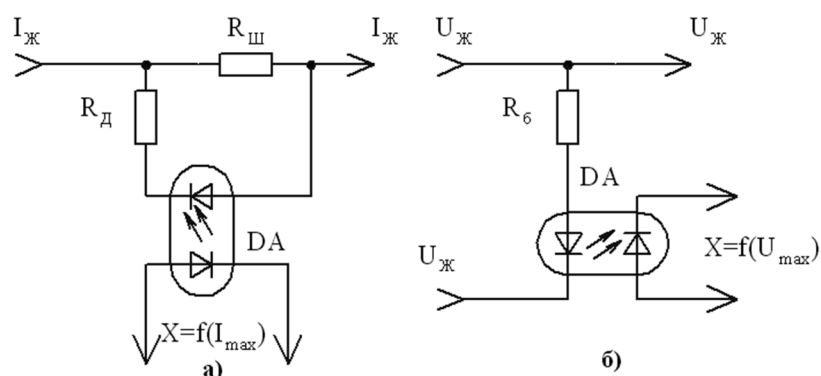


Рисунок 9.4 – Схеми оптичних пристроїв для контролю електричних величин:
 а – електронний амперметр; б – електронний вольтметр

У послідовному ланцюзі $R_{Д1}$, $DA1$, $VD1$ номінальну величину додаткового (баластного) резистора $R_{Д1}$ можна визначити за формулою

$$R_{Д} = \frac{U_K}{I_{стб}}, \quad (9.3)$$

де $I_{стб}$ – номінальний струм стабілітрона.

Варіювання додаткового резистора в подібних складніших схемах дає змогу змінювати опорне значення контрольованої напруги та вибирати необхідні дискретні величини контролю U_K .

Для контролю струму в електричних ланцюгах із використанням резисторів-шунтів $R_{Ш}$ застосовуються аналогічні схеми контролю спадання напруги на $R_{Ш}$.

Використовуючи програму SinSys «ПЭ-ОД» (рис. 9.5), можна швидко виконати розрахунок оптичних приймальних елементів, що використовуються для безконтактного дискретного контролю напруги і струму в електричних ланцюгах.

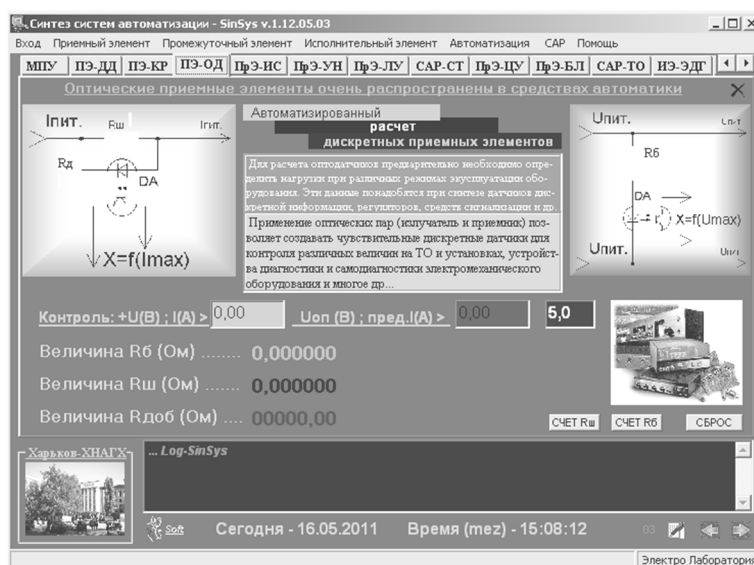


Рисунок 9.5 – Интерфейс программы SinSys

Задаючи величини напруги або струму (табл. 9.1), виконують розрахунок $R_{Д}$, $R_{Ш}$ або $R_{б}$ (шунт, баластний резистор) при натисканні на відповідні кнопки **СЧЕТ Rш** | **СЧЕТ Rб**.

Таблиця 9.1 – Приклад завдання розрахунку параметрів оптодатчиків

Контрольований елемент	Параметр	R_{III}	R_D	R_{δ}
Сигнальна лампа EL	0,5А			
Проміжне реле K	0,7А			
Звуковий сигнал BF	1А			
ЕДГ в оригінальній частині схеми \tilde{M}	5А			
Усі ЕДГ (110,220,380В та ін.)	50А			
Напруга живлення $U_{ж}$	12В			
Напруга U_C	24В			
Напруга U_1	5В			
Напруга U_2	14В·2			

КОНТРОЛЬНІ ПИТАННЯ:

1. Визначте поняття «приймальний елемент».
2. Наведіть схему інвертору на КМОП транзисторах.
3. Наведіть схему логічний елемент І-НІ.
4. Наведіть схему логічний елемент АБО-НІ.
5. Поясніть суть дискретних приймальних елементів.

10 ВИКОНАВЧІ ЕЛЕМЕНТИ

У найпоширеніших на практиці випадках виконавчі елементи (далі – ВЕ) у системах керування реалізовані за допомогою електричних приводів. ЦАП на виході цифрового контролера переміщає виконавчий орган у положення, відповідне черговому числу, що прийшло (коду положення ВЕ). Зміна положення ВЕ відбувається тільки з приходом нового числа.

10.1 Електродвигуни постійного струму

Електродвигуни постійного струму застосовуються в цифрових пристроях, оскільки дають змогу реалізувати важливі при автоматизації ТО реверсивні режими з ВЕ. Дуже популярні схеми керування швидкістю обертання двигуна постійного струму за допомогою широтно-імпульсної модуляції (далі – ШІМ).

Для регулювання швидкості обертання двигуна за допомогою ШІМ, (в англійських текстах – PWM, pulse-width modulation) на двигун надходить повна напруга живлення, але регулюється час, протягом якого воно подається. Зазвичай, період подачі живлення однаковий.

У ручному режимі це виглядає: натискаємо на кнопку живлення двигуна кожну секунду, але якщо нам потрібно тільки 25 % потужності двигуна, то ми утримуємо кнопку натиснутою всього чверть секунди, а якщо 50 % потужності – то півсекунди. Коли ж нам потрібна від двигуна повна потужність, ми тримаємо кнопку натиснутою повну секунду (тобто фактично її просто не відпускаємо).

У реальних випадках живлення подається на двигун із частотою багато вище, ніж один раз у секунду, але принцип залишається таким самим (рис. 10.1).

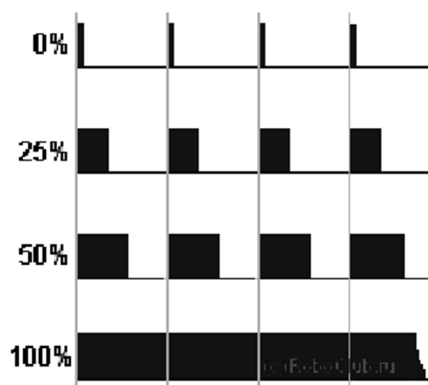


Рисунок 10.1 – Застосування ШІМ у приводах постійного струму

За допомогою дискретного сигналу («включено/вимкнено») можна керувати аналоговою величиною (частотою обертання двигуна), що робить цей спосіб дуже популярним під час використання цифрових схем керування і, зокрема, за допомогою мікроконтролерів.

Зазвичай частота ШІМ буває досить висока і становить від декількох десятків до декількох сотень герц. У цьому разі при навантаженні місткості відбувається згладжування пульсацій живильної напруги та фактично на двигун подається деяка ефективна напруга. Тому при напрузі живлення, наприклад, 10 В і тривалості імпульсу 50 % від періоду, ми отримаємо такий самий результат, начебто просто подали на двигун напругу 5 В. Зазвичай саме це і потребується. Тому таке застосування ШІМ вважається найпопулярнішим способом регулювання аналогової напруги в цифрових схемах керування ВЕ.

У колекторному двигуні постійного струму напруга живлення не задає, строго кажучи, частоту обертання. Від напруги живлення залежить тільки струм в обмотках двигуна, сила струму визначатиме величину крутного моменту, на його валу, а вже від крутного моменту залежатиме частота обертання. Наприклад, при номінальній напрузі ВЕ має швидкість 10 см/с. Якщо потрібно отримати швидкість в 1 см/с, то подавши на двигун напругу в 1 В швидкість, швидше значно зміниться навіть у разі незначної зміни умов руху.

Одним із можливих рішень цієї проблеми є включення двигуна на повну потужність, але на короткий час. Моделюючи невеликі ривки ВЕ можна зробити практично непомітними, правильно підібравши частоту і тривалість імпульсів. Цим способом можна змусити ВЕ працювати з будь-якою швидкістю від 0 до максимальної, до того ж швидкість залишатиметься постійною в досить широкому діапазоні навантажень.

У подібних ВЕ використовують ШІМ із дуже низькою частотою – зазвичай від декількох герц до доль герца; параметри ШІМ зазвичай визначаються досвідченим шляхом залежно від конструкції та характеристик певної моделі.

10.2 Крокові електродвигуни

Крокові електродвигуни (далі – КД) – це синхронний безщітковий електродвигун із декількома обмотками, в якому струм, що подається в одну з обмоток статора, викликає фіксацію ротора. Послідовна активація обмоток двигуна викликає дискретні кутові переміщення (кроки) ротора.

Конструктивно крокові електродвигуни складаються зі статора, на якому розташовані обмотки збудження, і ротора, виконаного з магніто-м'якого або з магніто-твердого матеріалу. Крокові двигуни з магнітним ротором дають змогу отримувати більший крутний момент, і забезпечують фіксацію ротора при знеструмлених обмотках.

КД використовується на ТО і в машинах для точного переміщення виконавчих органів.

КД працює від подачі комбінацій напруги у різних напрямках на його обмотки. Залежно від кількості фаз у КД міняється кількість обмоток, використовуваних у його статорі, і дротів для підключення джерела електроенергії.

На рисунку 10.2 наведений КД із чотирма обмотками, що розташовані під кутом 90° відносно один до одного, розміщеними на статорі.

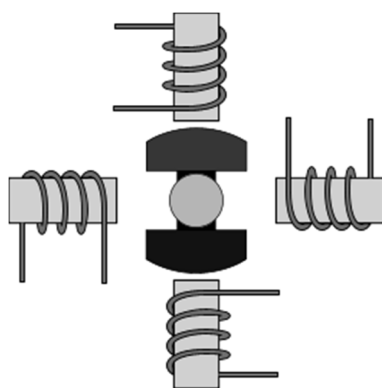


Рисунок 10.2 – Конструкція крокового електродвигуна

Крокові двигуни належать до багатофазних моторів. Більша кількість обмоток передбачає більшу кількість фаз, що у свою чергу зумовлює сталість роботи мотора, але крутний момент, не залежить від кількості фаз, хоча вартість КД зростає.

Найпоширенішим є високомоментні двофазні гібридні крокові електродвигуни з кутовим переміщенням $1,8^\circ/\text{крок}$ (200 кроків/обер.) або $0,9^\circ/\text{крок}$ (400 крок/обер.) із точністю виставлення кроку без навантаження до 5 % від величини кроку. Якщо в КД дві обмотки він, має чотири дроти для підключення. При двох парах обмоток мотор є двофазним, а кількість виводів дорівнюватиме вісім і т.д.

За одну зміну комбінацій (активація тільки однієї обмотки) робиться один крок, наприклад, $1,8$ градуса повороту валу ротора КД (рис. 10.3). Якщо комбінації швидко міняти, то двигун буде швидко і точно позиціонуватися – крутитися. Зміна комбінацій можлива в двох напрямках, відповідно двигун

крутитиметься вперед або назад (реверсування). Головна перевага крокових приводів – точність.

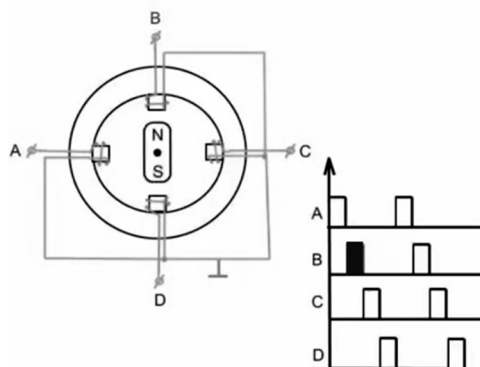


Рисунок 10.3 – Принцип активації фаз КД

У КД можливий напівкроковий режим роботи, що дає змогу отримати подвоєну точність системи позиціонування, не міняючи при цьому нічого в «залізі». Для реалізації цього методу всі пари обмоток можуть живитися одночасно, унаслідок чого ротор обернеться на половину свого нормального кроку. Цей метод можна також реалізовувати з використанням однієї або двох обмоток.

Мікрокроковий режим є найпоширенішим способом керування кроковими двигунами на сьогодні. Ідея мікрокроку полягає в подачі на обмотки мотора живлення не імпульсами, а сигналу, що за своєю формою нагадує синусоїду (рис. 10.4).

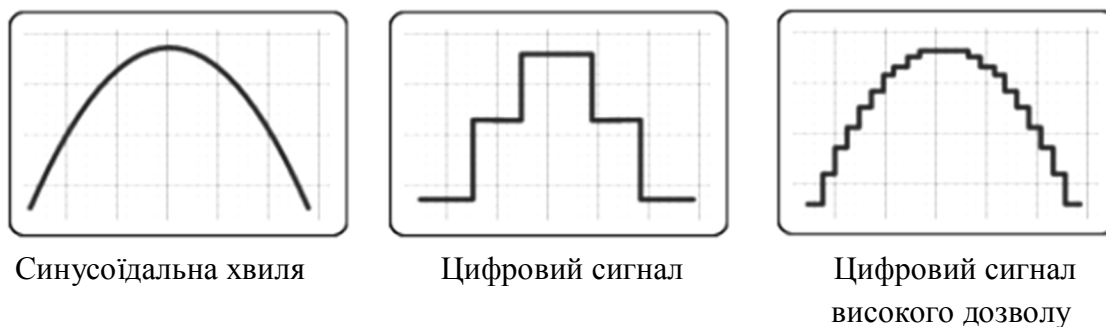


Рисунок 10.4 – Реалізація мікрокрокового режиму в КД

Такий спосіб зміни положення при переході від одного кроку до іншого дозволяє отримати гладкіше переміщення, роблячи крокові мотори широко використовуваними в системах позиціонування у верстатах із ЧПК та інших ТО.

Очевидно, що для керування КД потребується спеціальний цифровий керувальний пристрій, що розподіляє імпульси за усіма його фазами.

КОНТРОЛЬНІ ПИТАННЯ

1. Визначте поняття «крокові електродвигуни».
2. Наведіть конструкцію крокового електродвигуна.
3. Поясніть принцип активації фаз КД.
4. Поясніть реалізацію мікрокрокового режиму в КД.

11 ДЖЕРЕЛА ЕЛЕКТРИЧНОГО ЖИВЛЕННЯ

Сучасні засоби автоматики мають порівняно невеликі габарити, а їхнє енергоспоживання не перевищує декількох десятків ватів. Для надійного функціонування таких пристроїв розробляються малогабаритні імпульсні джерела електричного живлення (далі – ІДЕЖ).

Перевагою ІДЕЖ є можливість одержання необхідного коефіцієнта потужності, що наближає форму споживаного струму до тієї, яка спостерігається при включенні в мережу чисто активного навантаження. ІДЕЖ відрізняються необхідною економічністю та відповідають міжнародним стандартам, що регламентують рівень гармонійних складників, які викликаються в однофазній живильній мережі, наприклад, із напругою $220...240\text{ В}$, від якої живляться багато споживачів електроенергії. Група споживачів D (стандарт *IEC-1000-3-2*) містить у собі будь-яке електричне обладнання потужністю до 600 Вт , до якого можна віднести і розроблюване технічне рішення, що споживає струм менше 16 А .

Крім того, популярність ІДЕЖ обумовлена економічністю, можливістю створення пристроїв компенсації реактивної потужності, реалізації режиму безперебійного електричного живлення пристроїв автоматики без суттєвих доробок самого ІДЕЖ.

В ІДЕЖ важливим є правильний розрахунок трансформатора.

Для ІДЕЖ розраховують наступні величини:

– споживану потужність P_n

$$P_n = U_{np} \cdot I_{np} + U_{nv} \cdot I_{nv} + U_{nt} \cdot I_{nt}, \quad (11.1)$$

де U_{np} – напруга навантаження, V ;

I_{np} – струм, споживаний навантаженням, A ;

U_{nv}, U_{nt} – напруга на відповідних навантаженнях, V ;

I_{nv}, I_{nt} – струми, споживані навантаженнями, A ;

– використовувану потужність трансформатора:

$$P_{is} = 1,3 \cdot P_n; \quad (11.2)$$

– площу перетину трансформатора на торі:

$$S_C = 0,01 \cdot \frac{(D_D - D_d) \cdot H}{2}, \quad (11.3)$$

де D_D – зовнішній діаметр, см;

D_d – внутрішній діаметр, см;

H – висота осердя, см;

– площу вікна обраного осердя:

$$S_O = 0,01 \cdot \frac{\pi \cdot D_D \cdot D_d}{4}; \quad (11.4)$$

– габаритну потужність трансформатора на торі:

$$P_{\partial} = \frac{S_C \cdot S_O \cdot F \cdot B_m}{150}, \quad (11.5)$$

де F – частота коливань генератора, KHz;

B_m – магнітна індукція в осерді, T.

Якщо використовувана потужність менше її габаритної, то варто застосовувати інший типорозмір осердя. Інакше розрахунок необхідно продовжити:

– напругу на первинній обмотці

$$U_1 = \frac{U_p}{2} - 1,6, \quad (11.6)$$

де U_p – напруга автономного джерела живлення;

– кількість витків первинної обмотки трансформатора:

$$W_1 = \frac{2,5 \cdot U_1}{F \cdot B_m \cdot S_C}; \quad (11.7)$$

– максимальний струм первинної обмотки:

$$I_1 = \frac{P_n}{0,8 \cdot U_1} ; \quad (11.8)$$

– діаметр проводу для цієї обмотки:

$$D_1 = 0,6 \cdot \sqrt{I_1} ; \quad (11.9)$$

– кількість витків вторинних обмоток:

$$W_i = \frac{W_1 \cdot U_i}{U_1} ; \quad (11.10)$$

– діаметр проводів для кожної вторинної обмотки:

$$D_i = 0,6 \cdot \sqrt{I_i} . \quad (11.11)$$

Для автоматизації процесу розрахунку ІДЕЖ розроблена програма «БП-ИТ», що входить до пакету *Windows*-додатка *SinSys* (рис. 11.1). При введенні всіх вихідних даних до відповідного вікна інтерфейсу *Windows*-додатка «БП-ИТ» результати розрахунку будуть показані після натискання кнопки «СЧЕТ». Якщо коефіцієнт використання трансформатора не виходить за припустимі межі, то результати обчислень можна прийняти за базові для розробки ІДЕЖ.

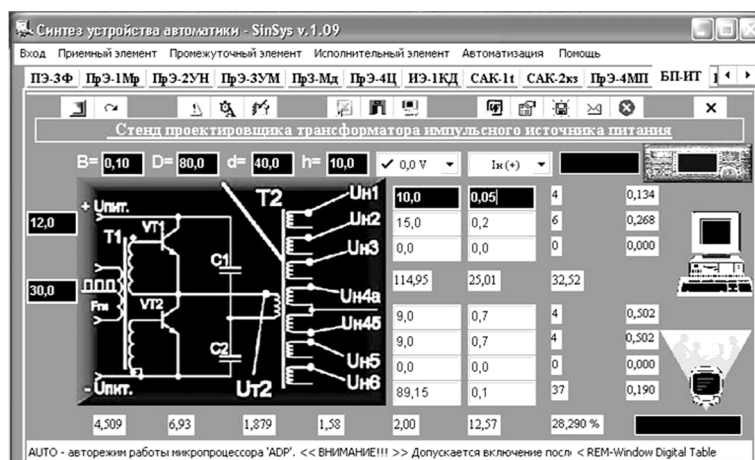


Рисунок 11.1 – Інтерфейс програми *SinSys* «БП-ИТ»

КОНТРОЛЬНІ ПИТАННЯ

1. Як визначити використовувану потужність трансформатора?
2. Як визначити площу перетину трансформатора на торі?
3. Як визначити площу вікна обраного осердя?
4. Як визначити габаритну потужність трансформатора на торі?
5. Як визначити напругу на первинній обмотці?
6. Як визначити кількість витків первинної обмотки трансформатора?
7. Як визначити максимальний струм первинної обмотки?
8. Як визначити діаметр проводу для цієї обмотки?
9. Як визначити кількість витків вторинних обмоток?
10. Як визначити діаметр проводів для кожної вторинної обмотки?

12 ТЕХНІЧНИЙ ДИЗАЙН ЦИФРОВИХ ПРИСТРОЇВ

Оскільки цифрові системи реалізуються на базі напівпровідникових компонентів, то такі пристрої завжди відрізняються компактністю та є вбудованими в експлуатоване електрообладнання плати з роз'ємами або малогабаритними корпусними виробами з набором друкованих плат з одно- або двостороннім монтажем елементів, оснащених роз'ємами різної конструкції.

Якщо компоненти схеми у процесі експлуатації електрообладнання можуть нагріватися, то їх обладнують радіаторами (ребристими металевими кріпильними деталями із великою площею поверхні) і малогабаритними електродвигунами для примусового охолодження. Корпус виконується з металу з елементами для надійного і жорсткого кріплення його безпосередньо на обладнання ТЗ.

Для захисту від радіоперешкод у таких пристроях використовуються фільтри різної конструкції й екранувальні елементи. Монтаж компонентів необхідно виконувати з огляду на можливий його демонтаж, доступ для виконання налагодження, ручну діагностику, ремонт і заміну елементів, що вийшли з ладу. Дизайн цифрового пристрою наведений на рисунку 12.1.

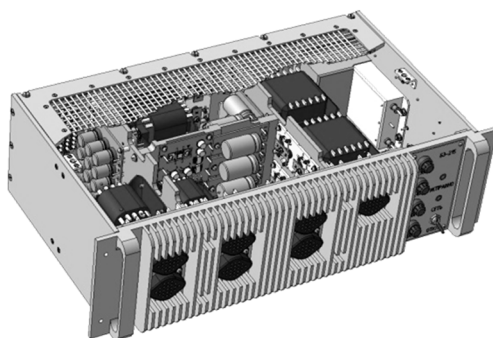


Рисунок 12.1 – Дизайн модульного цифрового пристрою

Важливим компонентом цифрового пристрою є панель керування, яка може розміщуватися безпосередньо на пристрої (передня панель), на пульті оператора, у вигляді виносного блоку і т.п.

У процесі розроблення передньої панелі враховуються усі органи керування, якими повинні будуть користуватися оператор, засоби сигналізації, кнопки, перемикачі режимів роботи тощо.

Технічний дизайн панелей керування завжди потребує особливої уваги під час їх проектування, оскільки від компонування елементів здебільшого залежить зручність у користуванні, простота освоєння прийомів, що реалізують алгоритм цифрових пристроїв керування, швидке звикання до розташування органів керування та сигналізації.

Слово «дизайн» прийшло до нас з англійської і має безліч значень: розробляти; створювати; призначати; проектувати; розраховувати. Загалом технічний дизайн це теж саме, але тільки робиться він із певним наміром. Це деяка суміш мистецтва, творчого підходу, сучасних технологій і маркетингу. Інакше кажучи, технічний дизайн – це втілення творчих ідей у комерційних цілях, тобто наприклад, із метою збільшення продажів товару.

Важливими чинниками технічного дизайну є: привабливість виробу, визначувана вибором колірної гамми матеріалів, зовнішній вигляд усіх елементів, використання нових технологічних рішень. Ці та інші чинники грають дуже важливу роль у визначенні споживчого попиту на певний виріб, конкурентоспроможність пристрою на ринку аналогічних технічних засобів і тощо.

Для діагностичного пристрою з переліком компонентів у таблиці 12.1 приклад підготовки ескізу панелі керування ілюструється рисунком 12.2.

Таблиця 12.1 – Перелік компонентів цифрового пристрою керування для розміщення їх на пульті

Призначення компонента	Виконання	Напис пояснення
Включення пристрою	Кнопковий вимикач	«ВКЛ.»
Перевірка приймальних елементів	Сенсорні вимикачі	«Датчики»
Перевірка виконавчих елементів і обладнання	Кнопкові вимикачі із поверненням	«Оборудование»
Включення режимів роботи обладнання	Кнопкові вимикачі	«Ручной» «Автомат» «Выборочно» «СТОП»
Засоби сигналізації	Світлодіоди кольорові	«Вкл» «Проверка датчиков» «Проверка спецоборудования» «Ручной» «Автомат» «Селективно» «ПРОВЕРИТЬ» «РЕМОНТ» «НОРМА» «ОПАСНО» «СТОП»
Засоби відображення інформації	Мнемосхема чи екран дисплею	Символьна мультиплікація
Пам'ятка оператору	Табличка ламінована	HELP

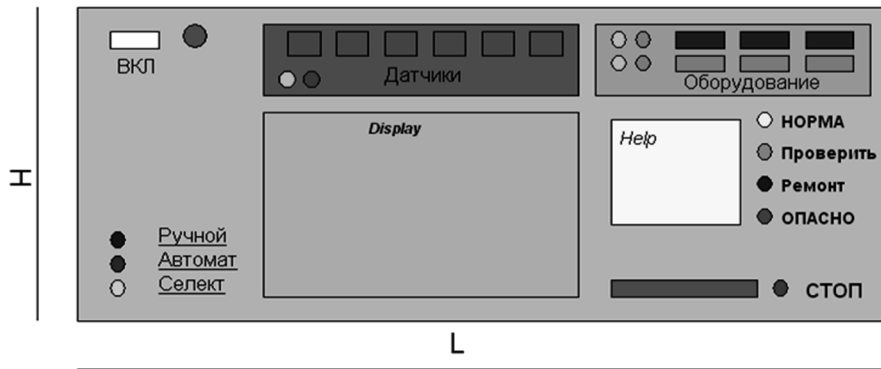


Рисунок 12.2 – Ескізний проект пульта керування автоматичного діагностичного пристрою для спеціального транспортного засобу:
L, Н – габаритні розміри пульта

Приклади дизайну реалізованих навчальних цифрових пристроїв керування наведені в додатках 5–16.

КОНТРОЛЬНІ ПИТАННЯ

1. Перелічіть компоненти цифрового пристрою керування для розміщення їх на пульті.
2. Визначте поняття «дизайн» та «технічний дизайн».
3. Які важливі чинники є технічного дизайну?
4. Що є важливим компонентом цифрового пристрою?

13 ПІДВИЩЕННЯ НАДІЙНОСТІ СИСТЕМ КЕРУВАННЯ ПРИ ПРОЕКТУВАННІ

При створенні систем керування необхідно прагнути забезпечити задану, а іноді й максимальну надійність системи під час експлуатації. Проте в практиці створення складних автоматичних систем здебільшого не вдається, не тільки отримати максимальну надійність, але і забезпечити навіть при звичайному підході до проектування та експлуатації мінімальну необхідну надійність системи. Тому у процесі створення та експлуатації систем необхідно вжити спеціальних заходів, спрямованих на підвищення надійності систем. Способи підвищення надійності автоматичних систем дуже різноманітні й потребують від осіб, що створюють системи, як широких наукових і теоретичних знань, так і інженерного мистецтва, великого досвіду тощо.

Зрозуміло, що докладно розглянути усе різноманіття заходів і способів підвищення надійності дуже важко і це передбачало б освітлення великої кількості вузькоспрямованих завдань. Ураховуючи ці обставини, у цьому параграфі будуть розглянуті загальні методи та принципи підвищення надійності автоматичних систем. Вивчення загальних методів і принципів підвищення надійності автоматичних систем має також свої позитивні аспекти, що забезпечують розвиток правильних і перспективних напрямів створення високонадійних систем, без чого можуть стати малоефективними правильні рішення вужчих практичних питань.

Відповідно до трьох головних фаз, які проходить кожна система, розглядатимемо три методи підвищення надійності систем: у процесі проектування, виробництва й експлуатації.

Варто зазначити, що тільки об'єднаними заходами на кожній з цих фаз можна досягти високої надійності створюваної та експлуатованої системи. Проте, вирішальний вплив на надійність автоматичних систем чинить фаза проектування.

Під час проектування системи вибирається принцип її роботи і структура. Здійснюється конструктивне розроблення окремих вузлів і приладів тощо. Якщо на стадії проекту не враховуватимуться питання, пов'язані з надійністю системи, і тим більше, якщо будуть допущені неточності, то забезпечити надійність системи за допомогою заходів, що вживаються на двох наступних фазах (виробництві й експлуатації), дуже важко. Це потребує великих матеріальних витрат, а в деяких випадках навіть практично неможливо. Передусім, для проектування системи необхідно забезпечити необхідний рівень безвідмовності системи.

Проектування системи починається з вибору принципу роботи системи. На цій стадії проектування головну увагу необхідно звернути на вибір найпростішої системи, що має найменшу кількість елементів і зв'язків між ними. Ця вимога підтверджується тим, що в нерезервованих системах вірогідність відмови системи в першому наближенні пропорційна кількості елементів.

Разом із вибором простої схеми, що оцінюється приблизно за кількістю елементів, на безвідмовність системи істотно впливає вибір стабільної схеми. У стабільній за принципом дії схемі зазвичай спостерігаються мінімальні зв'язки між параметрами окремих елементів, а також забезпечується мінімальне вплив відхилень параметрів елементів на величину помилки у вихідній величині системи.

Отже, вибір простої та стабільної за принципом дії схеми є одним з головних заходів забезпечення високої безвідмовності системи як при раптових, так і при поступових відмовах.

Іноді вибір простий за кількістю елементів і водночас стабільної схеми пов'язаний з подоланням певних протиріч. Як приклад можна привести завдання проектування підсилювального пристрою системи. Відомо, що для забезпечення стабільності коефіцієнта посилення в автоматичних системах застосовуються негативні зворотні зв'язки.

Застосування негативного зворотного зв'язку для отримання потрібного загального заданого коефіцієнта посилення обумовлюється збільшенням числа каскадів у розімкненому ланцюзі посилення, тобто із збільшенням загальної кількості елементів системи. Отже, підвищення стабільності коефіцієнта посилення призводить до збільшення потенційної можливості раптової відмови в схемі.

Вірогідність відмови нерезервованої системи в першому наближенні дорівнює сумі вірогідності відмов елементів. Отже, безвідмовність нерезервованих систем залежить не тільки від кількості елементів, але і від якості елементів. Для забезпечення високої безвідмовності під час проектування системи потрібно вибирати найякісніші й найперспективніші елементи.

Зі свого боку показники безвідмовності елементів залежать від сильного ступеня, від режимів роботи елементів. Тому під час проектування для підвищення безвідмовності системи режими роботи елементів можна вибирати значно меншими, ніж номінальні, при цьому міра зменшення навантажень залежить від певних завдань.

На безвідмовність системи істотно впливають умови її роботи, а саме: механічні, кліматичні навантаження тощо. Під час проектування системи

необхідно максимально зменшити вплив зовнішніх і внутрішніх навантажень на систему та її елементи. Це завдання переважно вирішується правильним вибором конструкції вузлів, приладів і системи загалом.

Як додаткові конструктивні заходи, що забезпечують підвищення безвідмовності, можна вказати на методи зниження впливу механічних навантажень шляхом застосування спеціальних конструктивних форм пристроїв, амортизаторів тощо. Вплив кліматичних «навантажень» можна значною мірою ослабити за умови правильного конструктивного оформлення вузлів і блоків, наприклад, з такою метою, щоб забезпечити підвищену тепловіддачу (штучне охолодження), захист від вологи (герметизація).

Для розроблення схеми та конструкції необхідно також передбачити заходи, що дають змогу підвищити надійність системи у процесі експлуатації, а саме: блокова конструкція системи, використання стандартних й уніфікованих вузлів і блоків, зручність перевірок і обслуговування тощо.

Отже, на стадії проектування надійність нерезервованої системи забезпечується наступними головними методами:

1) вибором простих і стабільних схем, що враховують також можливості підвищення надійності системи у процесі експлуатації;

2) застосуванням якісних і перспективних елементів і вибором режимів роботи елементів, що відповідають зниженим електричним навантаженням;

3) розробленням конструкції системи та приладів, що забезпечують мінімальні навантаження на систему й елементи, а також зручність обслуговування системи.

КОНТРОЛЬНІ ПИТАННЯ

1. Перелічіть три методи підвищення надійності систем.
2. Що обирається під час проектування системи?
3. З чого починається проектування?
4. Що впливає на безвідмовність системи?
5. Укажіть додаткові конструктивні заходи, що забезпечують підвищення безвідмовності.
6. Перелічіть заходи, які необхідно передбачити для розроблення схеми та конструкції, що дають змогу підвищити надійність системи.
7. Назвіть головні методи, якими забезпечується надійність нерезервованої системи на стадії проектування.

ВИЗНАЧЕННЯ ДЕЯКИХ ПАРАМЕТРІВ ІНТЕГРАЛЬНИХ МІКРОСХЕМ ПРИ ПРОЕКТУВАННІ

Нижче наведені деякі параметри за ДСТ 19480-89 і міжнародним позначенням.

зд.р. 1,0 / TPHL – час затримки поширення при включенні. Інтервал часу між вхідним і вихідним імпульсами, протягом якого вихідний сигнал інтегральної мікросхеми (далі – ІМС) переходить від Н до L рівня, виміряний на рівні 0,5 або на інших заданих значеннях.

зд.р. 0,1 / tPLH – те саме – від L до Н рівня.

зд.р.ср / tPAV – середній час затримки поширення.

1,0 / tTHL – час переходу при включенні ІМС. Час, протягом якого вихідна напруга ІМС переходить від Н до L рівня, виміряний на рівні 0,1 і 0,9 або на інших заданих значеннях.

0,1 / tTLH – те саме – від L до Н рівня.

уст / tSU – час встановлення вхідного сигналу. Інтервал часу між початком сигналу на одному заданому вході й активному переході на іншому заданому вході.

y / tH – час утримання. Час, протягом якого сигнал утримується на заданому вході після активного переходу на іншому заданому вході.

K_{раз} / N – коефіцієнт розгалуження по виходу. Кількість одиничних навантажень, які можна підключити до виходу ІМС.

K_{об} / N_i – коефіцієнт об'єднання по входу. Кількість входів ІМС, за якими реалізується ЛФ.

U_n / U_{cc} – напруга джерела живлення ІМС.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Цыпкин Я. З. Теория линейных импульсных систем / Я. З. Цыпкин. – М. : Физматгиз, 1963. – 354 с.
2. Джури Э. Импульсные системы автоматического регулирования / Э. Джури. – М. : Физматгиз, 1963. – 268 с.
3. Острём К. Системы управления с ЭВМ / К. Острём, Б. Виттенмарк. – М. : Мир, 1987. – 246 с.
4. Куо Б. Теория и проектирование цифровых систем управления / Б. Куо. – М. : Машиностроение, 1986. – 257 с.
5. Бесекерский В. А. Цифровые автоматические системы / В. А. Бесекерский. – М. : Наука, 1976. – 298 с.
6. Optimal sampled-data control systems / T. Chen, V. A. Francis. – New York Springer-Verlag, 1995. – 123 p.
7. Попов Е. П. Теория линейных систем автоматического регулирования и управления / Е. П. Попов. – М. : Наука, 1989. – 167 с.

ТЕРМІНОЛОГІЧНИЙ СЛОВНИК

D-тригер – має як мінімум два входи: інформаційний вхід $D(ata)$ і вхід керування записом/запам'ятовуванням (замиканням) $L(oad)/L(atch)$ – звідси його друге ім'я: «клямка». Останній вхід часто означають символом $C(Clock)$. Вихідний сигнал Q набуває значення, що дорівнює вхідному $Q(t + dt) = D$ при $L = 1$ і зберігає попереднє значення $Q(t + dt) = Qt$ при $L = 0$.

Алгоритм послідовних наближень – коли кількість наближень дорівнює числу розрядів перетворювача.

Аналогові сигнали (continuous-time) – визначені при будь-яких значеннях часу t усередині даного інтервалу.

Аналого-цифровий перетворювач – пристрій, що перетворює аналоговий сигнал у цифровий код, тобто здійснює зворотне перетворення та є проміжними ланками між датчиками сигналів і цифровими схемами їх обробки.

Асинхронний тригер – має два входи $S(et)$ – установка і $R(eset)$ – скидання і два виходи прямий – Q та інверсний – \bar{Q} . Тригер переходить з поточного стану X на виході до стану $Q=0$, при подачі на вхід S нуля і на вхід R одиниці, а при вступі на вхід S одиниці і на вхід R нуля тригер переходить до стану $Q=1$. При нульових значеннях, коли $S = R = 0$ тригер повинен зберігати старе значення. Комбінація сигналів $S = R = 1$ не визначена.

Відкат (compensation) – ця дія, яка викликається у разі відміни завдання.

Гарантувальне керування – регулятор повинен забезпечувати задане значення показників якості замкнутої системи при усіх допустимих відхиленнях параметрів зовнішніх збурень від номінальних.

Двопозиційне регулювання – вихідна керувальна величина пристрою може приймати тільки два значення (мінімальне і максимальне, «відкрито» – «закрито»).

Демультимплексор – пристрій, що передає сигнал з інформаційного входу «х» на один із виходів, до того ж номер цього виходу дорівнює десятковому еквіваленту двійкового коду на адресних входах.

Дешифратор – пристрій, що перетворює двійковий код на входах в активний сигнал на тому виході, номер якого дорівнює десятковому еквіваленту двійкового коду на входах (у повному дешифраторі кількість виходів $N = 2n$, де n – кількість входів; у неповному ДШ $N < 2n$).

Діаграми взаємодії – зображають послідовність дії компонентів схем і розрахунків часу в сталих (або несталих) режимах.

Диз'юнкція або логічне складання – операція, логічне «АБО» (OR), позначається «+» або « \vee ».

Дискретні сигнали(discrete-time) – визначені тільки в дискретні моменти часу $K, \dots, 2, 1, 0, t, t, t$.

Довжина слова – кількість елементів пам'яті у комірці пам'яті.

Досконала диз'юнктивна нормальна форма ЛФ – один із базових виразів в алгебрі логіки.

Завдання – визначає деяку роботу, яку необхідно виконати різними способами.

Змагання або «гонки» – процес проходження вхідних сигналів до загального виходу: якщо елементи схеми не вносять затримки сигналу, а x_0 і x_1 перебувають у протифазі, тобто $x_0 = \overline{x_1}$, то $y = \overline{x_1 * x_1} = 1$; якщо кожний із чотирьох інверторів має затримку $t_{зд.р}$, то x_0' запізнюється відносно x_0 на $4t_{зд.р}$ і на виході схеми виникає короткий незапланований «негативний» імпульс (інтервал 1...2), зрушений на $t_{зд.р}$ елемента І-НІ (інтервал 0...1).

Інверсія або заперечення – операція, логічне «НІ» (NOT), зміна значення, позначається рисою над логічним виразом, іноді позначатися знаком «~» або «#».

Квантуванням за рівнем – коли АЦП і ЦАП мають обмежене число розрядів, тому при вимірюванні вхідного сигналу і видавання сигналу керування відбувається округлення значення до найближчого, яке зможе обробити АЦП (чи ЦАП).

Кілобит або кілобайт – довжина слова, що дорівнює біту (одному двійковому розряду) або байту (набору з восьми біт) і позначається Kb або KB.

Кінцевий автомат – це математична абстракція, що дає змогу описувати траєкторію зміни стану об'єкта залежно від його поточного стану і вхідних даних, за умови що загальна можлива кількість станів кінцева.

Коефіцієнт розгалуження ($K_{раз}, N$) або здатність навантаження – максимальна кількість входів, які можна підключити до окремого виходу мікросхеми, до того ж сума вхідних струмів має бути менше вихідного струму окремого виходу МС.

Кон'юнкція або логічне множення – операція, логічне «І» (AND), позначається «*» або «^».

Крокові електродвигуни – це синхронний безщітковий електродвигун із декількома обмотками, в якому струм, що подається в одну з обмоток статора, викликає фіксацію ротора.

Лічильник – послідовна схема, що перетворює імпульси, що надходять на вхід, у код Q , відповідний їх кількості, більшість лічильників забезпечена виходом перенесення CR .

Лічильник-таймер слугує для формування відрізків часів заданої тривалості.

Мажоритарна функція – коли є три двійкові датчики x_i , необхідно реалізувати ЛФ $Y_{\text{мажор}}$, що набуває значення 1, якщо значення двох і більше датчиків дорівнюють 1.

Мета – це сукупність властивостей ТО, що визначають дію на процеси за наявності чинників, що заважають.

Мінімізація – отримані за формулою ДДНФ вираження може бути перетворене (не завжди) до вигляду, що має менше число змінних і операцій порівняно з початковим.

Міні-ЕОМ – мала обчислювальна машина, що широко застосовується через малі габарити, низьку вартість, порівняно високу продуктивність. Довжина слова в міні-ЕОМ також мала і становить від 8 до 18 розрядів, зазвичай випадків – 16 розрядів.

Множинна дія (multiple instance) – це циклічна дія, яка виконує в циклі цілий набір однотипних завдань, текстовими параметрами можна задати умову циклу, кількість однотипних завдань, а також послідовний або паралельний порядок їх виконання.

Мультиплексор (чи мультиплексор-селектор) – пристрій, що передає сигнал з одного із інформаційних входів x_i на єдиний вихід y , до того ж номер цього входу дорівнює десятковому еквіваленту двійкового коду на адресних входах.

Негативна логіка – залежно від певної фізичної реалізації елементів ЦП, більш позитивному значенню фізичної величини «Н-рівень» відповідає стан «логічний 0», а менш позитивному значенню «L-рівень» – «логічна 1».

Одноконтурна система автоматичної системи – якщо система керування містить взаємопов'язані приймальний, проміжний і виконавчий елементи, що забезпечують регулювання тільки одного технологічного параметра на ТО.

Переповнюванням називається перехід із максимального значення в мінімальне або навпаки, при вступі чергового імпульсу. Якщо $D = 0$ і $SUM(C) < M$, то очевидно, що $Q = SUM(C)$ і $CR = 0$. З приходом кожного M -ного імпульсу лічильник повертається в початковий стан.

Перетворювачі кодів вагові – перетворюють інформацію з однієї системи числення в іншу.

Перетворювачі кодів невагові – перетворюють інформацію для її подальшого відображення.

Підпроцес – тип дії, дозволяє розбити складні процеси на дрібніші; допускаються *згорнуті* й *розгорнуті* підпроцеси.

Підтягувальний резистор (pullup resistor) – коли логічний елемент І-НІ з відкритим колектором не має внутрішнього резистора, підключеного до джерела живлення та позначається в полі елемента ромбом із рисою внизу, на виході такого елемента неважко отримати логічний нуль, для цього на базі транзистора повинний бути високий рівень ($x_0 = x_1 = 1$), а логічну одиницю на виході можна отримати, тільки підключивши до колектора транзистора зовнішній резистор, сполучений з джерелом живлення (на базі транзистора в цьому разі повинний бути низький потенціал).

Подія (event) – це деяка зміна стану системи, що виникла під час виконання процесу.

Поведінка технологічного об'єкта – функціонування ТО в часі або динамічний опис.

Позитивна логіка – згідно з логічною угодою, залежно від певної фізичної реалізації елементів ЦП, більш позитивному значенню фізичної величини «Н-рівень» відповідає стан «логічна 1», а менш позитивному значенню «L-рівень» – «логічний 0».

Позиційні регулятори – це регулятори, у яких при зміні вхідної керувальної величини вихідна величина може приймати тільки визначені, попередньо відомі значення.

Приймальний елемент або датчик – конструктивно відособлений первинний вимірювальний перетворювач, від якого поступають сигнали вимірювальної інформації (він «дає» інформацію).

Пристрій вибірки і зберігання – здійснює вибірку аналогового сигналу і потім зберігає його рівень постійним до наступної вибірки, цей пристрій зазвичай є складником АЦП.

Програмовані логічні інтегральні схеми – ПЛІС (CPLD, FPGA тощо) із великим вибором логічних елементів і пристроїв на одному кристалі.

Робастність (чи грубість) системи – не сприйняття стохастичних збурень цифровою системою керування.

Робастна стійкість – регулятор повинен забезпечувати стійкість замкнутої системи при усіх допустимих відхиленнях моделі об'єкта від номінальної.

Робастна якість – регулятор повинен забезпечувати задане значення показників якості замкнутої системи при усіх допустимих відхиленнях моделі об'єкта від номінальної.

Синхронний RS-тригер зі статичним керуванням – якщо незалученні входи елементів І-НІ 1 і 2 з'єднати разом, (такий, що синхронізується рівнем).

Система керування – цілісна сукупність взаємопов'язаних компонентів (елементів), кожен з яких виконує певну функцію для досягнення заданих умов експлуатації технологічного процесу.

Спадання сигналу – повільне зменшення вихідної напруги ПВХ можливий через струми витоку перемикача і буферного підсилювача протягом часу фіксації.

Статичний або структурний опис – це сукупність дій, які пов'язують значення координат системи один з одним при певному стані ТО.

Структурна схема автоматичної системи – графічне зображення частин автоматичної системи, які взаємопов'язані між собою за певною ознакою та шляхами передачі дій.

Суматор повний однорозрядний – пристрій, що здійснює арифметичне підсумовування n -розрядних кодів, має три входи і два виходи.

Тригер – послідовна схема з позитивним зворотним зв'язком і двома стійкими станами 0 і 1 (тобто тригер має властивість пам'яті).

Умовне позначення пристроїв – круг або овал із межею, в який вписуються буквені позначення контрольованої та регульованої величин і всі функціональні ознаки пристрою контролю.

Функція нерівнозначності – ЛФ для Y від двох змінних x_1 і x_0 , задана словесним описом: $Y = 1$, якщо змінні *не рівні* і $Y = 0$, якщо $x_1 = x_0$.

Циклічна дія (loop) – ця дія, яка виконується в циклі, у параметрах цієї дії можна вказати, який цикл мається на увазі – з перед- або постумовою, визначити цю умову і вказати деякі додаткові властивості циклу.

Цифро-аналоговий перетворювач або декодер – пристрій, що здійснює операцію декодування над цифровими вхідними даними, на виході ЦАП отримують аналоговий сигнал, зазвичай у вигляді струму або напруги.






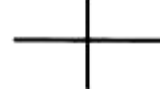

Цифровий пристрій – це комплект електронних компонентів, використовуваних для керування безперервним об'єктом.

Шифратор неперіоритетний – якщо допускається подача тільки одного активного сигналу, перетворює десятковий номер активного входу у двійковий еквівалент цього номера.

Шифратор пріоритетний – якщо допускається подача одночасно декількох активних сигналів на входи, виробляється перетворення максимального десяткового номера активного входу в двійковий еквівалент цього номера.

Шлюзи і порти (з'єднання) – використовуються для контролю розбіжності та сходження послідовного потоку, яке може означати галуження, роздвоєння, злиття та з'єднання маршрутів дій або підпроцесів.

ДОДАТОК А
Умовні позначення компонентів систем автоматизації

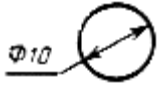
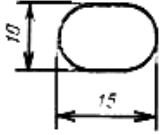
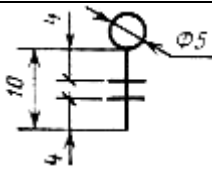
Найменування	Позначення
1. Прилад, що встановлюється зовні щита (за місцем): а) головне позначення;	
б) допустиме позначення	
2. Прилад, що встановлюється на щиті, пульті: а) головне позначення;	
б) допустиме позначення.	
3. Виконавчий механізм. Загальне позначення	
4. Виконавчий механізм, який у разі припинення подачі енергії або керувального сигналу виконує такі дії: а) відкриває регулювальний орган;	
б) закриває регулювальний орган;	
в) залишає регулювальний орган у незмінному положенні.	
5. Виконавчий механізм із додатковим ручним приводом <i>Примітка. Позначення може використовуватися із будь-яким додатковим знаком, що характеризує положення регулювального органу у разі припинення подачі енергії або керувального сигналу</i>	
6. Лінія зв'язку. Загальне позначення	
7. Перетин ліній зв'язку без з'єднання один з одним	
8. Перетин ліній зв'язку із з'єднання між собою	

ДОДАТОК Б
Функціональні ознаки перетворювачів сигналів і обчислювальних пристроїв

Найменування	Позначення
1. Тип енергії сигналу: – електричний; – пневматичний; – гідравлічний.	E P G
2. Різновиди форм сигналу: – аналоговий; – дискретний.	A D
3. Операції, що виконуються за допомогою обчислювального пристрою: – підсумовування; – множення сигналу на постійний коефіцієнт k ; – перемножування двох і більше сигналів один із одним; – ділення сигналів один на одного; – зведення величини сигналу f у ступінь n ; – витягання з величини сигналу кореня ступеня n ; – логарифмування; – диференціювання; – інтегрування; – зміна знака сигналу; – обмеження верхнього значення сигналу; – обмеження нижнього значення сигналу.	Σ k \times $:$ f^n $\sqrt[n]{}$ \lg dx/dt \int $x(-1)$ \max \min
4. Зв'язок із обчислювальним комплексом: – передача сигналу на ЕОМ; – виведення інформації із ЕОМ.	B_i B_0

ДОДАТОК В

Графічні умовні позначення приладів і засобів автоматизації

Найменування	Позначення
Прилад: а) головне позначення	
б) допустиме позначення	
Виконавчий механізм	

ДОДАТОК Г

Z-зображень функцій F(s)

$F(s)$	$f(t)$	$Z\{f(t)\}$	$Z_\varepsilon\{f(t)\}$
$\frac{1}{s}$	1	$\frac{z}{z-1}$	$\frac{z}{z-1}$
$\frac{1}{s^2}$	t	$\frac{Tz}{(z-1)^2}$	$Tz \left[\frac{\varepsilon}{z-1} + \frac{1}{(z-1)^2} \right]$
$\frac{1}{s^3}$	$\frac{t^2}{2!}$	$\frac{T^2 z(z+1)}{2!(z-1)^3}$	$\frac{T^2 z}{2!} \left[\frac{\varepsilon^2}{z-1} + \frac{2\varepsilon}{(z-1)^2} + \frac{z+1}{(z-1)^3} \right]$
$\frac{1}{s+\alpha}$	$e^{-\alpha t}$	$\frac{z}{z-q}$	$\frac{z q^\varepsilon}{z-q}$
$\frac{\alpha}{s(s+\alpha)}$	$1 - e^{-\alpha t}$	$\frac{(1-q)z}{(z-1)(z-q)}$	$\frac{z}{z-1} - \frac{z q^\varepsilon}{z-q}$
$\frac{\beta}{s^2 + \beta^2}$	$\sin \beta t$	$\frac{z \sin \beta T}{z^2 - 2z \cos \beta T + 1}$	$\frac{z^2 \sin \varepsilon \beta T + z \sin(1-\varepsilon)\beta T}{z^2 - 2z \cos \beta T + 1}$
$\frac{s}{s^2 + \beta^2}$	$\cos \beta t$	$\frac{z^2 - z \cos \beta T}{z^2 - 2z \cos \beta T + 1}$	$\frac{z^2 \cos \varepsilon \beta T - z \cos(1-\varepsilon)\beta T}{z^2 - 2z \cos \beta T + 1}$
$\frac{\beta}{(s+\alpha)^2 + \beta^2}$	$e^{-\alpha t} \sin \beta t$	$\frac{z q \sin \beta T}{z^2 - 2z q \cos \beta T + q^2}$	$z q^\varepsilon \frac{z \sin \varepsilon \beta T + q \sin(1-\varepsilon)\beta T}{z^2 - 2z q \cos \beta T + q^2}$
$\frac{s+\alpha}{(s+\alpha)^2 + \beta^2}$	$e^{-\alpha t} \cos \beta t$	$\frac{z^2 - z q \cos \beta T}{z^2 - 2z q \cos \beta T + q^2}$	$z q^\varepsilon \frac{z \cos \varepsilon \beta T - q \cos(1-\varepsilon)\beta T}{z^2 - 2z q \cos \beta T + q^2}$

Примітка. Передбачається, що $f(t) = 0$ при $t < 0$.

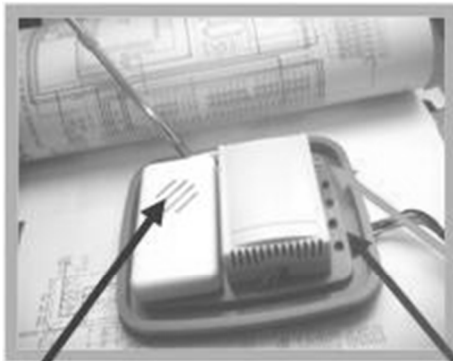
Примітка. Через T позначений інтервал квантування.

Примітка. Зображення будуються для послідовності $\{f[k]\}$, де $f[k] = f(kT)$ при цілих $k \geq 0$.

Примітка. В таблиці використовуються позначення $q = e^{-\alpha T}$ і $q = e^{-\alpha \varepsilon T}$.

ДОДАТОК Д

Фото візуального щита дистанційного цифрового селектора



ДИСТАНЦИОННЫЙ ЦИФРОВОЙ СЕЛЕКТОР ИСПОЛНИТЕЛЬНЫХ УСТРОЙСТВ

Использованы компоненты “SinSys”:
ПЭ-ОД; ПрЭ-ЛУ; ПрЭ-ЦУ; САР-ТО;
ИЭ-ЭДГ; ПрЭ-ПО; ПрЭ-УМ

*) Акустическое ИУ;

*) Индикатор нагрузки;

*) Индикаторы периферийных ИУ.

Селектор дискретный позволяет дистанционно управлять различными устройствами, применяя специальные программные средства для компьютера, планшета, смартфона. Дальность действия зависит от локальных радиопомех, применяемых антенн и мощности передающего устройства (формирователь команд управления).

*) Предусмотрено программирование режимов селекции с учетом пожеланий потребителя.

ДОДАТОК Е

Фото візуального щита мікроконтролерного блока керування



МИКРОКОНТРОЛЛЕРНЫЙ БЛОК УПРАВЛЕНИЯ

механизма ориентации солнечной
панели электростанции

Использованы компоненты “SinSys”:
ПЭ-ОД; ПрЭ-МД,-ПО,-БЛ; САР-СТ; ИЭ-ЭДГ

*) ИУ;

*) Индикаторы;

*) Разъем МК станции управления;

*) Дисплей

Демонстрирует локальное программируемое средство автоматизации на микроконтроллере, реализующее функции: контроль и диагностику параметров (I), автоматическое (С) и ручное (Н) управление ИУ, сигнализацию (А) этапов выполнения алгоритма управления, регистрацию (R) и передачу данных (Т) сторонним потребителям. Энергоснабжение от сети (12...18В) или автономной батареи (9В).

*) Предусмотрена возможность управления внешними исполнительными устройствами (ИУ) и корректировка программы с помощью ПК.

ДОДАТОК Ж

Фото візуального щита електростанції на сонячній батареї



ЭЛЕКТРОСТАНЦИЯ НА СОЛНЕЧНОЙ БАТАРЕИ

с ионистрами, инверторо-конвертером и управляющим микроконтроллером

Использованы компоненты "SinSys": ПЭ-ОД; ПрЭ-ИС, САР-СТ; БП-ИТ; ИЭ-ЭДГ

- *) ИУ;
- *) Разъем МК станции управления;
- *) Поликристаллическая солнечная панель (12 лет)

Демонстрирует альтернативный источник электроснабжения потребителей собственных нужд. Локальные средства контроля электропараметров при смене исполнительных устройств (ИУ) позволяют получать статические и динамические характеристики заряда/разряда ионисторной батареи.

*) Предусмотрена возможность подключения любых источников электроэнергии (1...14В, 3...250мА) постоянного или переменного тока.

ДОДАТОК К

Фото візуального щита джерела живлення енергокористувачів постійного струму



ИСТОЧНИК ПИТАНИЯ (ИП) энергопотребителей постоянного тока

Использованы компоненты "SinSys": ПЭ-ДД; ПЭ-КР; ПЭ-ОД; БП-ИТ; Фильтр сгл.

- *) Сигнализатор диагностики фильтра (БП);
- *) Сигнализатор выходного напряжения;
- *) Сигнализатор напряжения сети (220 В);
- *) Цифровые измерители нагрузки:
"V" – напряжение; "A" – ток.

Блоки питания и сглаживающий фильтр (СФ) проектируются индивидуально для конкретного энергопотребителя. С помощью измерительных средств можно определить соответствие конструкционных параметров ИП нагрузке потребителей

*) Блок питания включается после параметрической диагностики фильтра выпрямителя. При неисправности СФ или КЗ в цепи энергопотребителя работа ИП невозможна (блокируется автоматически).

ДОДАТОК Л

Фото візуального щита цифрового позиційного регулятора



ЦИФРОВОЙ РЕГУЛЯТОР ПОЗИЦИОННЫЙ ТЕХНОЛОГИЧЕСКОГО ОБЪЕКТА (ТО)

Использованы компоненты "SinSys":
ПЭ-ОД; ПрЭ-ИС; ПрЭ-ЦУ; ПрЭ-УН;
САР-СТ; САР-ТО; САР-Зак; САУ-ТП
ИЭ-ЭДГ; ПрЭ-ПО; САУ-ТП

*) Блок управления (БУ);

*) ТО с датчиком в реальных условиях;

*) Исполнительное устройство (ИУ).

Комплект оборудования позиционного регулятора обеспечивает стабилизацию выходного параметра ТО с заданной точностью. БУ оснащен цифровыми индикаторами и органами ручного задания технологических параметров.

- *) Параметры ИУ смотреть в технических условиях эксплуатации БУ.
- *) Программирование режимов имеет ограниченные пределы.

ДОДАТОК М

Фото візуального щита программованого таймера для керування виконавчим пристроєм



ТАЙМЕР ПРОГРАММИРУЕМЫЙ для управления ИСПОЛНИТЕЛЬНЫМ УСТРОЙСТВОМ (ИУ)

Использованы компоненты "SinSys":
ПЭ-ОД; ПрЭ-ЛУ; ПрЭ-ЦУ; ИЭ-ЭДГ; ПрЭ-ПО

*) ИУ;

*) Оптосигнализатор; *)

*) Устройство программирования включения ИУ.

Цифровой программируемый таймер формирует управляющие сигналы для исполнительных устройств, средств сигнализации и другого периферийного электрооборудования. Программируются дни недели, время включения и выключения ИУ с точностью ± 1 мин. Память энергозависимая (3 сут.).

- *) Предусмотрена возможность применения источников электропитания постоянного и переменного тока.

ДОДАТОК Н
Фото багатоканального блока САР ТП



ДОДАТОК П
Фото одноканального управляющего пристрою



ДОДАТОК Р
Фото багатоканального блока САР, керованого із ноутбуку



ДОДАТОК С
Фото мікроконтролера локальної САР



ДОДАТОК Т
Фото восьмиканальної керувальної мікро-ЕОМ

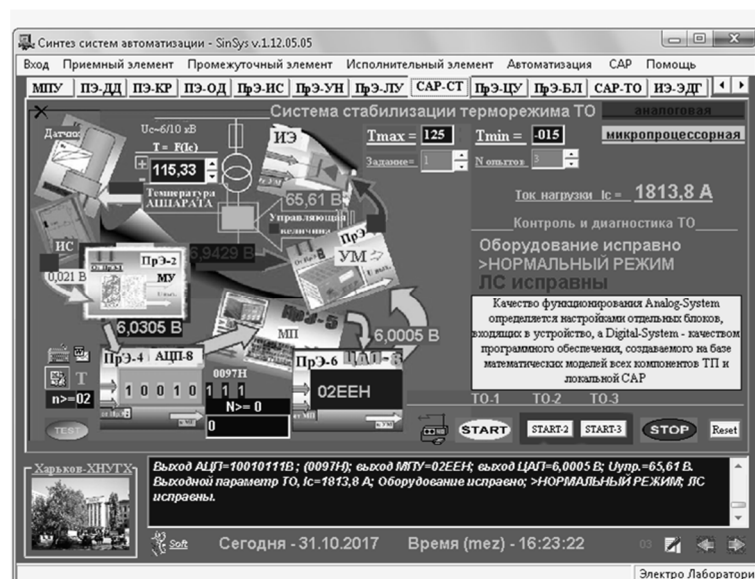


ДОДАТОК У

Фото лабораторії 333 ХНУМГ ім. О. М. Бекетова



Навчальний ЦПК диспетчерської служби (далі – ДС) енергопостачання міського електротранспорту, що ілюструє реалізацію безлічі функцій: контроль, керування та сигналізації технологічних параметрів, реєстрацію подій на об'єктах контактної мережі, передачу інформаційних сповіщень суміжним службам, діагностові справності електроустаткування тощо. Для освоєння ЦПК ДС застосовується навчальна програма «SinSys» .



Навчальна комп'ютерна програма «SinSys» для освоєння принципів синтезу ЦПК ДС

Навчальне видання

ЄСАУЛОВ Сергій Михайлович,
БАБІЧЕВА Ольга Федорівна

**АНАЛІЗ, СИНТЕЗ І ПРОЕКТУВАННЯ
ЦИФРОВИХ СИСТЕМ КЕРУВАННЯ**

НАВЧАЛЬНИЙ ПОСІБНИК

Відповідальний за випуск *Ю. П. Бархаєв*

Редактор *В. І. Шалда*

Комп'ютерне верстання: *І. В. Волосожарова*

Дизайн обкладинки *Т. А. Лазуренко*

Підп. до друку 12.02.2018. Формат 60 x 84/16

Друк на ризографі. Ум. друк. арк. 4,9

Тираж 50 пр. Зам. №

Видавець і виготовлювач:

Харківський національний університет
міського господарства імені О. М. Бекетова,
вул. Маршала Бажанова, 17, Харків, 61002.

Електронна адреса: rectorat@kname.edu.ua

Свідоцтво суб'єкта видавничої справи:

ДК № 5328 від 11.04.2017.